



SOLICITUD

31 E. SUPERINDUSTRIA Y COMERCIO
Especificación : 00047406 00000003 Folios: 28
Fecha (AMD): 2000-05-23 15:22:03
Trámite : 002 PATENTES D 1 REGISTRO/ 411 PRESENTA
Dependencia: 2020 DIVISION DE NUEVAS CREACIONES

DIVISION DE NUEVAS CREACIONES

DATOS DEL SOLICITANTE

(71) Nombres y Apellidos o Razón Social TELEFONAKTIEBOLAGET LM ERICSSON (publ)

No. de Identificación _____
Representante Legal (Persona Jurídica) GERMAN CASTILLO GRAU
País de Domicilio SUECIA
Departamento o Estado _____
Dirección S-126 25

Ciudad ESTOCOLMO Teléfono _____

(74) DATOS DEL APODERADO PODER No. 17.361

Nombre GERMAN CASTILLO GRAU
Dirección y Domicilio Carrera 13 No. 37-43, Piso 12
Ciudad Santafé de Bogotá Teléfono 2857460

DATOS DEL INVENTOR

(72) Nombre del Inventor (es) Bernd Moller-Harro Osthoff
Ben Smeets
Kar - Fat Poon

Identificación _____
Dirección Burgtham, República Federal de Alemania-Nurnberg, República
Federal de Alemania- Dalby, Suecia- Vellinge, Suecia

Ciudad _____ Teléfono _____

DATOS DE LA PATENTE DE INVENCIÓN

(54) Título de la Invención DISPOSITIVO PARA PROCESAMIENTO DE DATOS Y EL CORRESPON-
DIENTE MÉTODO

PRIORIDAD REIVINDICADA SI ☒ NO ☐ TIPO DE PRIORIDAD ANDINA ☐ UNIONISTA ☒

(33) País UNIÓN EUROPEA (32) Fecha Junio 25, 1999 (31) No. Solicitud EP 99111962.9

Fuente : Convención de París
Para Publicar a los ☐ 6 meses ☐ 12 meses ☒ 18 meses a partir de la fecha de la presente solicitud

(51) CLASIFICACION INTERNACIONAL

G06 F13/00

RESUMEN CON EL OBJETO Y LA FINALIDAD DE LA INVENCIÓN

Dispositivo para procesamiento de datos, que comprende medio de procesamiento (1) para la ejecución de rutinas de programa, y medio de memoria (2) para almacenar rutinas de programa para ser ejecutada por dicho medio de procesamiento (1), donde al menos una parte de dicho medio de memoria (2) está dispuesto como una parte protegida (21) desde el que los datos pueden ser leídos pero que está protegido contra escritura, y dicho medio de procesamiento (1) está dispuesto para necesariamente ejecutar una rutina de programa almacenada en dicha parte protegida de dicho medio de memoria a partir del inicio.

ANEXOS DE LA SOLICITUD

Certificado de Existencia y Representación Legal cuando el solicitante sea Persona Jurídica	☒
Los poderes debidamente otorgados, o mención de su protocolización ante la SIC	☒
Recibo de la tasa respectiva	☒
Recibo de la tasa por concepto de excedente de palabras en la publicación	☐
Si se reivindica prioridad Andina:	
Copia de la primera solicitud	☐
Traducción oficial	☐
Si se reivindica prioridad Unionista:	
Copia certificada de la primera solicitud:	☐
Nota: Debe presentarse dentro de los tres (3) meses, contados a partir de la fecha de radicación de la solicitud posterior	
Traducción simple	☐
Capítulo descriptivo	☒
Dibujos, planos necesarios	☐
Capítulo reivindicatorio	☒
Tarjeta archivo propietarios según formato	☒
Tarjeta archivo temático según formato	☒
Extracto para publicación según formato	☒
Arte final 12 x 12 cms Y 6x6 cms	☐
Otros Documentos	☐

SOLICITO LA CONCESION DE LA PATENTE DE INVENCIÓN Y DECLARO QUE LA INVENCIÓN ES NUEVA Y DE MI PROPIEDAD

FIRMA

NOMBRE GERMAN CASTILLO GRAU

CC. 17'017.671 Btá

T.P.No. 2978



Industria y Comercio

SUPERINTENDENCIA

VIT : 00017-0000

SUPERINDUSTRIA Y COMERCIO

Folios: 28

Radicacion : 00047405

Fecha (AMD): 2003-05-23 15:22:03

Trasite : 002 PATENTES D 1 REGISTRO/ 411 PRESENTAC

Dependencia: 2020 DIVISION DE NUEVAS CREACIONES

RECIBO ORIGINAL DE 07/04 : 70,704
FECHA : JUNIO 21 DE 2000

***** D O M I N I C A N I O *****

DEPOSITANTE	TIPO PAGO	BANCO	CUCUTAL	CUENTA	VALOR PAGO	VALOR PAGO
CASTILLO CAROL	ACORDIACIONACION	BANCO POPULAR	000074	000 00110	2002 03	1,21,000.00

***** D O M I N I C A N I O *****

CANT. DEPOSITOS	CONCEPTO	TOTAL DEPOSITOS
-----------------	----------	-----------------

1. 00047405 SOLICITUD	1. TRAMITE DE SOL. DE PATENTE DE I	100,000.00
	TOTAL	100,000.00

SENA DEPOSITOS DE 0.00 VAL PAGO

RESPONSABLE

RECIBO DE

ALICADO AL DEPOSITO DE



Carrera 13 No. 27-00 Pisos 5 y 10
Conmutador: 334 12 21
Fax: 281 31 25
Santa Fe de Bogotá, D.C., Colombia

DISPOSITIVO PARA PROCESAMIENTO DE DATOS Y EL CORRESPONDIENTE MÉTODO

Campo de la invención

La presente invención se refiere a un dispositivo para el procesamiento de datos y un método para controlar ese dispositivo.

Antecedentes de la invención

El uso de sistemas de procesamiento de datos que comprenden elementos de procesamiento y elementos de memoria se han difundido en campos muy distintos de la electrónica. En el campo de las comunicaciones, la mayoría de los dispositivos de comunicaciones contienen procesadores que ejecutan programas almacenados en dispositivos de memoria apropiados, para así procesar datos almacenados en los mismos dispositivos de memoria o en alguna otra parte. Un ejemplo típico de un dispositivo de comunicaciones que contiene un procesador (típicamente un microprocesador controlador) y chips de memoria es un teléfono móvil.

✓ Uno de los problemas que se encuentra con los sistemas de procesamiento de datos es el de la seguridad de los datos. Por ejemplo, el teléfono móvil mencionado arriba puede contener diferentes tipos de memorias separadas del procesador central, como ser una memoria flash o una EEPROM. Es posible que una EEPROM sea emulada por una memoria flash o es parcialmente una memoria flash. Estas memorias típicamente tienen que ser protegidas contra accesos no autorizados, para mantener a

salvo la operación normal del teléfono móvil.

Naturalmente, el problema de la seguridad de datos ocurre en cualquier sistema de procesamiento de datos, no sólo en los teléfonos móviles. La solución básica a los problemas de seguridad de datos es la provisión de programa (software) de protección, como ser un algoritmo para la autenticación de datos sensibles en la EEPROM o EEPROM emulada. No obstante, este tipo de soluciones de programa (software) sufre de una serie de problemas que no pueden ser evitados por el programa (software) mismo, como ser la posibilidad de desactivar el algoritmo de autenticación o modificar el algoritmo de autenticación. Algunas veces, también es posible evadir un algoritmo de autenticación usando programa (software) más viejo que no contiene la rutina de autenticación pero aún provee acceso a los datos sensibles.

Resumen de la invención

El objeto de la presente invención es proveer un dispositivo mejor para el procesamiento de datos, que es bastante simple de implementar y resuelve los problemas señalados arriba.

Este objetivo se alcanza con el dispositivo descrito en la reivindicación 1 y el método descrito en la reivindicación 14.

En concordancia con la presente invención, en un dispositivo de procesamiento de datos que tenga un medio de memoria y un medio de procesamiento, hay provisto por un lado una sección protegida en el medio de memoria del dispositivo de procesamiento de datos, y por otra parte el

6
medio de procesamiento se dispone para ejecutar necesariamente una rutina de programa almacenada en la parte protegida de la memoria desde el inicio.

Debido a esta disposición, los programas específicos que por ejemplo están asociados con la seguridad pueden ser ejecutados, pero una persona no autorizada está impedida de efectuar cambios en dichos programas, porque están almacenados en la parte protegida de la memoria. Estos programas de seguridad pueden ser por ejemplo programas que establecen que otros datos no hayan sido estropeados, como se explicará en más detalle más adelante.

Un aspecto importante de la presente invención es el hecho de que no es necesaria modificación alguna del procesador. En otras palabras, la solución directa para los problemas mencionados arriba habría consistido en modificar el medio de procesamiento para que contenga mecanismos de seguridad, pero tales modificaciones de un procesador usualmente son complicadas, lleva tiempo y es costoso. En contraste con esto, la presente invención provee una disposición muy simple, en la que solamente es necesaria una memoria modificada, que es por lejos más simple. Especialmente, los procesadores que ya están en uso pueden ser retenidos, en cuyo caso las memorias deben ser dispuestas de tal manera que las direcciones fijadas en dichos procesadores para el inicio (denominadas por ello direcciones de inicio) apuntan a la sección protegida de los dispositivos de memoria. Como una alternativa, una pequeña modificación de los procesadores puede ser hecha, concretamente cambiar las direcciones de inicio. A pesar que esto es una modificación del procesador, es bastante simple y no es costoso.

Las implementaciones preferidas de la invención son descritas en las reivindicaciones dependientes.

Breve descripción de los dibujos

Las numerosas ventajas y características de la presente invención se harán más evidentes con el estudio de las siguientes descripciones detalladas de implementaciones de la invención, donde dicha descripción hace referencia a las figuras, en las que:

Fig. 1 muestra una disposición básica de un arreglo de la presente invención;

Fig. 2 muestra una disposición de otra implementación de la presente invención;

Figs. 3a y 3b muestran un dispositivo de memoria elegido a ser usado en el dispositivo de procesamiento de datos de la presente invención;

Fig. 4 muestra un diagrama de flujo de un proceso para el almacenamiento de datos en la parte protegida y subsecuentemente dichos datos protectores;

Fig. 5 es un diagrama de flujo que explica la operación básica del dispositivo procesador de datos de la presente invención; y

Fig. 6 es un diagrama esquemático de una implementación de un medio de memoria.

Descripción detallada de las implementaciones

Fig. 1 muestra una implementación de la presente invención. El numeral de referencia 1 se refiere a un procesador, como ser un controlador microprocesador. El numeral de referencia 11 simboliza las direcciones de inicio en dicho procesador, donde dichas direcciones de inicio son implementadas de tal manera que no pueden ser cambiadas desde fuera. En otras palabras, el procesador 1 se dispone de tal manera que necesariamente llama a las direcciones de inicio almacenadas en sección 11 donde el procesador es iniciado.

El numeral de referencia 2 es un sistema de memoria que comprende una primera sección 21, que es una sección protegida, y una segunda sección 22, en la que los datos pueden ser escritos libremente. El procesador 1 y la memoria 2 están conectados por las líneas de dirección 3 y las líneas de datos 4, y CLK simboliza que a los circuitos se les suministra una señal de reloj, mientras que U simboliza que a los circuitos se les suministra una tensión de operación.

La sección protegida está protegida contra la escritura de datos en ella. Esto se puede lograr de cualquier manera apropiada o deseable para la aplicación en cuestión.

La sección protegida 21 se dispone, preferentemente, de tal forma que de ninguna manera es posible escribir datos en dicha sección después de que un almacenamiento inicial ha tenido lugar en dicha sección. En otras palabras, la memoria debe ser dispuesta de tal manera que datos específicos o rutinas de programa puedan ser almacenados en la sección protegida 21 inicialmente,

9

y luego un mecanismo debe ser usado para asegurar que no sean posible subsecuentes escrituras de datos en dicha sección protegida. Una implementación preferida de una memoria logra esto de una forma mostrada en Fig. 4. En este caso, una denominada área de programación única se provee en un dispositivo de memoria flash, donde este dispositivo de memoria flash incorpora un mecanismo para que una línea de escritura a la sección protegida sea impasable (es decir, destruyendo la línea de escritura, denominado enlace fusionable). La destrucción de la línea de escritura es efectuada por la memoria en respuesta a determinada señal. De esta manera, los programas y datos necesarios pueden ser escritos en la sección protegida (paso S1 en Fig. 4) por el fabricante del aparato en el que el dispositivo de procesamiento de datos de la invención se construirá (por ejemplo el fabricante de teléfonos celulares), después de lo cual la señal determinada se envía para así quemar la línea de escritura (enlace fusionable). Como consecuencia, no es posible subsecuentes escrituras de datos en la sección protegida, de esta manera los datos en dicha sección no pueden ser cambiados. (Paso S2 en Fig. 4).

MS Corp

memoria flash

X

Naturalmente, este es sólo un ejemplo elegido, y la presente invención se extiende a todos los tipos de dispositivos de memoria, en los que es posible proteger una parte especificada de la memoria del acceso de escritura. Como un ejemplo, se conocen memorias, en las que se dispone de cierto número de líneas de entrada, donde una parte de la memoria está protegida contra el acceso de escritura en tanto y en cuanto ciertas señales determinadas (como ser una tensión de masa 0 o una tensión de alimentación) están

no puede haber acceso a la memoria

presentes en las líneas de entrada.

Otro ejemplo se explicará en relación con Fig. 6, que muestra una memoria con una denominada máquina de estados finitos FS. Las máquinas de estados finitos se conocen en la técnica, y serán por lo tanto descriptas brevemente aquí. La memoria representada 1A tiene un bus de direcciones 70, un bus de datos 71, línea de acceso de lectura/escritura (R/W) 72, y una línea 73 para conmutar los estados de la máquina de estados finitos (FS). NO simboliza la operación normal, y FSO simboliza la operación de estados finitos. La máquina de estados finitos es básicamente un programa que está cableado en la memoria 1A, de tal manera que no puede ser cambiado desde afuera, cumplimentando de esta manera plenamente los requisitos básicos de seguridad. Este programa cableado es parte de la dirección lógica que procesa las direcciones enviadas a la memoria a través del bus de direcciones.

Como ejemplo, si la línea 73 está alta (es decir, 1), entonces la memoria está en un estado normal de operación y el bus de datos 71 se usa en el modo normal para el transporte de datos. Si la línea 73 está baja (es decir 0), entonces el bus de datos se usa para el control de la máquina de estados finitos FS.

En la aplicación de la presente invención la máquina de estados finitos tendrá dos estados, concretamente un primer estado en el que se permite escribir datos en una sección predeterminada de la memoria 1A (es decir que esta sección será la sección protegida), y un segundo estado, que es un estado enclavado, en el que la escritura en la sección predeterminada está deshabilitada. La máquina de estados finitos está dispuesta de tal manera que

la transición desde el primer estado al segundo estado es irreversible, es decir que una vez que la máquina está enclavada, ya no es posible volver hacia atrás al primer estado, y por lo tanto ya no es posible escribir en la sección protegida. Esto se puede hacer de cualquier forma adecuada con máquinas de estados finitos conocidas, por ejemplo seleccionando el programa de estados finitos de tal forma que el estado enclavado dependa de un valor específico en la sección protegida, de tal manera que en tanto y en cuanto el valor inicial está en la dirección específica, una escritura en la sección protegida es permitida, mientras que una vez que el valor en la dirección específica haya cambiado (esta es la transición de estado), el programa de estados finitos irá a un ciclo sin fin o terminará si se hace un intento de escribir en la dirección en la sección protegida, y debido a que la dirección específica está en la sección protegida, no puede ser cambiado, y así el estado enclavado es permanente.

Retornando ahora a Fig. 1, el sistema se dispone de tal forma que las direcciones contenidas en la sección 11 del procesador 1 apunten hacia la sección protegida 21 en la memoria 2. En otras palabras, al iniciar, el procesador 1 llamará a una o más direcciones en la parte protegida 21 de la memoria 2, y consecuentemente ejecutará los programas contenidos allí. Esto se explica en la parte superior de Fig. 5, que muestra un diagrama de flujo de la operación de control en concordancia con la presente invención. En un primer paso S3, la memoria y el procesador CP se inician con el suministro de tensión U y una señal de reloj CLK. Luego, en el paso S4, el procesador CP llama las direcciones de inicio que apuntan a la parte protegida de la

memoria. Finalmente, en el paso S5, el procesador CP ejecuta el programa desde la parte protegida.

Puede notarse que no es necesario para programas específicos que sean almacenados en la parte protegida 21 de la memoria 2, porque en el caso de que el procesador 1 ya haya sido programado, puede ser suficiente que el procesador sólo busque parámetros específicos almacenados en la sección protegida 21, donde estos parámetros son luego procesados por el procesador 1 en las rutinas preprogramadas.

El correspondiente procesamiento conducido a partir del inicio puede ser seleccionado en concordancia con los requerimientos y deseos específicos de una aplicación dada. En concordancia con la implementación elegida, las rutinas llevadas a cabo a partir del inicio son rutinas de seguridad, por ejemplo las mostradas en la parte inferior del diagrama de flujo en Fig. 5. Más específicamente, en el caso de Fig. 5, la rutina de programa ejecutada a partir del inicio verifica los cambios no autorizados de datos en la sección no protegida 22 de la memoria 2.

Como ejemplo, en el caso de que el dispositivo de procesamiento de datos de la presente invención sea empleado en un teléfono móvil, entonces ciertos parámetros asociados con el usuario específico de dicho teléfono móvil (como ser servicio, prioridades, etc.) pueden ser almacenados en dicha sección no protegida 22, donde es posible que estos parámetros sean cambiados durante el procesamiento de la rutina llevado a cabo por el procesador 1. No obstante, será también posible que un usuario no autorizado acceda a estos datos y los cambie. Una posibilidad de verificar tales accesos

13

no autorizados consiste en almacenar adicionalmente un parámetro que caracterice los datos en dicha sección no protegida 22 junto a los parámetros cambiados. Un ejemplo típico de tal parámetro característico es la suma de verificación (check sum). Otro ejemplo es un resultado de una computación de una función criptográfica de comprobación aleatoria (hash function). En otras palabras, toda vez que la entidad autorizada (el procesador) cambia datos en la sección 22, entonces una correspondiente suma de verificación (check sum) cambiada también se almacena. De esta forma, la rutina que verifica si se han efectuado accesos y cambios no autorizados puede consistir en calcular la suma de verificación (check sum) y comparar dicha suma de verificación (check sum) con el valor almacenado. Si se da una discrepancia, entonces la rutina determina que un cambio no autorizado de datos a ocurrido. Como se muestra en la parte inferior de la Fig. 5, la rutina puede reaccionar a la detección de un cambio no autorizado (SI en paso S6) invocando cualquier tipo de procedimiento de seguridad o emergencia (tal como desconectar el dispositivo), o si no se detectan cambios, proceder con la operación normal.

A pesar que la memoria 2 mostrada en Fig. 1 aparece como una unidad simple, esto debe ser entendido como una descripción abstracta; dicha memoria puede ser una unidad simple, pero bien puede consistir igualmente en una multiplicidad de dispositivos de memoria separados físicamente, como por ejemplo se muestra en Fig. 2. La Fig. 2 usa los mismos números de referencia para componentes ya descritos en relación con la Fig. 1, por lo que una repetición de la descripción no es necesaria. Como se muestra en Fig.

14

2, la memoria 2 comprende una multiplicidad de dispositivos de memoria, como ser chips de memoria individual 201, 202 203 La disposición precisa de los dispositivos de memoria o chips no es de importancia para la presente invención. Por ejemplo, es posible que la sección protegida mostrada como 21 en la Fig. 1 esté formada por el chip completo 201 en la Fig. 2, es decir que este chip 21 esté dispuesto de tal manera que no hay acceso de escritura. Entonces los correspondientes chips 202, 203 pueden ser todos EEPROM convencionales, es decir chips en los que son posibles accesos de escritura normales. Naturalmente, también es igualmente posible, que cada chip 201, 202, 203, tenga una primera sección que esté protegida, y una segunda sección, que no esté protegida, donde por ejemplo las direcciones en la sección 11 del procesador 1 apunten a una dirección en la parte protegida del chip 201, y esta parte protegida del chip 201 a su vez apunte a otra parte protegida de los otros chips 202, 203, En el último caso, todas las secciones protegidas de los chips 201, 202, 203, constituirán en su conjunto la parte protegida del medio de memoria descrito en las reivindicaciones.

Se puede notar, que a pesar que las implementaciones descriptas arriba se refieren a un sistema en el que la memoria tiene una parte protegida en la que los datos no pueden ser escritos, aún es posible leer los datos de la sección protegida, incluso para un usuario no autorizado. Para hacer esto más difícil para un usuario no autorizado, una implementación elegida de la memoria en el dispositivo de procesamiento de datos de la presente invención se muestra en Figs. 3a y 3b. Las Figs. 3a y 3b muestran un chip de memoria

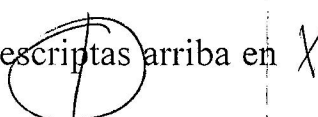
5 que tiene contactos eléctricos 51 que han de ser soldados o también conectados a terminales eléctricos 61 en una placa de circuito 6. La Fig. 3a muestra los componentes antes del montaje y Fig. 3b muestra la disposición luego de que el chip de memoria 5 ha sido montado en una placa de circuito 6, donde los contactos eléctricos 51 y los terminales eléctricos 61 han sido unidos a los contactos 71. Se puede notar que la representación de la Fig. 3b está exagerada en el sentido que en la realidad la distancia entre el chip de memoria 5 y la placa de circuito 6 serán muy pequeñas, de tal forma que no hay prácticamente posibilidad de acceder a los contactos 71 mientras el chip 5 esté montado en la placa 6.

Así, como se indica en Fig. 3, los contactos eléctricos 51 son tales que los contactos resultantes 71 están completamente cubiertos por el chip 5 luego de que dicho chip ha sido montado en la placa de circuito, para así hacer imposible acceder a los contactos eléctricos 51 desde fuera. Por ejemplo, los contacto 51 pueden ser pequeñas semiesferas dispuestas en el denominado arreglo rejilla de bolas (ball-grid array).

Al usar la disposición de Fig. 3, es posible evitar que un usuario no autorizado pueda tomar la señal que pasa a través de los contactos durante la operación del chip de memoria, de tal forma que un monitoreo de las señales entrantes y salientes del chip de memoria 5 durante la operación necesite desmontar el chip de la placa de circuito y luego proveer el correspondiente reemplazo de las conexiones. Este es un procedimiento complicado y tedioso que puede desalentar a cualquier eventual usuario no autorizado a intentar monitorear las señales entre la memoria y el resto de los circuitos. Puede

16

notarse que aún pensando que es posible leer los datos desde la sección protegida 21 luego de haber desmontado el chip de memoria 5 de la placa de circuito 6, será sin embargo un proceso muy complicado y tedioso remontar el chip en la placa de circuito, porque tales procedimientos de montaje se llevan a cabo con máquinas de alta precisión durante la fabricación, debido a que el espaciado entre contactos usualmente es muy pequeño.

Naturalmente, las conexiones entre la memoria y el procesador en la placa de circuito deberían esconderse de una forma apropiada, es decir de tal manera que un intento de acceder a ellos requiera la destrucción de la placa de circuito; y los contactos eléctricos al procesador deberían también ser inaccesibles, por ejemplo con la ayuda de las medidas descriptas arriba en  relación con la memoria.

Como ya se mencionó, la presente invención provee una disposición en la que efectivamente un alto grado de seguridad de los datos puede conseguirse de una manera barata. Una aplicación usual del dispositivo de procesamiento de datos de la invención es en los dispositivos de comunicaciones. Tales dispositivos de comunicaciones pueden ser por ejemplo teléfonos móviles. Una aplicación específicamente elegida del dispositivo de procesamiento de datos es en los dispositivos de comunicaciones que se adhieren a la denominada tecnología Bluetooth. La tecnología Bluetooth está diseñada para habilitar a los usuarios conectar sus computadoras móviles, teléfonos celulares digitales, dispositivos manuales, puntos de acceso a red y otros dispositivos móviles por medio de enlaces inalámbricos de radio de corto alcance sin impedimentos de restricciones de

17

línea visual. Al eliminar la necesidad de cables propietarios o comunicaciones de línea visual por enlaces IR para conectar dispositivos, la tecnología Bluetooth incrementa la facilidad y el alcance de la conectividad inalámbrica. Bluetooth opera en la "banda libre" ISM de 2.45 GHz. Los detalles de esta tecnología pueden encontrarse por ejemplo en <http://www.bluetooth.com>.

La presente invención ha sido descrita por medio de ejemplos, pero se entenderá que estos ejemplos sólo sirven para presentar claramente la invención a personas entendidas y no intentan restringir el alcance de la invención de ninguna manera. Más aún, el alcance de la invención está determinado por las reivindicaciones adjuntas.

Reivindicaciones

1.- Dispositivo para procesamiento de datos, comprende:

medio de procesamiento (1) para la ejecución de rutinas de programa,

y

medio de memoria (2) para almacenar rutinas de programa a ser ejecutadas por dicho medio de procesamiento (1), donde

al menos una parte de dicho medio de memoria (2) está dispuesto como una parte protegida (21) desde la que los datos pueden ser leídos pero que está protegido contra escritura, y

dicho medio de procesamiento (1) está dispuesto para necesariamente ejecutar una rutina de programa almacenada en dicha parte protegida de dicho medio de memoria desde el inicio.

2.- Dispositivo según reivindicación 1, donde dicho medio de procesamiento (1) almacena direcciones de inicio permanentes (11) que necesariamente se llaman al inicio de dicho medio de procesamiento (1), donde al menos una de dichas direcciones de inicio apuntan a dicha parte protegida (21) de dicho medio de memoria (2).

3.- Dispositivo según una de las reivindicaciones 1 o 2, donde dicha parte protegida (21) de dicho medio de memoria (2) es una primera parte, y dicho medio de memoria comprende además una segunda parte (22) en la que pueden ser escritos datos, donde la rutina de programa de dicha parte protegida (21) ejecutada por dicho medio de procesamiento (1) a partir del

inicio comprende la verificación de cambios en al menos una parte de los datos contenidos en dicha segunda parte (22).

4.- Dispositivo según reivindicación 3, donde dicha rutina de programa de dicha parte protegida (21) ejecutada por dicho medio de procesamiento (1) a partir del inicio comprende el cálculo de un parámetro característico para que se verifiquen cambios en los datos, y comparar dichos parámetros característicos con un valor almacenado en dicha segunda parte (22) de dicho medio de memoria (2) en el momento de escribir dichos datos a los que se les está verificando cambios en la dicha segunda parte (22) de dicho medio de memoria (2).

5.- Dispositivo según reivindicación 4, donde dicho parámetro característico es una suma de verificación (check sum).

6.- Dispositivo según una de las reivindicaciones 1 a 5, donde dicho medio de memoria (2) comprende una multiplicidad de dispositivos de memoria (201, 202, 203), uno (201) que comprende dicha parte protegida, y el resto (202, 203) que están dispuestos de tal manera que los datos puedan ser escritos en ellos.

7.- Dispositivos según una de las reivindicaciones precedentes, donde dicha área protegida (21) está dispuesta de tal manera que un mecanismo está provisto de tal manera que luego de que los datos son inicialmente almacenados en dicha parte protegida (21), cualquier escritura subsiguiente de datos en dicha parte protegida (21) se bloquea.

8.- Dispositivo según reivindicación 7, donde dicha área protegida (21) está dispuesta de tal manera que el proceso de almacenar datos en ellos

comprende:

escritura (S1) de datos en dicha parte protegida (21) por medio de una línea de escritura, y

envío (S2) de una señal a dicha parte protegida a la que en respuesta dicha línea de escritura es permanentemente bloqueada.

9.- Dispositivo según reivindicación 8, donde dicha línea de escritura es un enlace fusionable.

10.- Dispositivo según una de las reivindicaciones 1 a 7, donde dicho medio de memoria (1) comprende una máquina de estados finitos, dicha máquina de estados finitos definiendo un estado que protege dicha parte protegida de ser escrita.

11.- Dispositivo según una de las reivindicaciones precedentes, donde dicho medio de memoria (2) comprende una o más de una EEPROM, un dispositivo de memoria flash, y un dispositivo de memoria flash que emula una EEPROM.

12.- Dispositivo según una de las reivindicaciones precedentes, donde dicho medio de memoria (2) comprende una chip de memoria (5) que tiene contactos eléctricos (51) para que sea conectado con una placa de circuito (6) que está dispuesta de tal manera que dichos contactos eléctricos (51) estén cubiertos por dicho chip de memoria (5) cuando dicho chip de memoria (5) esté montado en dicha placa de circuito (6).

13.- Dispositivo según reivindicación 12, donde dichos contactos eléctricos (51) están provistos en un arreglo rejilla de bolas (ball grid array).

14.- Dispositivo de comunicaciones que comprende un dispositivo

para el procesamiento de datos según una de las reivindicaciones 1 a 13.

15.- Dispositivo de comunicaciones según reivindicación 14, donde dicho dispositivo de comunicaciones es un teléfono móvil.

16.- Dispositivo de comunicaciones según reivindicación 14, donde dicho dispositivo de comunicaciones es un dispositivo de comunicaciones bluetooth.

17.- Método para controlar un dispositivo de procesamiento de datos que tenga un medio de procesamiento (1) para ejecutar rutinas de programa y medio de memoria (2) para almacenar rutinas de programa a ser ejecutadas por dicho medio de procesamiento (1), donde al menos una parte de dicho medio de memoria (2) está dispuesto como una parte protegida (21) desde la que los datos pueden ser leídos pero que están protegidos contra escritura, que comprende:

permitir (S4) a dicho medio de procesamiento (1) ejecutar necesariamente una rutina de programa almacenada en dicha parte protegida de memoria de dicho medio de memoria a partir del inicio (S3).

18.- Método según reivindicación 17, donde dicho medio de procesamiento almacene direcciones permanentes de inicio que son necesariamente llamadas a partir del inicio de dicho medio de procesamiento, donde al menos una de dichas direcciones de inicio apunten a dicha parte protegida de dicho medio de memoria.

19.- Método según una de las reivindicaciones 17 o 18, donde dicha parte protegida de dicho medio de memoria es una primera parte, y dicho medio de memoria además comprende una segunda parte en la que los datos

dispone de tal manera que el proceso para almacenar datos comprende: escribir datos en la parte protegida por medio de una línea de escritura, y enviar una señal a dicha parte protegida en respuesta a lo cual dicha línea de escritura es interrumpida permanentemente.

25.- Método según reivindicación 24, donde dicha línea de escritura es un enlace fusionable.

26.- Método según una de las demandas 17 a 23, donde dicho medio de memoria (1) comprende una máquina de estados finitos, dicha máquina de estados finitos define un estado que protege dicha parte protegida de ser escrita.

27.- Método según una de las reivindicaciones 17 a 26, donde dicho medio de memoria comprende una o más EEPROM, un dispositivo de memoria flash, y un dispositivo de memoria flash que emula una EEPROM.

28.- Método según una de las reivindicaciones 17 a 27, donde dicho medio de memoria comprende un chip de memoria que tenga contactos eléctricos para que sea conectado con una placa de circuito que está dispuesta de tal manera que dichos contactos eléctricos están cubiertos por dicho chip de memoria cuando dicho chip de memoria está montado en dicha placa de circuito.

29.- Método según reivindicación 28, donde dichos contactos eléctricos están provistos en un arreglo rejilla de bolas (ball-grid array).

Resumen

Dispositivo para procesamiento de datos, que comprende medio de procesamiento (1) para la ejecución de rutinas de programa, y medio de memoria (2) para almacenar rutinas de programa para ser ejecutada por dicho medio de procesamiento (1), donde al menos una parte de dicho medio de memoria (2) está dispuesto como una parte protegida (21) desde el que los datos pueden ser leídos pero que está protegido contra escritura, y dicho medio de procesamiento (1) está dispuesto para necesariamente ejecutar una rutina de programa almacenada en dicha parte protegida de dicho medio de memoria a partir del inicio.

25

27

**EXTRACTO PARA PUBLICACIÓN
SOLICITUD DE PATENTE DE INVENCION**

DELEGATURA PROPIEDAD INDUSTRIAL

(21) No. SOLICITUD:

(51) INT. CL.:

(22) FECHA DE
PRESENTACIÓN:

(71) SOLICITANTE:

TELEFONAKTIEBOLAGET LM ERICSSON (publ)

(30) PRIORIDAD:

(31) No. DE SOLICITUD: EP 99111962.9

(72) INVENTOR/ES:

(32) FECHA DE
PRESENTACIÓN: Junio 25, 1999

Bernd Moller - Harro Osthoff- Ben Smeets-
Kar-Fat Poon

(33) PAÍS: Unión Europea

(74) APODERADO:

GERMAN CASTILLO GRAU

(54) TÍTULO: DISPOSITIVO PARA PROCESAMIENTO DE DATOS Y EL CORRESPONDIENTE
MÉTODO

(57) RESUMEN:

1.- Dispositivo para procesamiento de datos, comprende:

medio de procesamiento (1) para la ejecución de rutinas de programa,

y

medio de memoria (2) para almacenar rutinas de programa a ser
ejecutadas por dicho medio de procesamiento (1), donde

al menos una parte de dicho medio de memoria (2) está dispuesto como
una parte protegida (21) desde la que los datos pueden ser leídos pero que
está protegido contra escritura, y

dicho medio de procesamiento (1) está dispuesto para necesariamente
ejecutar una rutina de programa almacenada en dicha parte protegida de dicho
medio de memoria desde el inicio.

17.- Método para controlar un dispositivo de procesamiento de datos que tenga un medio de procesamiento (1) para ejecutar rutinas de programa y medio de memoria (2) para almacenar rutinas de programa a ser ejecutadas por dicho medio de procesamiento (1), donde al menos una parte de dicho medio de memoria (2) está dispuesto como una parte protegida (21) desde la que los datos pueden ser leídos pero que están protegidos contra escritura, que comprende:

permitir (S4) a dicho medio de procesamiento (1) ejecutar necesariamente una rutina de programa almacenada en dicha parte protegida de memoria de dicho medio de memoria a partir del inicio (S3).

AS

29
27

Industria y Comercio

SUPERINDUSTRIA Y COMERCIO

Radicación : 02047436 00000000

Folios: 28 N C I A

Fecha (ACT): 2000-05-23 15:22:03

Trámite : 022 PATENTES D 1 REGISTRO/ 411 PRESENTA

Dependencia: 2020 DIVISION DE NUEVAS CREACIONES

REQUISITOS MINIMOS PARA

PATENTE DE INVENCION []

MODELO DE UTILIDAD []

- Nombre e identificación del Solicitante []
- Nombre e identificación del Inventor []
- Título o nombre de la Invención []
- Descripción []
- Reivindicaciones 18 []
- Resumen 24 []
- Comprobante de Pago 3 []

COMPLETA []

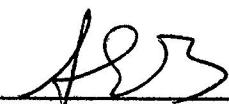
INCOMPLETA []

DISEÑO INDUSTRIAL []

- Nombre e identificación del peticionario []
- Nombre e identificación del inventor o diseñador []
- Indicación del género de productos para los cuales debe utilizarse []
- Representación gráfica []
- Comprobante de pago []

COMPLETA []

INCOMPLETA []


Firma Responsable

Fecha: _____

Carrera 13 No. 27-00 Piso 5 y 10
Conmutador: 334 12 21-2-3-4
Fax: 281 31 25 e-mail: info@sic.gov.co
Santa Fe de Bogotá D.C. - Colombia

INFORME DE PROTOCOLO

Expediente 00-47406

Fecha: 27 de Junio del 2000.

Se certifica que:

Desde fecha 9 de abril de 1997,
del folio 90.408 al folio 90.410 del
libro de Protocolo No 311, obra el poder
No 17.361 conferido por
TELEFONAKTIEBOLAGET LM ERICSSON (publ)

Residencia domiciliado(a) en Estocolmo, Suecia

al doctor GERMAN CASTILLO GRAU y/o ADRIANA
CASTILLO GIBSONE y/o LUIS FELIPE CASTILLO
GIBSONE.

Representante en Santafé de Bogotá D.C. Los
mismos.

Facultad para desistir y sustituir si.

Revisado _____.

31
29
430.

2000/06/27

DIVISION DE NUEVAS CREACIONES
PRIMER EXAMEN DE FORMA

EXPEDIENTE 00-47406

Practicado el examen jurídico de acuerdo con lo establecido en el art. 21 de la Decisión 344 se determinó que esta solicitud de Patente de Invención:

SI ☒	NO ☐	NO APLICABLE ☐ Presentó los poderes necesarios en forma correcta (Decisión 344, art. 14-a).
SI ☒	NO ☐	NO APLICABLE ☐ Acreditó, en forma correcta, la existencia y representación de la persona jurídica solicitante (art. 14-c de la Decisión 344; literal g) del art. 4 del Decreto 117/94).
SI ☒	NO ☐	NO APLICABLE ☐ Presentó, en forma correcta, el comprobante de pago por la tasa de presentación establecida (art. 13-f de la Decisión 344 y la Resolución 02 del 4 de Enero del 2000)
SI ☒	NO ☐	EXTEMPORANEAMENTE ☐ Reivindicó prioridad, dentro del plazo y de acuerdo con lo previsto en el Artículo 4 del Convenio de París.
SI ☐	NO ☒	NO APLICABLE ☐ Presentó copia, certificada su conformidad por la Administración que recibió la solicitud de la cual reivindica prioridad, al momento de radicar la solicitud nacional.
SI ☐	NO ☒	NO APLICABLE ☐ Presentó la traducción del capítulo reivindicatorio de la solicitud de la cual se reivindica prioridad (Art. 4, D-3 Convenio de París; Concepto: 5 de enero de 1999 S.I.C.).
SI ☐	NO ☒	CUMPLE LOS REQUISITOS JURIDICOS

OBSERVACIONES JURÍDICAS CONVENIO DE PARIS: Deberá presentar copia certificada su conformidad por la Administración que recibió la solicitud de la cual reivindica prioridad, en cualquier momento dentro del plazo de tres (3) meses, contados a partir de la fecha de depósito de la solicitud posterior. La omisión de esta formalidad implicará la pérdida del derecho de prioridad.

En consecuencia, se conceptúa que esta solicitud:

SI ☐ NO ☒ Se ajusta a los aspectos **FORMALES** indicados en la Decisión 344 y por tanto,

SI ☐ NO ☒ Se recomienda **PUBLICAR** el extracto correspondiente.

Santafé de Bogotá, D.C., 27 de Junio del 2000

EXAMINADOR JURIDICO.

202022

DIVISIÓN NUEVAS CREACIONES

PRIMER EXAMEN DE FORMA

430.
2000/07/04

EXPEDIENTE N° 2000-47.406

CONCEPTO TÉCNICO N° 1040

IPC: G06F 13/00

Practicado el examen de acuerdo a lo establecido en el Art. 21 de la Decisión 344 se determinó que esta solicitud de **Patente de Invención**:

- SI ☒ NO ☐ Contiene la identificación correcta del inventor (Art.8, Art.13-a).
- SI ☒ NO ☐ Contiene la identificación correcta del solicitante (Artículo 13-a).
- SI ☒ NO ☐ Contiene el resumen con el objeto y finalidad de la invención en forma correcta (Art.13-e).
- SI ☒ NO ☐ Contiene el título o nombre de la invención en forma correcta (Art.13-b).
- SI ☐ NO ☒ Contiene la descripción clara y completa de la invención (Art.13-c).
- SI ☐ NO ☒ Contiene los dibujos correctos (Art.14-c junto con el literal d) del Art. 4 del Dto. 117 del 94).
- SI ☐ NO ☒ Contiene las unidades de medida en el sistema exigido (Art.14-c junto con el Decreto 3464 del 26 de diciembre de 1980).
- SI ☐ NO ☒ Contiene una o más reivindicaciones, en forma correcta, que precisen la materia para la cual se solicita la protección mediante la patente (Art.13-d).
- SI ☐ NO ☒ Contiene el extracto de acuerdo con el literal c) del artículo 4 del Dto. 117 /94.
- SI ☐ NO ☒ Contiene el arte final del dibujo característico de acuerdo con el literal c) del artículo 4 y el artículo 27 del Dto. 117 /94.
- SI ☒ NO ☐ Contiene la tarjeta del Archivo Temático [formato P-104] en forma correcta (Art.14-c junto con el literal b) del artículo 4 del Dto. 117 /94).
- SI ☒ NO ☐ Contiene la tarjeta del Archivo de Propietarios [formato P-105] en forma correcta (Art.14-c junto con el literal b) del artículo 4 del Dto. 117 /94).
- SI ☐ NO ☒ **CUMPLE LOS REQUISITOS TÉCNICOS**

OBSERVACIONES Y OTROS: SI ☒ NO ☐ ver hoja(s) anexa(s)

Santa Fe de Bogotá, D.C.,

2000 07 04

202004
EXAMINADOR TÉCNICO

ANEXO

21. 00-47.406

51. G06F 13/00

Observaciones técnicas del primer examen formal.

La descripción y las reivindicaciones allegadas, además de venir en hojas tamaño carta cuando lo usual es el oficio, presentan errores de transcripción, redacción y/o traducción, que puede conducir a interpretaciones erróneas, entre lo más relevante encontramos, para su corrección o aclaración, según sea pertinente:

Páginas 1 último párrafo; 2 líneas 2, 5, 9, 19, 20; 3 líneas 2 a 5; 4 línea 1; 5 líneas 2 a 6; 6 toda la página; 7 líneas 4, 9, 14 a 16, última; 8 líneas 2, 3, 13, 16; 10 líneas 4 a 23; 11 líneas 2, 16, 18; 14 líneas 4, 6; reivindicaciones 1, 5, 7, 8, 10 a 13, 17, 18, 26 a 29 revisar términos tales como: memoria flash, ball-grid array, check sum, un problema se encuentra con los sistemas, provisión de programa como ser, programas asociados con la seguridad ¿a qué?, está impedida de efectuar cambios, procesador como ser, etc. los decimales de la unidad de medida de la página 14 no son correctos.

Se recomienda efectuar una revisión cuidadosa de la totalidad de la solicitud y remplazar los folios objeto de correcciones.

Hacen falta las figuras ilustrativas de la solicitud que deben presentarse en original, a tinta indeleble preferiblemente, con letreros en castellano, si los hay etc.

Hace falta el arte final en dos reducciones fotográficas o, en papel similar, nítidas, tamaño 12 x 12 cm y una copia de 6 x 6 cm de la figura más representativa de la solicitud.

De acuerdo a las modificaciones al pliego reivindicatorio remplazar el extracto para publicación.

202004
examinador

Santa Fe de Bogotá

04 de julio del 2000

DIVISIÓN DE NUEVAS CREACIONES

34

430,

2000/07/13

EXPEDIENTE 00-47406

AUTO 2231

LA JEFE DE DIVISIÓN DE NUEVAS CREACIONES

DISPONE:

ARTICULO PRIMERO: Reconocer personería al doctor GERMAN CASTILLO GRAU, como apoderado de la Sociedad solicitante, en los términos y para los efectos del poder conferido.

ARTICULO SEGUNDO: Conforme lo establece el artículo 22 de la Decisión 344 de la Comisión del Acuerdo de Cartagena, requiérese al solicitante, para que dentro del plazo de treinta (30) días hábiles siguientes a la fecha de notificación del auto, presente respuesta a las observaciones o complementé los antecedentes señalados en el examen de forma.

ARTICULO TERCERO: Notificar por estado el presente auto, advirtiéndole que contra el no procede recurso alguno en la vía gubernativa.

NOTIFIQUESE Y CUMPLASE

Dado en Santafé de Bogotá D.C., a los _____

11 JUL 2000

LA JEFE DE LA DIVISIÓN DE NUEVAS CREACIONES,

ALIX CARMENZA CESPEDES DE VERGEL

NOTIFICADO POR ESTADO

Santafé de Bogotá D.C.,

notificado por anotación en estado de esta misma fecha.

13 JUL 2000

VENCIMIENTO NOTIFICACION ESTADO

SOLICITO PRORROGA TERMINO SI _____ NO _____

VENCIMIENTO TERMINO PRORROGA