

SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO	
RAD: 10-76881- -20	FECHA: 2015-07-21 16:20:39
DEP: 2020 DIRECCION DE NUEVAS CREACIONES	EVE: 378 FASE NACIONAL INCLUIDO CAPITULO I
TRA: 11 PCT-PATENTE DE INVENCION CAPITULOS I Y II	FOLIOS: 22
ACT: 430 REQUERSOLICITA	

DIRECCIÓN DE NUEVAS CREACIONES

2020
Bogotá, D.C.,

Abogado(a)/Señor(a)
MARGARITA CASTELLANOS ABONDANO

Asunto: Radicación: 10-76881- -20
 Trámite: 11
 Evento: 378
 Actuación: 430
 Oficio: 8443
 Folios: 22

Patente de Invención	X			Patente de Modelo de Utilidad	
Vía Nacional					
Vía PCT (Fase Nacional)	X	Capítulo I	X	Capítulo II	
No. Solicitud Internacional	PCT/JP2008/071385				
Fecha de Presentación Internacional	26/11/2008				

Como resultado del examen de fondo realizado, con fundamento en el Artículo 45 de la Decisión 486 de la Comisión de la Comunidad Andina, se comunica:

1. Documentos estudiados

Descripción:	Rad. N° 10-076881-00000-0000	25/Junio/2010
Reivindicaciones:	Rad. N° 10-076881-00000-0000	25/Junio/2010
	Rad. N° 10-076881-00001-0000	15/Julio/2010
	Rad. N° 10-076881-00008-0000	13/Junio/2013
Dibujos:	Rad. N° 10-076881-00000-0000	25/Junio/2010
Prioridades:	JP 2007-304690	26/Noviembre/2007
	JP 2008-070467	18/Marzo/2008

2. Análisis de la Prioridad

Se acepta la reivindicación de prioridad porque ésta solicitud fue presentada dentro del plazo establecido (Art. 9 D 486) y su contenido técnico corresponde con el de la prioridad reivindicada.

3. Objeto de la invención

De acuerdo con lo establecido en el numeral 1.2.2.2 del Capítulo Primero del Título X de la Circular Única para efectos del examen de patentabilidad, se tendrá en cuenta la tasa pagada por el solicitante al momento de comenzar el examen para las reivindicaciones

adicionales; esto es que cuando la solicitud contenga más de diez (10) reivindicaciones y no se haya pagado la tasa complementaria, sólo se estudiarán las cubiertas por la tasa pagada. Por lo tanto, se estudiarán las reivindicaciones 1 a 42.

Título de la solicitud: "Métodos para el procesamiento de datos para un aparato de procesamiento de datos que recibe un código LDPC transmitido al mismo en una forma intercalada como un símbolo o símbolos cada uno formado de dos o más bits de código" (ver página 1 del radicado N° 10-076881-00016-0000).

El problema planteado en esta solicitud consiste en la necesidad de proporcionar un intercalador para intercalar bits de códigos de un código LDPC entre la modulación y codificación LDPC, para reducir la probabilidad de que una pluralidad de los nodos variables conectados a un nodo de comprobación puedan presentar un error (mejorar la tolerancia a errores de los bits de códigos de un código LDPC tales como errores en ráfaga o borrado).

Para resolver este problema técnico, la solicitud en estudio proporciona un aparato de procesamiento de datos que intercala datos, caracterizado porque comprende: medios de redistribución; un aparato de procesamiento de datos que intercala datos, caracterizado porque comprende: medios de redistribución y medios de almacenamiento; un aparato de procesamiento de datos que recibe un código LDPC transmitido al mismo en una forma intercalada como un símbolo o símbolos cada uno formado de dos o más bits con código, caracterizado porque comprende: medios de redistribución inversos y medios de decodificación LDPC; un aparato de procesamiento de datos que recibe un código LDPC transmitido del mismo en una forma intercalada como un símbolo o símbolos cada uno formado de dos o más bits de código, caracterizado porque comprende: medios de redistribución inversa, medios de almacenamiento y medios de decodificación LDPC; un método de procesamiento de datos para un aparato de procesamiento de datos que intercala datos, caracterizado porque comprende: una etapa llevada a cabo mediante el aparato de procesamiento de datos para llevar a cabo, cuando un código LDPC (Comprobación de Paridad de baja densidad) se transmite como un símbolo o símbolos cada uno formado de dos o más bits de código del mismo, redistribución de los bits de código del código LDPC de tal manera que una pluralidad de los bits de código que corresponde al valor 1 incluido en una fila arbitraria de dicha matriz de comprobación de paridad no se incluyen en el mismo símbolo; un método de procesamiento de datos para un aparato de procesamiento de datos que recibe un código LDPC (Comprobación de Paridad de baja densidad) transmitido del mismo en una forma intercalado como un símbolo o símbolos cada uno formado de dos o más bits de código, caracterizado porque comprende: una etapa llevada a cabo por el aparato de procesamiento de datos llevado a cabo, por un código LDPC obtenido al llevar a cabo un proceso de redistribución que redistribuye los bits de código del código LDPC de tal manera que una pluralidad de los bits de código del código LDPC que corresponde al valor 1 incluido en una fila arbitraria de una matriz de comprobación de paridad no se incluyen en el mismo símbolo, un proceso de redistribución inverso que es redistribución inversa que corresponde al proceso de redistribución; y una etapa llevada a cabo por el aparato de procesamiento de datos al llevar a cabo decodificación LDPC del código LDPC para el que el proceso de redistribución inverso se lleva a cabo; un método de procesamiento de datos para un aparato de procesamiento de datos que intercala datos, caracterizado porque comprende: una etapa llevada a cabo por el aparato de procesamiento de datos llevado a cabo, cuando un código LDPC (Comprobación de Paridad de baja densidad) en el que una matriz de información que es aquella porción de una matriz de comprobación de paridad del mismo que corresponde a bits de información del código LDPC y tiene una estructura cíclica se transmite como un símbolo o símbolos cada uno formado de dos o más bits de código del mismo mientras el símbolo se forma desde los bits de código del código LDPC que se escriben en una dirección de columna de medios de almacenamiento para almacenar los bits de código

del código LDPC en una dirección de fila y la dirección de columna y se leen en la dirección de fila de los medios de almacenamiento, intercalado de giro de columna para cambiar la posición de partida de escritura cuando los bits de código del código LDPC a ser escritos en la dirección de columna de los medios de almacenamiento para cada columna de los medios de almacenamiento como un proceso de redistribución para redistribuir los bits de código del código LDPC y un método de procesamiento de datos para un aparato de procesamiento de datos que recibe un código LDPC (Comprobación de Paridad de baja densidad) transmitido del mismo en una forma intercalada como un símbolo o símbolos cada uno formado de dos o más bits de código, caracterizado porque comprende: una etapa llevada a cabo por el aparato de procesamiento de datos al llevar a cabo, cuando el código LDPC es un código LDPC en el que una matriz de información que es aquella porción del código LDPC que corresponde a bits de información del código LDPC en una matriz de comprobación de paridad del código LDPC tiene una estructura cíclica y el símbolo se forma desde los bits de código del código LDPC que se escriben en una dirección de columna de medios de almacenamiento para almacenar los bits de código del código LDPC en la dirección de fila y la dirección de columna y se leen en la dirección de fila de los medios de almacenamiento, para un código LDPC obtenido al llevar a cabo intercalado de giro de columna para cambiar la posición de partida de escritura cuando los bits de código del código LDPC a ser escritos en la dirección de columna de los medios de almacenamiento para cada columna de los medios de almacenamiento como un proceso de redistribución que redistribuye los bits de código del código LDPC, un proceso de redistribución inverso que es redistribución inversa que corresponde al proceso de redistribución; y una etapa llevada a cabo por el aparato de procesamiento de datos al llevar a cabo decodificación LDPC del código LDPC para el que el proceso de redistribución inverso es llevado a cabo.

El objeto de la presente solicitud se relaciona con la Clasificación Internacional de Patentes (CIP): H03M 13/19 // 13/27.

4. De la solicitud de patente

Reivindicaciones (Art 30 D 486, Art 22 PCT)

Las reivindicaciones 1, 2, 6, 7, 9 a 31, 33, 36, 37, 40 y 41 no son claras porque los términos *“medios de redistribución”, “medios de almacenamiento”, “medios de redistribución inversos”, “medios de decodificación”, “medios de intercalado de paridad”* son generales, por lo tanto no permiten establecer la diferencia y el aporte realizado por la invención frente al estado de la técnica.

Las reivindicaciones 1, 2, 6, 7, 9 a 31, 33, 36, 37, 40 y 41 no son claras porque caracterizan la invención por sus resultados a obtener así, *“para llevar a cabo, cuando un código LDPC (Comprobación de Paridad de baja densidad) se transmite como un símbolo o símbolos cada uno formado de dos o más bits de código del mismo, un proceso de redistribución que redistribuye los bits de código del código LDPC de tal manera que una pluralidad de los bits de código que corresponden al valor 1 incluidos en una fila arbitraria de dicha matriz de comprobación de paridad no se incluyen en el mismo símbolo”, “para llevar a cabo, cuando un código LDPC (Comprobación de Paridad de baja densidad) en el que una matriz de información que es aquella porción de una matriz de comprobación de paridad del mismo que corresponde a bits de información del código LDPC se transmite como un símbolo o símbolos cada uno formado de dos o más bits de código del mismo mientras que el símbolo se forma desde los bits de código del código LDPC que se escriben en una dirección de columna”, “para almacenar los bits de código del código LDPC en una dirección de fila y la dirección de columna y se leen en la dirección de fila de dichos medios de almacenamiento, intercalado de giro de columna para cambiar la posición de partida de escritura cuando los bits de código del código*

LDPC a ser escritos en la dirección de columna de dichos medios de almacenamiento para cada columna de dichos medios de almacenamiento como un proceso de redistribución para redistribuir los bits de código del código LDPC”, “otras m de los bits de código del código LDPC se convierten en un símbolo, cuando la longitud de código del código LDPC es N bits y un entero positivo predeterminado se representa por b , dichos medios de almacenamiento almacenan los bits mb en la dirección de fila y almacenan los bits $N/(mb)$ en la dirección de columna, y los bits de código del código LDPC se escriben en la dirección de columna de dichos medios de almacenamiento y luego se leen en la dirección de fila, los bits de código mb leídos en la dirección de fila de dichos medios de almacenamiento se convierten en símbolos b ”, “para llevar a cabo intercalado de paridad al intercalar los bits de paridad del código LDPC a las posiciones de otros de los bits de paridad, en donde dichos medios de redistribución llevan a cabo el intercalado de giro de columna para el código LDPC después del intercalado de paridad”, “cuando el código LDPC es un código LDPC que tiene uno de los 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 2 bits y el entero b es 1 y a pesar de que otros dos de los bits de código del código LDPC se mapean con otros dos de cuatro puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen dos columnas para almacenar $2 * 1$ bits en la dirección de fila y almacena $64,800/(2 * 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de la dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representan por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representan por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna entre las dos columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las dos columnas de dichos medios de almacenamiento a la posición cuya dirección es 2”, “cuando el código LDPC es un código LDPC que tiene uno de los 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrito en el estándar DVB-S.2 y los m bits son 2 bits y el entero b es 2 y a pesar de que otros dos de los bits de código del código LDPC se mapean con otros dos de cuatro puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen cuatro columnas para almacenar $2x2$ bits en la dirección de fila y almacena $64,800/(2 * 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, en donde la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la segunda columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la tercera columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, y fija la posición de partida de escritura de la cuarta columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 7”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 4 bits y el entero b es 1 y a pesar de que otros cuatro de los bits de código del código LDPC se mapean con otros cuatro de 16 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen cuatro columnas para almacenar $4 * 1$ bits en la dirección de fila y almacena $64,800/(4 * 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden

ascendente, la posición de partida de escritura de la primera columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la segunda columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la tercera columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, y fija la posición de partida de escritura de la cuarta columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 7”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 4 bits y el entero b es 2 y a pesar de que otros cuatro de los bits de código del código LDPC se mapean con otros cuatro de 16 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen ocho columnas para almacenar 4×2 bits en la dirección de fila y almacena $64,800/(4 \times 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la segunda columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la cuarta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la quinta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la sexta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la séptima columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, y fija la posición de partida de escritura de la octava columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 7”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 6 bits y el entero b es 1 y a pesar de que otros seis de los bits de código del código LDPC se mapean con otros seis de 64 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen seis columnas para almacenar 6×1 bits en la dirección de fila y almacena $64,800/(6 \times 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la segunda columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la tercera columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la cuarta columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 9, fija la posición de partida de escritura de la quinta columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 10, y fija la posición de partida de escritura de la sexta columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 13”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de

código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 6 bits y el entero b es 2 y a pesar de que otros seis de los bits de código del código LDPC se mapean con otros seis de 64 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 12 columnas para almacenar 6×2 bits en la dirección de fila y almacena $64,800 / (6 * 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la segunda columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la cuarta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la quinta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la sexta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la séptima columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la octava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la novena columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la décima columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la onceava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 8, y fija la posición de partida de escritura de la doceava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 9”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 8 bits y el entero b es 1 y a pesar que otros ocho de los bits de código del código LDPC se mapean con otros ocho de 256 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 8 columnas para almacenar $8 * 1$ bits en la dirección de fila y almacena $64,800 / (8 * 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la segunda columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la cuarta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la quinta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la sexta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la séptima columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, y fija la posición de partida de escritura de la octava columna de entre las ocho columnas de dichos medios de

almacenamiento a la posición cuya dirección es 7”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 8 bits y el entero b es 2 y a pesar que otros ocho de los bits de código del código LDPC se mapean con otros ocho de 256 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 16 columnas para almacenar 8×2 bits en la dirección de fila y almacena $64,800 / (8 \times 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la tercera columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la cuarta columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la quinta columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la sexta columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la séptima columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la octava columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 15, fija la posición de partida de escritura de la novena columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 16, fija la posición de partida de escritura de la décima columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 20, fija la posición de partida de escritura de la onceava columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 22, fija la posición de partida de escritura de la doceava columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 22, fija la posición de partida de escritura de la treceava columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 27, fija la posición de partida de escritura de la catorceava columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 27, fija la posición de partida de escritura de la quinceava columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 28, y fija la posición de partida de escritura de la sexta columna de entre las 16 columnas de dichos medios de almacenamiento a la posición cuya dirección es 32”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 10 bits y el entero b es 1 y a pesar que otros 10 de los bits de código del código LDPC se mapean con otros 10 de 1024 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 10 columnas para almacenar 10×1 bits en la dirección de fila y almacena $64,800 / (10 \times 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de

escritura de la tercera columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 6, fija la posición de partida de escritura de la cuarta columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 8, fija la posición de partida de escritura de la quinta columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 11, fija la posición de partida de escritura de la sexta columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 13, fija la posición de partida de escritura de la séptima columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 15, fija la posición de partida de escritura de la octava columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 17, fija la posición de partida de escritura de la novena columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 18, y fija la posición de partida de escritura de la décima columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 20”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 10 bits y el entero b es 2 y a pesar que otros 10 de los bits de código del código LDPC se mapean con otros 10 de 1024 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 20 columnas para almacenar 10×2 bits en la dirección de fila y almacena $64,800/(10 \times 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 1, fija la posición de partida de escritura de la tercera columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la cuarta columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la quinta columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la sexta columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 6, fija la posición de partida de escritura de la séptima columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 6, fija la posición de partida de escritura de la octava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 9, fija la posición de partida de escritura de la novena columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 13, fija la posición de partida de escritura de la décima columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 14, fija la posición de partida de escritura de la onceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 14, fija la posición de partida de escritura de la doceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 16, fija la posición de partida de escritura de la treceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 21, fija la posición de partida de escritura de la catorceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 21, fija la posición de partida de escritura de la quinceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 23, fija la posición de partida de escritura de la sextava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 25, fija la posición de partida de

escritura de la diecisieteava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 25, fija la posición de partida de escritura de la dieciochoava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 26, fija la posición de partida de escritura de la diecinueveava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 28, y fija la posición de partida de escritura de la veinteava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 30”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 12 bits y el entero b es 1 y adicionalmente otros 12 de los bits de código del código LDPC se mapean con otros 12 de 4096 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 12 columnas para almacenar 12×1 bits en la dirección de fila y almacena $64,800/(12 * 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la cuarta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la quinta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la sexta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la séptima columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la octava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la novena columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la décima columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la onceava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 8, y fija la posición de partida de escritura de la doceava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 9”, “cuando el código LDPC es un código LDPC que tiene uno de 11 índices de codificación diferentes y una longitud de código N de 64,800 bits prescrita en el estándar DVB-S.2 y los m bits son 12 bits y el entero b es 2 y a pesar que otros 12 de los bits de código del código LDPC se mapean con otros 12 de 4096 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 24 columnas para almacenar 12×2 bits en la dirección de fila y almacena $64,800/(12 * 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la tercera columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 8,

fija la posición de partida de escritura de la cuarta columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 8, fija la posición de partida de escritura de la quinta columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 8, fija la posición de partida de escritura de la sexta columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 8, fija la posición de partida de escritura de la séptima columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 10, fija la posición de partida de escritura de la octava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 10, fija la posición de partida de escritura de la novena columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 10, fija la posición de partida de escritura de la décima columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 12, fija la posición de partida de escritura de la onceava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 13, fija la posición de partida de escritura de la doceava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 16, fija la posición de partida de escritura de la treceava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 17, fija la posición de partida de escritura de la catorceava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 19, fija la posición de partida de escritura de la quinceava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 21, fija la posición de partida de escritura de la sextava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 22, fija la posición de partida de escritura de la diecisieteava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 23, fija la posición de partida de escritura de la dieciochoava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 26, fija la posición de partida de escritura de la diecinueveava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 37, fija la posición de partida de escritura de la veinteava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 39, fija la posición de partida de escritura de la veintiunava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 40, fija la posición de partida de escritura de la veintidosava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 41, fija la posición de partida de escritura de la veintitresava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 41, y fija la posición de partida de escritura de la veinticuatroava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 41”, “cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y a longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 2 bits y el entero b es 1 y a pesar que otros dos de los bits de código del código LDPC se mapean con otros dos de cuatro puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen dos columnas para almacenar $2 * 1$ bits en la dirección de fila y almacena $16,200 / (2 * 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las dos columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las dos columnas de dichos medios de almacenamiento a la posición cuya dirección es 0”, “cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y una longitud de

código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 2 bits y el entero b es 2 y adicionalmente otros dos de los bits de código del código LDPC se mapean con otros dos de cuatro puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen cuatro columnas para almacenar 2×2 bits en la dirección de fila y almacena $16,200 / (2 * 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la tercera columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, y fija la posición de partida de escritura de la cuarta columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 3”, “cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y una longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 4 bits y el entero b es 1 y a pesar que otros cuatro de los bits de código del código LDPC se mapean con otros cuatro de 16 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen cuatro columnas para almacenar $4 * 1$ bits en la dirección de fila y almacena $16,200 / (4 * 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la tercera columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, y fija la posición de partida de escritura de la cuarta columna de entre las cuatro columnas de dichos medios de almacenamiento a la posición cuya dirección es 3”, “cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y una longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 4 bits y el entero b es 2 y a pesar que otros cuatro de los bits de código del código LDPC se mapean con otros cuatro de 16 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen ocho columnas para almacenar 4×2 bits en la dirección de fila y almacena $16,200 / (4 * 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la cuarta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 1, fija la posición de partida de escritura de la quinta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la sexta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición

cuya dirección es 20, fija la posición de partida de escritura de la séptima columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 20, y fija la posición de partida de escritura de la octava columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 21”, “cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y una longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 6 bits y el entero b es 1 y a pesar de que otros seis de los bits de código del código LDPC se mapean con otros seis de 64 puntos de señal determinados en a método de modulación predeterminado mientras dichos medios de almacenamiento tienen seis columnas para almacenar 6×1 bits en la dirección de fila y almacena $16,200/(6 \times 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la cuarta columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la quinta columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, y fija la posición de partida de escritura de la sexta columna de entre las seis columnas de dichos medios de almacenamiento a la posición cuya dirección es 7”, “cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y una longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 6 bits y el entero b es 2 y a pesar de que otros seis de los bits de código del código LDPC se mapean con otros seis de 64 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 12 columnas para almacenar 6×2 bits en la dirección de fila y almacena $16,200/(6 \times 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la cuarta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la quinta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la sexta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la séptima columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la octava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la novena columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la décima columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 6, fija la posición de partida de escritura de la onceava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición

cuya dirección es 7, y fija la posición de partida de escritura de la doceava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7”, “cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y una longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 8 bits y el entero b es 1 y a pesar que otros ocho de los bits de código del código LDPC se mapean con otros ocho de 256 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 8 columnas para almacenar $8 * 1$ bits en la dirección de fila y almacena $16,200/(8 * 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las ocho columnas de dichos medios de almacenamiento con la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la cuarta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 1, fija la posición de partida de escritura de la quinta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la sexta columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 20, fija la posición de partida de escritura de la séptima columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 20, y fija la posición de partida de escritura de la octava columna de entre las ocho columnas de dichos medios de almacenamiento a la posición cuya dirección es 21”, “cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y una longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 10 bits y el entero b es 1 y a pesar que otros 10 de los bits de código del código LDPC se mapean con otros 10 de 1024 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 10 columnas para almacenar $10 * 1$ bits en la dirección de fila y almacena $16,200/(10 * 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 1, fija la posición de partida de escritura de la tercera columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la cuarta columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la quinta columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la sexta columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la séptima columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la octava columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 4, fija la posición de partida de escritura de la novena columna de entre las 10 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, y fija la posición de partida de escritura de la décima columna de entre las 10 columnas de dichos medios de

almacenamiento a la posición cuya dirección es 7", " cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y una longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 10 bits y el entero b es 2 y a pesar que otros 10 de los bits de código del código LDPC se mapean con otros 10 de 1024 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 20 columnas para almacenar 10×2 bits en la dirección de fila y almacena $16,200 / (10 * 2)$ bits en la dirección de columna, dichos medios redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la cuarta columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la quinta columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la sexta columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la séptima columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la octava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la novena columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la décima columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la onceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la doceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la treceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 5, fija la posición de partida de escritura de la catorceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la quinceava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la sextava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la diecisieteava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la dieciochoava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 8, fija la posición de partida de escritura de la diecinueveava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 8, y fija la posición de partida de escritura de la veinteava columna de entre las 20 columnas de dichos medios de almacenamiento a la posición cuya dirección es 10", "cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y un longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 12 bits y el entero b es 1 y a pesar que otros 12 de los bits de código del código LDPC se mapean con otros 12 de 4096 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 12 columnas para almacenar $12 * 1$ bits en la dirección de fila y almacena $16,200 / (12 * 1)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de

dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la cuarta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la quinta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la sexta columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la séptima columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la octava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la novena columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la décima columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 6, fija la posición de partida de escritura de la onceava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, y fija la posición de partida de escritura de la doceava columna de entre las 12 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7”, “cuando el código LDPC es un código LDPC que tiene uno de 10 índices de codificación diferentes y una longitud de código N de 16,200 bits prescrita en el estándar DVB-S.2 y los m bits son 12 bits y el entero b es 2 y adicionalmente otros 12 de los bits de código del código LDPC se mapean con otros 12 de 4096 puntos de señal determinados en un método de modulación predeterminado mientras dichos medios de almacenamiento tienen 24 columnas para almacenar 12×2 bits en la dirección de fila y almacena $16,200/(12 \times 2)$ bits en la dirección de columna, dichos medios de redistribución fijan, cuando la posición de dirección de la parte superior de dichos medios de almacenamiento en la dirección de columna se representa por 0 y la dirección de cada posición de dichos medios de almacenamiento en la dirección de columna se representa por un entero dado en orden ascendente, la posición de partida de escritura de la primera columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, y fija la posición de partida de escritura de la segunda columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la tercera columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la cuarta columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la quinta columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la sexta columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la séptima columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 0, fija la posición de partida de escritura de la octava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 1, fija la posición de partida de escritura de la novena columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 1, fija la posición de partida de escritura de la décima columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 1, fija la posición de partida de escritura de la onceava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la doceava

columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la treceava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 2, fija la posición de partida de escritura de la catorceava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 3, fija la posición de partida de escritura de la quinceava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 7, fija la posición de partida de escritura de la sexta columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 9, fija la posición de partida de escritura de la diecisieteava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 9, fija la posición de partida de escritura de la dieciochoava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 9, fija la posición de partida de escritura de la diecinueveava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 10, fija la posición de partida de escritura de la veinteava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 10, fija la posición de partida de escritura de la veintiunava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 10, fija la posición de partida de escritura de la veintidosava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 10, fija la posición de partida de escritura de la veintitresava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 10, y fija la posición de partida de escritura de la veinticuatroava columna de entre las 24 columnas de dichos medios de almacenamiento a la posición cuya dirección es 11”, “el código LDPC es un código QC (Cuasícíclico)-LDPC, y dichos Medios de redistribución para llevar a cabo, cuando el símbolo se forma desde los bits de código del código LDPC que se describen en una dirección de columna de medios de almacenamiento para almacenar los bits de código del código LDPC en la dirección de fila y la dirección de columna y se leen en la dirección de fila de dichos medios de almacenamiento, intercalado de giro de columna para cambiar la posición de partida de escritura cuando los bits de código del código LDPC a ser escritos en la dirección de columna de dichos medios de almacenamiento para cada columna de dichos medios de almacenamiento como el proceso de redistribución”, “levados a cabo, por un código LDPC obtenido al llevar a cabo un proceso de redistribución que redistribuye los bits de código del código LDPC de tal manera que una pluralidad de los bits de código del código LDPC que corresponden al valor 1 incluidos en una fila arbitraria de una matriz de comprobación de paridad no se incluyen en el mismo símbolo, un proceso de redistribución inversa que es redistribución inversa que corresponde al proceso de redistribución”, “para llevar a cabo decodificación LDPC del código LDPC para el que se lleva a cabo el proceso de redistribución inverso”, “lleva a cabo el proceso de redistribución inversa por un código LDPC obtenido al llevar a cabo intercalado de paridad al intercalar bits de paridad de un código LDPC obtenido al llevar a cabo Codificación LDPC de acuerdo con una matriz de comprobación de paridad en la que una matriz de paridad que es aquella porción del código LDPC que corresponde a bits de paridad del código LDPC tiene una estructura escalonada individualmente a posiciones diferentes de los bits de paridad y luego llevar a cabo un proceso de redistribución de la redistribución de los bits de código del código LDPC de tal manera que una pluralidad de los bits de código que corresponden al valor 1 incluido en una fila arbitraria de la matriz de comprobación de paridad no se incluyen en el mismo símbolo”, “llevan a cabo decodificación LDPC del código LDPC para el que el proceso de redistribución inverso se ha llevado a cabo pero el desintercalado de paridad que se desintercala corresponde al intercalado de paridad que no se lleva a cabo utilizando una matriz de comprobación de conversión de paridad obtenida al llevar a cabo por lo menos reemplazo de columna que corresponde al intercalado de paridad para la matriz de comprobación de paridad”, “para ser llevados a cabo, cuando el código LDPC es un código LDPC en el que una matriz de información que es aquella porción del código

LDPC que corresponde a bits de información del código LDPC en una matriz de comprobación de paridad del código LDPC tiene una estructura cíclica y el símbolo se forma desde los bits de código del código LDPC que se escriben en una dirección de columna”, “para almacenar los bits de código del código LDPC en la dirección de fila y la dirección de columna y se leen en la dirección de fila desde dichos medios de almacenamiento, por un código LDPC obtenido al llevar a cabo intercalado de giro de columna para cambiar la posición de partida de escritura cuando los bits de código del código LDPC a ser escritos en la dirección de columna de dichos medios de almacenamiento para cada columna de dichos medios de almacenamiento como un proceso de redistribución que redistribuye los bits de código del código LDPC, un proceso de redistribución inverso que es redistribución inversa que corresponde al proceso de redistribución”, “para llevar a cabo decodificación LDPC del código LDPC para el que el proceso de redistribución inverso es llevado a cabo”, “llevan a cabo el proceso de redistribución inversa por un código LDPC obtenido al llevar a cabo intercalado de paridad al intercalar bits de paridad de un código LDPC obtenido al llevar a cabo Codificación LDPC de acuerdo con una matriz de comprobación de paridad en la que una matriz de paridad que es aquella porción del código LDPC que corresponde a bits de paridad del código LDPC tiene una estructura escalonada individualmente a las posiciones de otros bits de paridad y luego llevar a cabo el proceso de redistribución”, “llevan a cabo decodificación LDPC del código LDPC para el que el proceso de redistribución inverso ha sido llevado a cabo pero el desintercalado de paridad que se desintercala que corresponde al intercalado de paridad no se ha llevado a cabo utilizando una matriz de comprobación de conversión de paridad obtenida al llevar a cabo por lo menos reemplazo de columna que corresponde al intercalado de paridad para la matriz de comprobación de paridad” lo cual no es permitido ya que equivaldría a definir el problema técnico a resolver y el alcance de la reivindicación incluiría no sólo la solución propuesta por la solicitante, sino todas las alternativas presentes o futuras que lleguen a esos resultados. Se sugiere reemplazarlos por las características esenciales estructurales que contribuyen a la obtención de esos efectos.

Las reivindicaciones 3 a 5, 8 y 32 no son claras porque la materia incluida no hace referencia a características técnicas tangibles (partes eléctricas, mecánicas, electrónicas y la relación o conexión entre ellas) propias de un producto (sistema, aparato, dispositivo, etc.); por el contrario, dichas reclamaciones sugieren la caracterización de una serie de datos. Se sugiere a la solicitante realizar las modificaciones o aclaraciones necesarias.

Se recuerda a la solicitante que las reivindicaciones son las características técnicas esenciales de una invención para las cuales se reclama la protección legal mediante la solicitud de patente. Para el caso de producto, estas deben contener todas las características técnicas de carácter tangible (partes mecánicas, eléctricas, electrónicas y su relación o conexión), las cuales le permitan obtener los usos, resultados o funcionamiento deseado, pueden contener si es necesario referencias de los dibujos para ser más claras, se permite la presencia de signos de referencia entre paréntesis después de la característica mencionada en la reivindicación; para un procedimiento, estas deben divulgar los pasos necesarios para obtener un producto y/o una transformación de un estado inicial, en el caso de invenciones implementadas por computador, los pasos deben estar vinculados con una materia técnica tangible, la cual debe ser específica para el desarrollo de dicho procedimiento, y que resuelva el problema técnico propuesto por la solicitud.

Por lo anterior, el capítulo reivindicatorio de la solicitud en estudio no cumple con el requisito de claridad acuerdo con el artículo 30 de la Decisión 486. En consecuencia, la solicitante deberá presentar un nuevo capítulo reivindicatorio, donde se hayan modificado las objeciones anteriormente citadas; dichas modificaciones no deben ampliar el objeto inicialmente presentado por la presente solicitud.

5. Determinación del Estado de la Técnica

El estado de la técnica se determinó con base en la fecha de presentación de la solicitud de prioridad: noviembre 26 de 2007 y se encontró el siguiente documento que anticipa el objeto de esta solicitud:

Ítem	Documento	Título	Fecha de Publicación
D1	WO 2007/080827	"Check matrix generating method"	19/Julio/2007

El documento D1¹ divulga un método para generar una matriz de comprobación para generar una matriz de verificación de paridad para un código LDPC (verificación de paridad de baja densidad). Una matriz de verificación de paridad irregular que tiene una estructura LDMG (matriz de generación de baja densidad) en la cual las matrices de enmascaramiento seudo cíclica y las matrices de permutación cíclica están dispuestas en una forma escalonada es posiciones predeterminadas. Una máscara de matriz capaz de soportar una sola velocidad de codificación para hacer la matriz cuasi-cíclica regular en una matriz cuasi-cíclica irregular es generada. La matriz de comprobación de paridad irregular es enmascarada usando una matriz de máscara generada, y una matriz de comprobación de paridad es generada combinando una matriz de comprobación de paridad irregular enmascarada con una matriz triangular inferior formada de una manera escalonada para satisfacer una única tasa de codificación (Pág. 1, Fl. 1, resumen).

6. Examen de Patentabilidad (Art 14 D486)

Novedad (Art 16 D486)

La reivindicación 1 consiste en *"Un aparato de procesamiento de datos que intercala datos, CARACTERIZADO PORQUE comprende: Medios de redistribución para llevar a cabo, cuando un código LDPC (Comprobación de Paridad de baja densidad) se transmite como un símbolo o símbolos cada uno formado de dos..."* (Ver página 8 del radicado N° 10-076881-00008-0000).

Comparación de las características técnicas esenciales, con las del estado de la técnica:

Características esenciales	D1
Medios de redistribución.	Una unidad de enmascaramiento (22) obtiene la matriz de comprobación de HQCL desde la unidad de almacenamiento (21) de la matriz de verificación QC-LDPC, realiza el enmascaramiento sobre la matriz de comprobación HQCL de acuerdo con una tasa de codificación (23), y da salida a una matriz irregular de verificación de paridad (24) (singular, una distribución de peso no uniforme) (Pág. 6, Fl. 8, Párr. 0031).

De acuerdo con la tabla anterior, las características esenciales del aparato de la reivindicación 1 habían sido divulgadas previamente en el documento D1, por lo tanto, la materia reivindicada no es nueva.

Asimismo, el documento D1 divulga las características de las reivindicaciones dependientes así:

- Reivindicación 33: Una unidad de enmascaramiento (22) obtiene la matriz de comprobación de HQCL desde la unidad de almacenamiento (21) de la matriz de verificación QC-LDPC, realiza el enmascaramiento sobre la matriz de comprobación HQCL de acuerdo con una tasa de codificación (23), y da salida a una irregular matriz de verificación de paridad (24) (singular, una distribución de peso no uniforme) (Pág. 6, Fl. 8, Párr. 0031).

1 <http://worldwide.espacenet.com/publicationDetails/biblio?CC=WO&NR=2007080827A1&KC=A1&FT=D>

El método de generación de la matriz de verificación HM en el generador de la matriz de verificación de paridad (12) se explicará en detalle más adelante. Un diagrama de bloques que muestra una configuración detallada del generador de la matriz de verificación de paridad (12). Una unidad de almacenamiento (21) de una matriz de verificación LDPC cuasi-cíclico (QC-LDPC) es un dispositivo de almacenamiento o un circuito o un medio que almacena una matriz de verificación QC-LDPC HQCL (en lo sucesivo, "matriz de comprobación de HQCL") con una estructura LDGM (Pág. 6, Fl. 8, Párr. 0030).

La reivindicación 2 consiste en *“Un aparato de procesamiento de datos que intercala datos, CARACTERIZADO PORQUE comprende: Medios de redistribución para llevar a cabo, cuando un código LDPC (Comprobación de Paridad de baja densidad) en el que una matriz de información que es aquella porción de una matriz de comprobación de paridad del mismo que corresponde a bits de información del código LDPC se transmite como un símbolo...”* (Ver página 8 del radicado N° 10-076881-00008-0000).

Comparación de las características técnicas esenciales, con las del estado de la técnica:

Características esenciales	D1
Medios de redistribución.	Una unidad de enmascaramiento (22) obtiene la matriz de comprobación de HQCL desde la unidad de almacenamiento (21) de la matriz de verificación QC-LDPC, realiza el enmascaramiento sobre la matriz de comprobación HQCL de acuerdo con una tasa de codificación (23), y da salida a una irregular matriz de verificación de paridad (24) (singular, una distribución de peso no uniforme) (Pág. 6, Fl. 8, Párr. 0031).
Medios de almacenamiento	El método de generación de la matriz de verificación H _M en el generador de la matriz de verificación de paridad (12) se explicará en detalle más adelante. Un diagrama de bloques que muestra una configuración detallada del generador de la matriz de verificación de paridad (12). Una unidad de almacenamiento (21) de una matriz de verificación LDPC cuasi-cíclico (QC-LDPC) es un dispositivo de almacenamiento o un circuito o un medio que almacena una matriz de verificación QC-LDPC HQCL (en lo sucesivo, "matriz de comprobación de HQCL") con una estructura LDGM (Pág. 6, Fl. 8, Párr. 0030).

De acuerdo con la tabla anterior, las características esenciales del aparato de la reivindicación 2 habían sido divulgadas previamente en el documento D1, por lo tanto, la materia reivindicada no es nueva.

Asimismo, el documento D1 divulga las características de las reivindicaciones dependientes así:

- Reivindicaciones 7 y 34: Cuando la matriz de verificación irregular de paridad (pesos de la fila y la columna son no uniformes) se utiliza para codificar los bits y un código con la longitud del código N es generado, para preparar una tasa de codificación igual o inferior a una tasa de codificación (N-M)/N la cual es decidida por el número de filas M y el número de columnas N de la matriz de verificación de paridad, el valor conocido "0" o "1" es insertado en bits en orden decreciente de la columna grado en la matriz de comprobación correspondiente a los bits de datos, a ser codificados, de modo que los valores correspondientes a los mismos bits en la matriz de verificación es determinada como el número conocido "0" o "1" y se decodifican en el lado del decodificador, que permite la decodificación de codificación del código de la baja tasa de codificación (Pág. 17, Fl. 19, Párr. 0098).

Por su parte, las reivindicaciones dependientes 3 a 6 y 8 a 32 no mencionan alguna característica que haga nuevo el aparato de la reivindicación 2, debido a que, divulgan las mismas características técnicas de la reclamación independiente o se encuentran redactadas en términos de usos, resultados y/o características no técnicas. Por lo tanto, no se consideran nuevas.

La reivindicación 36 consiste en “*Un aparato de procesamiento de datos que recibe un código LDPC (Comprobación de Paridad de baja densidad) transmitido al mismo en una forma intercalada como un símbolo o símbolos cada uno formado de dos o más bits de código, CARACTERIZADO PORQUE comprende: medios de redistribución inversos llevados a cabo...*” (Ver página 27 del radicado N° 10-076881-00008-0000).

Comparación de las características técnicas esenciales, con las del estado de la técnica:

Características esenciales	D1
Medios de redistribución inversos.	En el aparato de recepción (3), el demodulador (14) realiza la demodulación digital en la señal modulada recibida y de acuerdo con un sistema de modulación empleado por el lado del aparato de transmisión, tales como el BPSK, QPSK, y multi-valor QAM. El resultado demodulado es introducido en el decodificador LDPC (15) (Pág. 6, Fl. 8, Párr. 0028).
Medios de decodificación LDPC.	El decodificador LPDC (15) realiza una repetición de la decodificación de repetición en el resultado demodulado para de ese modo producir un resultado estimado U (correspondiente al mensaje original $u = (u_1, u_2, \dots, u_k)$) (Pág. 6, Fl. 8, Párr. 0028).

De acuerdo con la tabla anterior, las características esenciales del aparato de la reivindicación 36 habían sido divulgadas previamente en el documento D1, por lo tanto, la materia reivindicada no es nueva.

Por su parte, la reivindicación dependiente 37 no menciona alguna característica que haga nuevo el aparato de la reivindicación 36, debido a que, divulga las mismas características técnicas de la reclamación independiente o se encuentra redactada en términos de usos, resultados y/o características no técnicas. Por lo tanto, no se considera nueva.

La reivindicación 40 consiste en “*Un aparato de procesamiento de datos que recibe un código LDPC (Comprobación de Paridad de baja densidad) transmitido del mismo en una forma intercalada como un símbolo o símbolos cada uno formado de dos o más bits de código, CARACTERIZADO PORQUE comprende: medios de redistribución inversa para ser llevados a cabo, cuando el código LDPC es un código LDPC en el que una matriz de información que es aquella porción del código LDPC...*” (Ver página 28 del radicado N° 10-076881-00008-0000).

Comparación de las características técnicas esenciales, con las del estado de la técnica:

Características esenciales	D1
Medios de redistribución inversa.	En el aparato de recepción (3), el demodulador (14) realiza la demodulación digital en la señal modulada recibida y de acuerdo con un sistema de modulación empleado por el lado del aparato de transmisión, tales como el BPSK, QPSK, y multi-valor QAM. El resultado demodulado es introducido en el decodificador LDPC (15) (Pág. 6, Fl. 8, Párr. 0028).
Medios de almacenamiento.	El método de generación de la matriz de verificación H_M en el generador de la matriz de verificación de paridad (12) se explicará en detalle más adelante. Un diagrama de bloques que muestra una configuración detallada del generador de la matriz de verificación de paridad (12). Una unidad de almacenamiento (21) de una matriz de verificación LDPC cuasi-cíclico (QC-LDPC) es un dispositivo de almacenamiento o un circuito o un medio que almacena una matriz de verificación QC-LDPC HQCL (en lo sucesivo, "matriz de comprobación de HQCL") con una estructura LDGM (Pág. 6, Fl. 8, Párr. 0030).
Medios de decodificación.	El decodificador LPDC (15) realiza una repetición de la decodificación de repetición en el resultado demodulado para de ese modo producir un resultado estimado U (correspondiente al mensaje original $u = (u_1, u_2, \dots, u_k)$) (Pág. 6, Fl. 8, Párr. 0028).

De acuerdo con la tabla anterior, las características esenciales del aparato de la reivindicación 40 habían sido divulgadas previamente en el documento D1, por lo tanto, la materia reivindicada no es nueva.

Por su parte, la reivindicación dependiente 41 no menciona alguna característica que haga nuevo el aparato de la reivindicación 40, debido a que, divulga las mismas características técnicas de la reclamación independiente o se encuentra redactada en términos de usos, resultados y/o características no técnicas. Por lo tanto, no se considera nueva.

7. Conclusión

Los requisitos de Patentabilidad de la presente solicitud están afectados así:

Ítem	Documento	Reivindicaciones afectadas	Requisito que afecta
D1	WO 2007/080827	1 a 34, 36, 37, 40 y 41	Novedad/Nivel Inventivo

En cumplimiento del artículo 45 de la Decisión 486 de la Comisión de la Comunidad Andina, se le indica que debe dar respuesta dentro del término de sesenta (60) días contados a partir del día siguiente de la fecha de notificación de la presente comunicación. En caso de no dar respuesta al presente requerimiento, o si a pesar de la respuesta subsistieran los impedimentos para la concesión, se denegará la patente.

Se invita al solicitante se sirva indicar, si así lo considera, su renuncia al término faltante de sesenta (60) días para dar respuesta a este requerimiento y presentarla por escrito.

Finalmente, se le recuerda al solicitante que si como respuesta a este requerimiento llegara a modificar el capítulo reivindicatorio y éste contenga más de diez (10) reivindicaciones, no pagará la tasa de modificación voluntaria pero sí la correspondiente al pago por reivindicación adicional.

Notifíquese el presente oficio conforme a lo dispuesto en el numeral 5.2, literal e), del capítulo quinto del título primero de la Circular Única No. 10 de 2001.



JOSÉ LUIS SALAZAR LÓPEZ
Director de Nuevas Creaciones (c)

El anterior requerimiento fue notificado por fijación en lista, de fecha 2015-07-28

Elaboró: Diego Gonzalez Castillo
Revisó: Francisco Javier Gonzalez Paez