

SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO



No. 11-026408-00000-0000

Fecha: 2011-03-03 17:20:35 Dep. 2020 DIR. NUEVAS CR
Tra. 11 PATENTE IYI Evt. 378 FASE NACIONAL I
Act. 411 PRESENTACION Folios: 46



Industria y Comercio
SUPERINTENDENCIA

PCT

DELEGATURA DE PROPIEDAD INDUSTRIAL
DIRECCIÓN DE NUEVAS CREACIONES

11-26408

SOLICITUD DE PATENTE DE
INVENCION

SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO
INVENTAR

TITULO: CIRCUITO ELECTRICO ENCAPSULADO CON AISLAMIENTO
PROTECTOR

SOLICITANTE: SURGE SUPPRESSION INCORPORATED

DIRECCIÓN: 109 Melvin Street, Destin, FL 32541, Estados Unidos de
América

APODERADO: CARLOS R. OLARTE

BOGOTÁ: 2 de marzo de 2011

P2011/000055

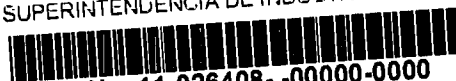
Ind. y Com.
03-03-2011
Ind. y Com.

OLARTEMOURE

OLARTE MOURE S



SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO



No. 11-026408-00000-0000

Fecha: 2011-03-03 17:20:35
Tra. 11 PATENTE/II
Act. 411 PRESENTACION

Dep. 2020 DIR. NUEVASOR
Evs: 378 FASENACIONALI
Folios: 48

PETITORIO - FORMULARIO

PATENTE PCT

ENTRADA EN FASE NACIONAL

P2011/000055

SOLICITUD DE:

1



Patente de Invención.



Patente de Modelo de Utilidad.



Capítulo I.



Capítulo II.

2

SOLICITANTE
(71)

Nombre: SURGE SUPPRESSION
INCORPORATED

Dirección: 109 Melvin Street, Destin, FL
32541

Nacionalidad o Domicilio: Estados Unidos

Lugar de Constitución: Estadounidense

Teléfono: _____

Fax: _____

E-mail: _____

IDENTIFICACIÓN

C.C.



NIT



C.E.



Otro



Cual _____

Número _____

REPRESENTANTE
O APODERADO

Nombre: CARLOS R. OLARTE

Dirección: Diagonal 34 No 5-28 Bogotá D.C.

Teléfono: 601-7700 Fax: 601-7799

E-mail: office@olartemoure.com

IDENTIFICACIÓN

C.C.



NIT



C.E.



Otro



Cual _____

Número 79782747Bta
TP 74.295

INVENTOR (ES)
(72)

Nombre: 1. RONALD HOTCHKISS, 2. RICHARD Jr. HOTCHKISS,
3. RICHARD FUSSELL, 4. ANDREA HAAI

Dirección: 1. 15470 Maggie Road, Brooksville, FL 34614, 2. 19286 Quiet Oak
Lane, Brooksville, FL 34604, 3. 623 se 120TH Lane, Webster, FL 33597, 4. 9128
Michigan Avenue, Brooksville, FL 34613

Nacionalidad o Domicilio: Estadounidenses

5

PCT (86)

Solicitud Internacional No. PCT/US2009/053234

Fecha Agosto 8, 2009

Publicación Internacional No. WO 2010/017535

Fecha Febrero 11, 2010

6

Título (54) CIRCUITO ELECTRICO ENCAPSULADO CON AISLAMIENTO
PROTECTOR

Clasificación Internacional (51) H05kk 5/06

Prioridad

SI



NO



(33) País de Origen

US

(32) Fecha

Agosto 8, 2008

(31) Número de
Solicitud

12/138,476

9

Comprobante de pago No. 11-

Fecha Marzo de 2011

10

ANEXOS

☒

Comprobante de pago de la tasa de presentación de la solicitud.

☐

Documento que acredite la existencia y representación legal cuando el solicitante sea persona jurídica.

☐

Poderes, si fuere el caso. Adjunto copia simple. Ver Exp. N°

☒

Documento de cesión del inventor al solicitante o a su causante. *Declaración bajo la Ley 4.176.11 del PCT.*

☐

Declaraciones.

☒

Copia de la solicitud internacional. (Resumen, descripción, reivindicaciones, dibujos).

☒

Traducción de la solicitud internacional al castellano. (Resumen, descripción, reivindicaciones, dibujos).

☒

Copia del examen preliminar internacional efectuado por la Autoridad Internacional de Examen Preliminar (IPEA).

☐

Traducción del examen preliminar internacional efectuado por la IPEA.

☐

De ser el caso, copia del contrato de acceso.

☐

De ser el caso, documento que acredite la licencia o autorización de uso de conocimientos tradicionales de las comunidades indígenas.

☐

De ser el caso, certificado de depósito del material biológico.

☐

Arte final 12 x 12.

☐

De ser el caso, información sobre otras solicitudes de patente o títulos obtenidos en el extranjero por el mismo titular o su causante, relacionadas parcial o totalmente con la invención de esta solicitud.

☐

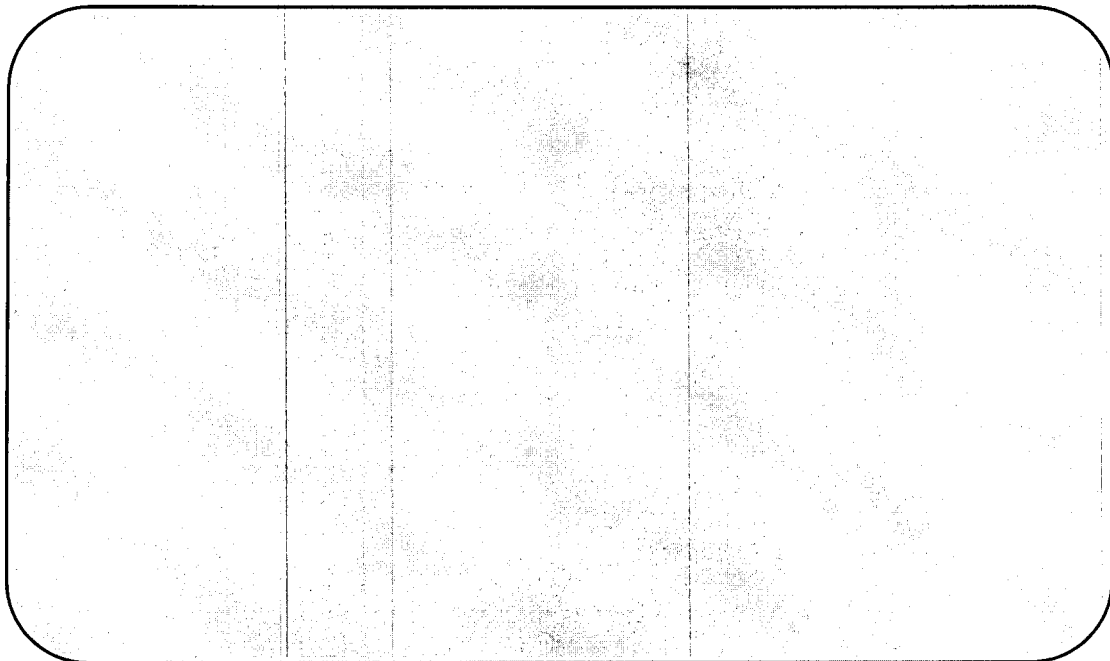
De ser el caso, modificaciones efectuadas a la solicitud internacional.

☒

Otros. Búsqueda Internacional

11

FIGURA CARACTERÍSTICA:



12

Solicito la concesión de la patente,

NOMBRE: CARLOS R. OLARTE

FIRMA: *[Signature]*
C.C. 79.782.747 Etá T.P. 74.295

Instrucciones para el diligenciamiento del presente formulario, ver reverso de esta página.

Box No. VIII (ii) DECLARATION: ENTITLEMENT TO APPLY FOR AND BE GRANTED A PATENT

The declaration must conform to the standardized wording provided for in Section 212; see Notes to Boxes Nos. VIII, VIII (i) to (v) (in general) and the specific Notes to Box No. VIII (ii). If this Box is not used, this sheet should not be included in the request.

Declaration as to the applicant's entitlement, as at the international filing date, to apply for and be granted a patent (Rules 4.17(ii) and 51 bis.1(a)(ii)), in a case where the declaration under Rule 4.17(iv) is not appropriate:

Relative to this international application:

SURGE SUPPRESSION INCORPORATED is entitled to apply for and be granted a patent by virtue of the following:

an Assignment from

HOTCHKISS, Ronald, 15470 Magpie Road, Brooksville, Florida 34614, US
HOTCHKISS, Richard, Jr., 19236 Quiet Oak Lane, Brooksville, Florida 34604, US
FUSSELL, Rickey, 623 SE 120th Lane, Webster, Florida, 33597, US; and
HAA, Andrea, 9128 Michigan Avenue, Brooksville, Florida, 34613, US

to SURGE SUPPRESSION INCORPORATED, dated 18 August 2008 (08.08.2008).

☐ This declaration is continued on the following sheet, "Continuation of Box No. VIII (ii)".

9

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau



(43) International Publication Date
11 February 2010 (11.02.2010)

PCT

(10) International Publication Number
WO 2010/017535 A2

(51) International Patent Classification:
H05K 5/06 (2005.01)

(21) International Application Number:

PCT/US2009/053234

(22) International Filing Date:

3 August 2009 (03.08.2009)

(25) Filing Language:

English

(26) Publication Language:

English

(30) Priority Data:

12/183,476

3 August 2003 (03.08.2003)

US

(63) Related by continuation (CON) or continuation-in-part (CIP) to earlier application:

US

12/183,476 (CIP)

Filed on

3 August 2003 (03.08.2003)

(71) Applicant (for all designated States except US): **SURGE SUPPRESSION INCORPORATED** [US/US]; 109
Melvin Street, Destin, FL 32541 (US).

(72) Inventors; and

(75) Inventors/Applicants (for US only): **HOTCHKISS, Ronald** [US/US]; 15470 Maggie Road, Brooksville, FL 34614 (US). **HOTCHKISS, Richard, Jr.** [US/US]; 19236 Quiet Oak Lane, Brooksville, FL 34604 (US). **FUSSELL, Ricky** [US/US]; 623 SE 120th Lane, Web-

ster, FL 33597 (US). **HAA, Andrea** [US/US]; 9123
Michigan Avenue, Brooksville, FL 34613 (US).

(74) Agent: **LARSON, James, E.**; James E. Larson, Esq.,
1717 North Bayshore Dr., Suite 240, Miami, Florida
33132 (US).

(81) Designated States (unless otherwise indicated, for every
kind of national protection available): AE, AG, AL, AM,
AO, AT, AU, AZ, BA, BB, BG, BH, BI, BJ, BR, BS,
CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HE, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP,
KR, KZ, LA, LC, LI, LR, LS, LT, LU, LV, MA, MD,
ME, MG, MI, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RU, SC, SD,
SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT,
TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Designated States (unless otherwise indicated, for every
kind of regional protection available): ARIPO (BW, GH,
GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,
ZW), Eurasian (AM, AZ, BY, KG, KZ, MD, RU, TJ,
TM), European (AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HE, HU, IE, IS, IT, LT, LU, LV,
MC, MI, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM,
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
ML, MR, NE, NI, TD, TG).

Declarations under Rule 4.17:

[Continued on next page]

(54) Title: POTTED ELECTRICAL CIRCUIT WITH PROTECTIVE INSULATION

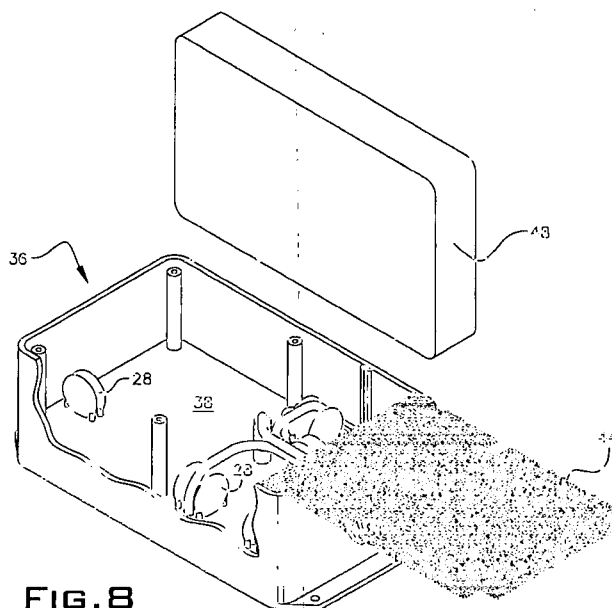


FIG. 8

(57) Abstract: A potted electrical circuit is enclosed within a housing and has a first and second fiberglass layer that is laid upon a top surface of the potted electrical circuit. A lid of the housing seals the electrical circuit there within and an opening formed in a side wall allows circuitry wiring to extend there from out. The first fiberglass layer is a woven layer while the second fiberglass layer is a padding-like layer. Circuitry wiring pushes through the woven first fiberglass layer before extending out through the opening in the housing. The first fiberglass layer is tucked in and around the electrical circuit and adheres to the inside of the housing by attaching to the potting material while it hardens. In a preferred embodiment, the electrical circuit in combination with the insulation material is used within a transient voltage surge suppression device.

WO 2010/017535 A2

C01-003-0003

1

POTTED ELECTRICAL CIRCUIT WITH PROTECTIVE INSULATIONTechnical Field

5 The present invention relates to an apparatus for protecting electrical circuits from the effects of component product residue due to circuit failure. More particularly, it relates to an apparatus for protecting potted electrical circuits enclosed within housings that may typically employ
10 surge suppression or other like circuitry used in the mitigation of electrical anomalies and abnormal conditions in devices to which the surge suppression circuitry is connected, from component product residue that may be subjected upon surrounding circuitry when a failure of any
15 particular circuit occurs.

Background Art

Component failure on circuit boards of all types is very well known in the prior art. Some component failure can have
20 little or no effects on the circuit itself and/or the surrounding circuitry. However, in other circuitry, component failure can have devastating effects on the specific circuit board containing the failed component or on a surrounding circuit board, circuit panel or other
25 electrical equipment in close proximity thereto.

Circuitry that is specifically designed to fail in certain circumstances can be found in Transient Voltage Surge Suppression (TVSS) devices, also known as Surge Protective Devices (SPD). These devices are well known in the prior
30 art. TVSS devices are used with computers, other types of electrical equipment and electrical circuits to protect against electrical line voltage surges and other occurring transient electrical anomalies that may occur along an

C01-003-0003

2

electrical power line to which the equipment or circuit is coupled. Transient over voltages or voltage surges result in peak voltage levels that occur within an electrical line that are higher than that which the equipment being protected is rated to handle (i.e., over-voltages). Transient electrical anomalies include other types of electrical occurrences in the electrical line that are considered sub-cycle events which cause the equipment to operate improperly or completely fail (i.e., over-currents and the like). Transient over voltages or voltage surges have become even more problematic in today's sophisticated electrical world wherein sensitive computerized equipment requires a constant and regulated supply voltage.

Various types of voltage surges that can affect an electrical device or circuit can occur at any given time within an electrical line, and include Temporary Over Voltages, and abnormal conditions such as Full-Phase Over voltages and Limited Current Over voltages. It is desirable to suppress any excess voltage or current that occurs on an electrical circuit that has been disturbed. Studies by the Institute of Electrical and Electronics Engineers (IEEE) have shown 120 Volt power lines reaching as high as 5,600 Volts. Suppression of these over-voltages and other transient electrical anomalies is highly desirable, and many instances critical, to the operation of an electrical device, computer or electrical circuit.

Transient over voltages and voltage surges can occur due to a plurality of factors, to include, but are not limited to, internal anomalies and external anomalies such as, lightning strikes, circuit overloads, power company grid activity, temporary or permanent failure of the neutral conductor, recovery from brown-outs, black-outs and circuit

C01-003-0003

3

interruption by simple human error. Since transient over voltages and voltage surges are very common, but difficult to predict, it is imperative to have a TVSS device on line at all times protecting the targeted piece of electrical equipment or circuit. To leave the equipment unprotected can result in a devastating consequence wherein the equipment is temporarily brought off-line, severely damaged or completely destroyed. This result could be detrimental to hospitals, police, fire and rescue units, the military and other critical functioning entities who can not afford to be "off-line" for any period of time. It is therefore critical to suppress these surges and anomalies and minimize their effect on the electrical equipment they are charged to protect.

It is understandable however, that even the best, most complex, most redundant TVSS devices are not one hundred percent effective against all electrical line surges and transient anomalies. However, suppressing as many of these surges and transients as possible most likely will result in a longer life for the electrical equipment that the TVSS device is protecting. It will also help to minimize any possible "down-time."

Many TVSS devices, and in particular solid state devices, employ metal oxide varistors (MOVs) to provide for a non-linear voltage-current relationship for handling the surge suppression. However, other TVSS devices exist, which employ silicon avalanche diodes (SADs), zener diodes, selenium cells and high voltage capacitors for surge suppression. In other TVSS devices, gas discharge tubes are employed for the surge suppression component. MOV designed TVSS devices are favored over many other surge suppression components due to their ability to be used in low voltage applications, such as, for example, AC power distribution

C01-003-0003

4

systems having a normal and nominal operating voltage less than or about 600 volts AC (600 VAC).

MOV's act as a type of current diverter for the TVSS device. Under normal conditions, TVSS device surge suppression components, such as MOV's, draw very little current. As the voltage level increases across the TVSS device, to a level higher than the system voltage and that which the equipment it is protecting is designed (rated) to handle, the impedance of the TVSS circuit drops significantly, effectively causing electrical conduction across the surge suppression components or MOV's. Since very low impedance is required in voltage surge suppression, this result is highly desirable. The result of this current diverting scheme is voltage surge absorption by the MOV's. The energy absorbed by the surge suppression components, such as the MOV's, is dissipated as heat. In some instances (a sustained over voltage condition), the heat rises to a level which causes the MOV, or other surge suppression component, to burn, melt or explode. Although the desired result of voltage surge suppression may have been realized, the melting, burning or explosion of the MOV can cause other problems that must be addressed. For instance, the MOV can vaporize, which can result in plasma being formed, which in turn creates a new electrical conductor. This new electrical conduction defeats the purpose of the TVSS device resulting in damage to the equipment that the TVSS device is meant to protect by letting through the voltage surge or transient which the TVSS was intended to suppress. Further, unacceptable end of life conditions can cause damage to the equipment that the TVSS was intended to protect as well as surrounding equipment near the installation site of the TVSS. For these reasons, it is imperative to provide a mechanism

X

C01-003-0003

5

for the TVSS device which would permit it to operate up to a level which provides for adequate transient voltage surge suppression all the while providing for the ability to be brought off line to avoid TVSS device failure or environmental hazards in cases where the surge protective device components are reaching their end of life. In other words, it is desirable to provide a manner in which the TVSS device, or other like devices, can safely fail, otherwise known as "acceptable failure modes" or "acceptable end-of-life conditions." And in those situations wherein acceptable failure modes or acceptable end-of-life conditions results in component product residue being projected and thereby subjected on surrounding circuitry, it is desirable to contain such residue and minimize or eliminate damage to the surrounding circuitry.

To avoid the problems associated with surge suppression component (i.e., MOV) destruction, which can cause TVSS device failure, advancements have been made to TVSS devices, including but not limited to, device container improvements to quell or contain plasma formation and the provision of fusing circuitry to prohibit MOV burn-up. U.S. Patent No. 5,488,534 to Rau et al. addresses both of these issues. To inhibit plasma formation, a plastic cover and housing are used for the TVSS module, silver wires serve as fuses or fuse links since they are known to have a lower oxidation energy level than copper or aluminum, and longer lengths are used for the fuse wires which raises voltage re-strike levels thereby reducing arc formation that may occur in a wire melt down situation. In this prior art device, one wire fuse is used for every MOV that is employed. Although this may be appropriate when employing small thermal fuses for each MOV, this would be more difficult if using larger current rated

C01-003-0003

6

fuses. If so, the use of one current rated fuse for every MOV would require that a larger housing be employed. For those circuits that require a significant level of transient

5 voltage surge suppression, the size of such a device would not be acceptable for most applications with today's modern need for limited space requirements. Further, even if the TVSS device could be made to be compact due to a minimal amount of surge suppression components being employed, and

10 therefore a minimal number of fuses being employed, space requirements within the environment where the device is employed could still dictate that the device of this prior art reference is too large (i.e., the confined spacing requirements of a naval vessel). Still further, the use of a

15 current rated fuse for every MOV would most likely cause the TVSS device to constantly go "off-line" due to the fast acting response time of standard current rated fuses. This of course would defeat the entire purpose of the TVSS device.

On the other hand, if only thermal fuses are employed, then

20 the problems associated with a non-performing TVSS device that has reached its end of life due to high current abnormal over voltage conditions, will still exist since the thermal fuses only work at the component level to take over-heated MOV components off-line. Simply put, the use of thermal

25 fuses only at the component level is inadequate for today's needs in transient voltage surge suppression technology. Another aspect of this prior art reference, as to the issue of containment of component product residue, relates to the use of a sand and epoxy fill material, which is used to fill

30 spaces and voids to prevent the spread of any plasma created due to component failure or fuse wire clearing. However, the use of such fill material is very limiting in that once it is applied to the circuit it can not be removed to change simple

8

C01-003-0003

7

device repairs.

Other attempted advancements in the prior art of improved safety for surge suppression circuits can be seen in European Patent Application No. 07250027.5 (Publication No. EP 1 806 818 A2), wherein thermal cutoffs are employed and revised layouts or orientations of the components are chosen to reduce the risk of burning through the outer enclosure in the event that electrical components, such as MOVs, over heat. However, revised layouts and/or orientation of components can limit what can be placed on a specific circuit board and is not an ideal way to solve the problem of component product residue containment.

Other attempted advancements in the prior art, such as US Patent No. 6,184,464 to Liptak et al., have placed restrictive and/or resilient materials around a circuit board before it is potted with a material, which is poured over the circuit board and the restrictive and/or resilient material and then allowed to hardened. Although this has provided an added protective layer, it again is limiting in that no modifications to the device, circuit board or material layers can be made once it is encapsulated within the potting material.

In view of all of the above, improvements are clearly needed in the art of protecting circuit boards and devices in general, which employ circuitry that is known to, or designed to purposefully overheat or fail upon certain events occurring, like those most often seen in surge suppression and like devices.

30

C01-003-0003

8

Disclosure of the Invention

We have invented a novel insulation system for use with electrical circuits, which overcomes the deficiencies seen in the prior art. Although our novel insulation system can be used with a wide variety of electrical circuits it is best employed with electrical circuits that are enclosed within a housing. Further, while best used with enclosed electrical circuits, the novel insulation system of the present invention is best used with surge suppression circuitry used in devices such as TVVS devices. However, nothing herein limits the use of our novel insulation system with only enclosed surge suppression circuits.

Our novel insulation system employs a housing for receiving an electrical circuit, such as, by way of example, a surge suppression circuit. The size and shape of the housing is dependent on the size and/or orientation of the circuit board or boards employed. Each circuit is potted with a potting material that is be poured wet over the circuit board and allowed to harden. While in a preferred embodiment, the housing has at least one opening for allowing wires associated with the potted circuit to protrude through the housing, wires may remain internal for connection to terminal strips and therefore not protrude through the housing at least opening.

The novel insulation system of the present invention also employs at least two further insulation layers of glass fiber such that a first layer of glass fiber is laid upon a top surface of the potted circuit and tucks in and around the circuit board which is typically positioned along or proximal to a bottom surface of the housing. The first glass fiber layer can be affixed to the circuit on at least one edge by applying the glass fiber layer to the potted circuited while

9

C01-003-0003

9

the potting material is still "wet" and not yet hardened. In a preferred embodiment, the first glass fiber layer is woven sheet of fiberglass. Further, wires from the potted circuit
5 are pushed through the fiber glass weave and out through the opening in the housing, such that a portion of the fiberglass weave fills the housing opening.

A second glass fiber layer is then laid upon a top surface of first glass fiber layer such that the second glass
10 fiber layer fills a majority of any resulting free space within the housing and up to a bottom surface of a top or lid portion, which seals the housing. In a preferred embodiment, the second glass fiber layer is a fiberglass padding (or "fluff") that is generally more pliable than the woven first
15 fiberglass layer.

Brief Description Of The Drawings

This invention can be best understood by those having ordinary skill in the art by reference to the following
20 detailed description, when considered in conjunction with the accompanying drawings in which:

FIG. 1 is an electrical schematic diagram of a novel circuit used in the TVSS device of the present invention;

Fig. 2 is a perspective view of a housing enclosing the
25 novel TVSS device circuit of the present invention;

Fig. 3 is an exploded view of the housing enclosing the novel TVSS device circuit employing three fuses;

Fig. 4 is a perspective view of three pair of fuses soldered to a circuit board;

30 Fig. 5 is an exploded view of the housing enclosing the novel TVSS device circuit employing two fuses;

Fig. 6 is a perspective view of a preferred embodiment of the present invention;

C01-003-0003

10

Fig. 7 is a cross-sectional view of the preferred embodiment of the present invention along lines 7-7 of Fig. 6, illustrating a potted circuit board with two layers of insulating material disposed within the housing;

Fig. 8 is a partially exploded view of the preferred embodiment of the present invention illustrating the two layers of insulating material of the present invention;

Fig. 9 is a detail view, partially cut-away, of an aperture formed in a side wall of the housing, illustrating that wires of the circuit penetrate one of the layers of insulating material, which in turn fills a portion of an opening in the aperture;

Fig. 10 is a top plan view of an alternate embodiment of the TVSS device of the present invention illustrating that multiple modular boards can be employed side by side within a single housing;

Fig. 11 a cross-sectional view of an alternate housing of another alternate embodiment of the TVSS device of the present invention utilizing the novel insulating layers of said present invention; and

Fig. 12 is a perspective view of an alternate configuration of a printed circuit board employed with the TVSS device of the present invention.

25

Best Mode for Carrying Out the Invention

Throughout the following detailed description the same reference numerals refer to the same elements in all figures.

Referring to Fig. 1, an electrical schematic diagram is shown illustrating a fused transient surge suppression circuit 10 employed with a transient voltage surge suppression device of the present invention. As shown, circuit 10 employs a plurality of Metal Oxide Varistors

10

C01-003-0003

11

(MOVs) V1-V20 arranged in three columns (one for each phase of a three phase line) but electrically coupled in parallel. It is understood that nothing herein limits the use of this novel circuit with either single or two phase lines. It is further understood that any number of MOVs or like surge suppression components can be employed per column. Also, the number of columns can vary dependent upon the modes of protection for the surge suppression application. Figs. 1-3 illustrate a preferred embodiment wherein a three phase line is employed having Phase A, Phase B, Phase C, Neutral and Ground.

Each MOV V1-V20 has its own thermal fuse VF1-VF20, respectively, coupled in series with its MOV (herein jointly numbered 28). In the preferred embodiment, thermal fuses VF1-VF20 are enclosed within the component body of each MOV V1-V20, respectively. A set of three LEDs, LED1-3, one for each phase of the three phase line, are employed for indicating that a failure may have occurred with any one of the three columns of MOVs associated with a given phase of the three phase line. A set of three resistors, R1, R2 and R3, are also employed in series with LED1, LED2 and LED3, respectively.

With continuing reference to Fig. 1, it is shown that three surge rated fuses, F1, F2 and F3, (collectively individually numbered 30) are employed wherein one fuse is provided for each phase of the three phase line. As shown, fuses F1, F2 and F3 are all coupled directly to the power terminals of the three phase electrical line and are also coupled directly, in very close proximity, to the array of MOVs. This provides for a very short lead length for fuses F1, F2 and F3. In the preferred embodiment, ferrule type surge rated fuses are employed, rated for 5-100 kA 8x20 uSec

C01-003-0003

12

Waveforms, 600 VAC, 200 kA I.R. These fuses permit the TVSS device to withstand a rated surge pulse without opening, but are current limiting under AC short circuit conditions.

- 5 Nothing herein limits this invention from using higher or lower rated fuses to accomplish the same result for a different application for TVSS technology.

The mounting of fuses F1, F2 and F3 (number 30 in Figs 3 and 5) on the same printed circuit board as the array of MOVs and their associated thermal fuses permit the TVSS device of
10 the present invention to employ only one circuit board 18, which in turn permits a small housing to be used.

Referring to Fig. 2, a housing 12 is shown which encloses circuit 10. Housing 12, is made from a high fire
15 retardant material to inhibit the spreading of a fire in the unlikely event of a melt down of the MOVs on circuit 10. Housing 12 includes a cover 14, on which are mounted the three LEDs, Led1, LED2 and LED3. Cover 14 is held in place by a set of screws 16 at each corner of cover 14.

20 Referring to Fig. 3, an exploded view of housing 12 is shown. As illustrated, circuit 10 is enclosed within housing 12 and mounted upon a single printed circuit board (PCB) 18. Each phase of a three phase line, Phase A, Phase B and Phase C, along with Neutral and Ground, couple to PCB 18 and has
25 wire leads 34 and Neutral and Ground extending therefrom through an aperture 20 in housing 12.

Referring to Fig. 4, pairs of ferrule type fuses 22 are soldered 24 to suitable size bores 26 in circuit board 18. Rows of varistors 28 (not shown in this Fig. 4) are mounted
30 in each side of the fuses 22. A ring terminal 32 electrically connects the pair of ferrule type fuses 22. The ring terminal 32 can be a standard, flag or dual ring terminal as needed. Electrical conductors 34 connect the fuse to the electrical

C01-003-0003

13

circuit to be protected such as phase A, B or C shown in Figs. 1-3.

Referring to Fig. 5 as few as two fuses 30 are positioned between varistors 28. These fuses can be used for separate phases A and B or can be combined with a ring terminal 32 to protect a single circuit.

Another embodiment of the fusing system includes the connection of the ferrule fuse between two circuit boards with appropriately sized bores through them. The fuse or multiple fuses can be placed in between these boards and soldered into place. This will allow for the connection of multiple fuses from and to multiple phases, modes or suppression components. The fuses will be soldered into place on both of the boards.

Additional diagnostic circuits or features can be employed with the TVSS device of the present invention to achieve the same results in the same way and in the same manner.

Referring now to Figs. 6 and 7, a preferred embodiment of the present novel insulation system for electrical circuits is shown. A housing 36, generally of a rectangular shape, although other shaped housings can be employed, is shown for the preferred embodiment. As shown in the cross-sectional view of Fig. 7, housing 36 encloses an electrical circuit board 38 positioned near or along an inner bottom surface 40 of housing 36. Electrical circuit board 38 is potted (encapsulated by a thermosetting compound) with potting material 42, which is poured wet over electrical circuit board 38 and allowed to harden. A first layer of glass fiber 44 is draped over (i.e., laid upon) a top surface of electrical circuit board 38 at a time when the potting material 42 has just been poured and is therefore still wet

C01-003-0003

14

(i.e., not yet harden), such that a peripheral edge 46 of the first layer of glass fiber 44 can be tucked in and around circuit board 38 and be allowed to adhere to the potting material 42 as it hardens. In this configuration, first layer of glass fiber 44 acts like a blanket covering circuit board 38. Thereafter, a second layer of glass fiber 48 is placed upon a top surface 50 of first layer of glass fiber 44 and generally fills the remaining air spaces within housing 36 up and to a bottom surface 52 of a lid portion 54 of housing 36.

Referring to Fig. 8, is shown that in a preferred embodiment, first layer of glass fiber 44 is a woven sheet of fiberglass, while second layer of glass fiber 48 is fiberglass padding. For the purposes of Fig. 8, a partially exploded view, lid portion 54 of housing 36 is not shown as well as potting material 42.

Further to Fig. 7, and with reference to Fig. 9 as well, a set of wires 60, in communication with circuit board 38, protrude through an opening (or aperture) 56 formed in a side wall 58 of housing 36 for connection to other electrical equipment (not shown). As shown in Figs. 6 7, and 9, opening 56 has a threaded fitting 62 inserted therein. Further, as seen in Fig. 7 and 9, set of wires 60, insert or punch through the fiberglass weave of first layer of glass fiber 44 such that a small portion of the fiberglass weave is tucked within opening 56 and thereby partially filling it and separating the inside area of housing 36 from the outside ambient air around housing 36. A threaded fitting is used so that a locking nut can be threaded onto the housing and used as a strain relief.

Referring now to Fig. 10, a first alternate embodiment of the present invention is shown, wherein a housing 64 is

12

C01-003-0003

15

shaped such that it can receive and retain a plurality of electrical circuit board modules 66. In the alternate embodiment of Fig. 10, four modules 66 are employed and are positioned side by side to fill the bottom surface of housing 64. It is understood, although not shown, that the first and second layers of glass fiber, 44 and 48 respectively, would then be employed as described in the preferred embodiment above. Further to Fig. 10, a pair of openings 68 is employed and can be formed in opposing side walls 70 as shown therein, although nothing herein limits different configurations for openings 68 and for openings 68 being formed in different side walls, or formed in the same side wall, or using more or less than two openings. The sets of wires 60, as in the preferred embodiment, protrude through openings 68.

In a second alternate embodiment, a "tall" housing 72 is employed, as shown in Fig. 11. In such embodiment, a series, for example three, of electrical circuit boards 38 is employed within tall housing 72 and are stacked one on top of the other. All boards 38 are potted with a potting material 42 and each board has its own first and second layer of glass fiber, 44 and 48 respectively, as described above in the preferred embodiment. Depending on the number of boards 38 employed would dictate how many openings 56 are employed. In Fig. 11, one opening 56 is formed in a side wall of housing 72. However, nothing herein limits the number of openings 56 that can be formed therein for permitting the sets of wires 60 to protrude therefrom.

Referring to Fig. 12, an alternate embodiment to that which is shown in Fig. 4 is shown, wherein the pairs of ferrule type fuses 22 are soldered 24 to suitable size boxes 26 in circuit board 18, but orientated along a horizontal plane instead of uprights as that shown in Fig. 4. Rows of

3

C01-003-0003

17

Claims

Having thus described the invention what is claimed and desired to be secured by Letters Patent is:

1. An enclosed and insulated electrical circuit for preventing component product residue from damaging or injuring other proximal components or circuits as a result of circuitry failure, the enclosed and insulated electrical circuit comprising:

- a) a housing for enclosing at least one electrical circuit, the housing having at least one opening formed therein and a top portion for sealing the housing,
- b) a potting material applied to and harden around the at least one electrical circuit,
- c) the at least one electrical circuit with the potting material applied thereto positioned proximal to an inside bottom surface of the housing,
- d) an at least one first layer of glass fiber laid upon a top surface of the at least one electrical circuit with the potting material applied thereto, a set of connection wires of the at least one electrical circuit pushed through the at least one first layer of glass fiber and out through the opening of the housing, and
- e) an at least one second layer of glass fiber laid upon a top surface of the at least one first layer of glass fiber such that a majority of any remaining free space within the housing is filled up to a bottom surface of the top portion of the housing when sealed.

2. The enclosed and insulated electrical circuit according to Claim 1, wherein the housing encloses one potted electrical circuit board.

3. The enclosed and insulated electrical circuit according to Claim 1, wherein the housing encloses two or

C01-003-0003

18

more potted electrical circuit boards.

4. The enclosed and insulated electrical circuit according to Claim 3, wherein the housing encloses two or more potted electrical circuit boards employed as modules and positioned along a common horizontal plane within the housing.

5. The enclosed and insulated electrical circuit according to Claim 3, wherein the housing encloses two or more potted electrical circuit boards employed as modules and positioned along a vertical plane such that one is positioned on top of the other.

6. The enclosed and insulated electrical circuit according to Claim 5, wherein a single at least one first layer of glass fiber and a single at least one second layer of glass fiber is positioned on top of each of the two or more potted electrical circuits positioned along the vertical plane.

7. The enclosed and insulated electrical circuit according to Claim 1, wherein the at least one first layer of glass fiber is a woven fiberglass layer.

8. The enclosed and insulated electrical circuit according to Claim 1, wherein the at least one second layer of glass fiber is a padded fiberglass layer.

9. The enclosed and insulated electrical circuit according to Claim 1, wherein the electrical circuit is a surge suppression circuit.

10. The enclosed and insulated electrical circuit according to Claim 1, wherein the at least one first layer of glass fiber has a peripheral edge, which is tucked in and around the at least one electrical circuit board after the potting has been poured over there over but before said potting material has cured to a harden state.



C01-003-0003

19

11. The enclosed and insulated electrical circuit according to Claim 7, wherein electrical conductors or wires associated with the at least one electrical circuit board are inserted through the woven fiber glass layer for connection to a terminal strip or out through the opening in the housing such that a portion of the woven fiberglass layer fills said opening.

12. An enclosed and insulated apparatus for preventing damage or injury to proximal electrical components or circuits due to electronic circuitry failure within said apparatus, the enclosed and insulated apparatus comprising:

a) a housing forming the apparatus and enclosing at least one electrical circuit, the housing having at least one opening formed therein and a top portion for sealing the housing,

b) a potting material applied to and harden around the at least one electrical circuit,

c) the at least one electrical circuit with the potting material applied thereto positioned proximal to an inside bottom surface of the housing,

d) an at least one first layer of glass fiber laid upon a top surface of the at least one electrical circuit with the potting material applied thereto, a set of connection wires of the at least one electrical circuit pushed through the at least one first layer of glass fiber and out through the opening of the housing, and

e) an at least one second layer of glass fiber laid upon a top surface of the at least one first layer of glass fiber such that a majority of any remaining free space within the housing is filled up to a bottom surface of the top portion of the housing when sealed.

C01-003-0003

20

13. The enclosed and insulated apparatus of Claim 12, wherein a single potted electrical circuit is employed.

14. The enclosed and insulated apparatus of Claim 13, wherein the single potted electrical circuit is a surge suppression circuit.

15. The enclosed and insulated apparatus of Claim 14, wherein the surge suppression circuit comprises:

- a) a printed circuit board mounted within the housing, the circuit board having multiple through bores of varying diameters for receipt of electrical components;
- c) a first and second row of metal oxide varistors soldered to the circuit board in bores of suitable diameter;
- d) at least one surge rated ferrule type fuses having an outer metal electrically conductive surface soldered directly to the circuit board in a bore of suitable diameter between the first and second row of varistors; and
- e) the set of connection wires connecting the ferrule type fuse to an electrical circuit to be protected by said surge suppression circuit.

16. The enclosed and insulated apparatus of Claim 12, wherein the at least one first layer of glass fiber is a woven fiberglass layer.

17. The enclosed and insulated apparatus of Claim 12, wherein the at least one second layer of glass fiber is a padded fiberglass layer.

18. The enclosed and insulated apparatus of Claim 16, wherein electrical conductors or wires associated with the at least one electrical circuit board are inserted through the woven fiber glass layer and out through the opening in the housing such that a portion of the woven fiberglass layer fills said opening.

5

C01-003-0003

21

19. A method for enclosing and insulating an electrical circuit for preventing component product residue from damaging or injuring other proximal components or circuits as a result of circuitry failure, the steps of the method comprising:

a) providing a housing for receiving the electrical circuit, the housing having a lid portion for sealing the electrical circuit within said housing and an opening formed in a side wall of the housing for electrical connection wires associated with the electrical circuit to protrude therefrom,

b) inserting the electrical circuit,

c) pouring a suitable potting compound over the electrical circuit,

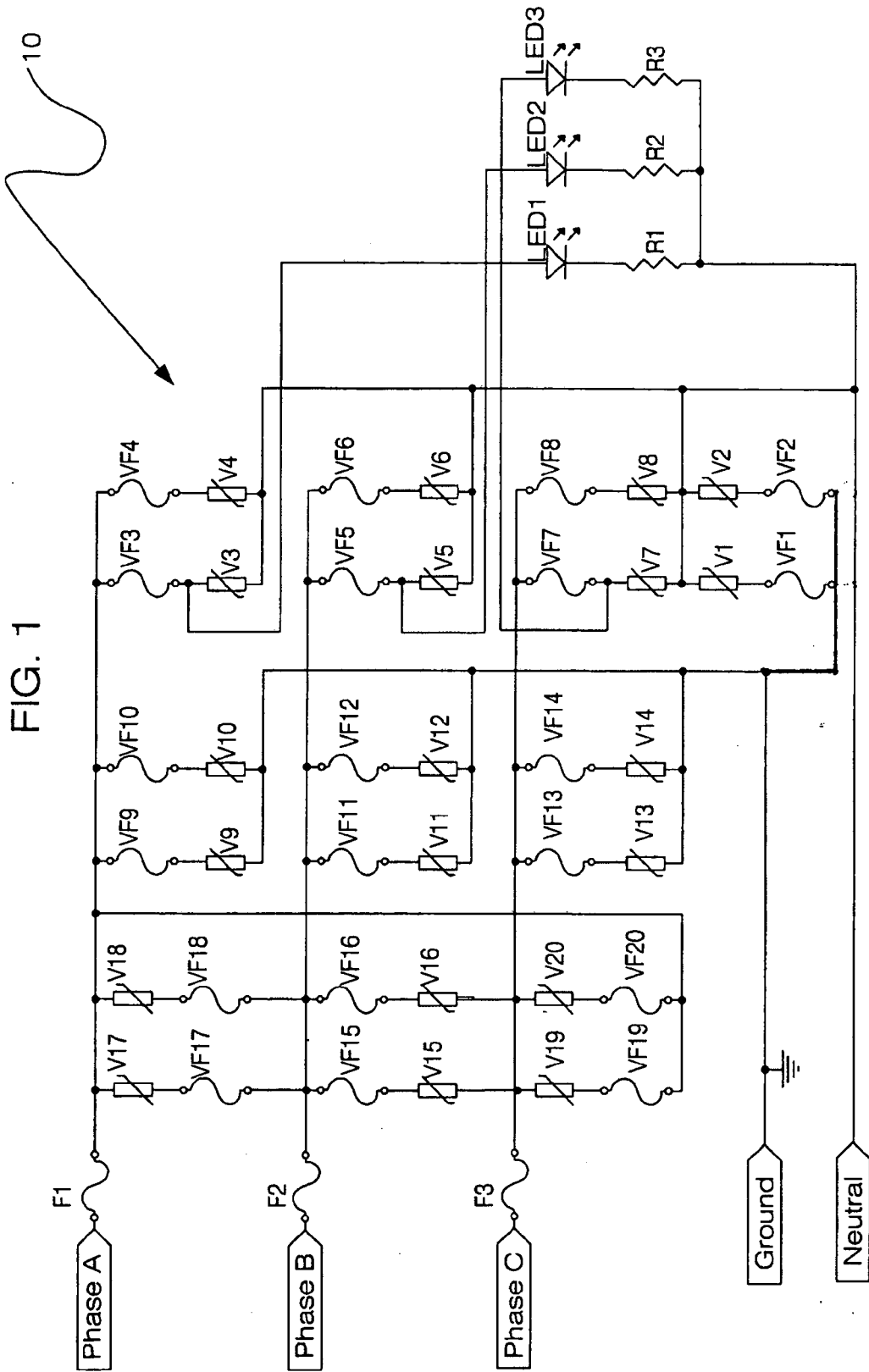
d) draping a woven fiberglass layer on top of the potted circuit while the potting compound is still wet for adhering at least a portion of peripheral edges of the woven fiberglass layer to the potted circuit,

e) punching the electrical connection wires associated with the electrical circuit through the woven fiberglass layer and out through the opening such that a portion of the woven fiberglass layer fills said opening,

f) covering the woven fiberglass layer with a layer of fiberglass padding, and

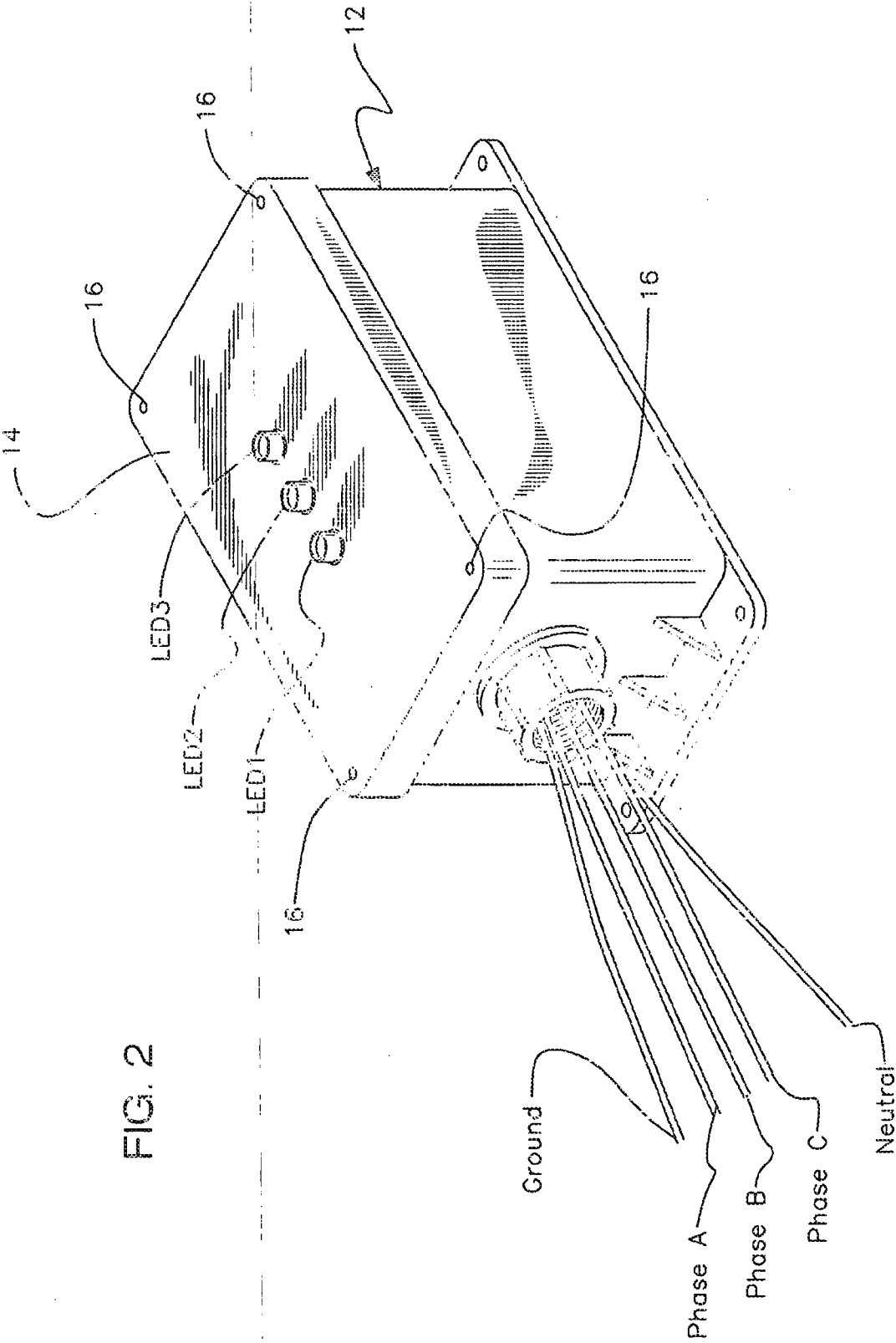
g) sealing the housing with the lid portion.

20. The method for enclosing and insulating an electrical circuit, wherein the electrical circuit is a surge suppression circuit.

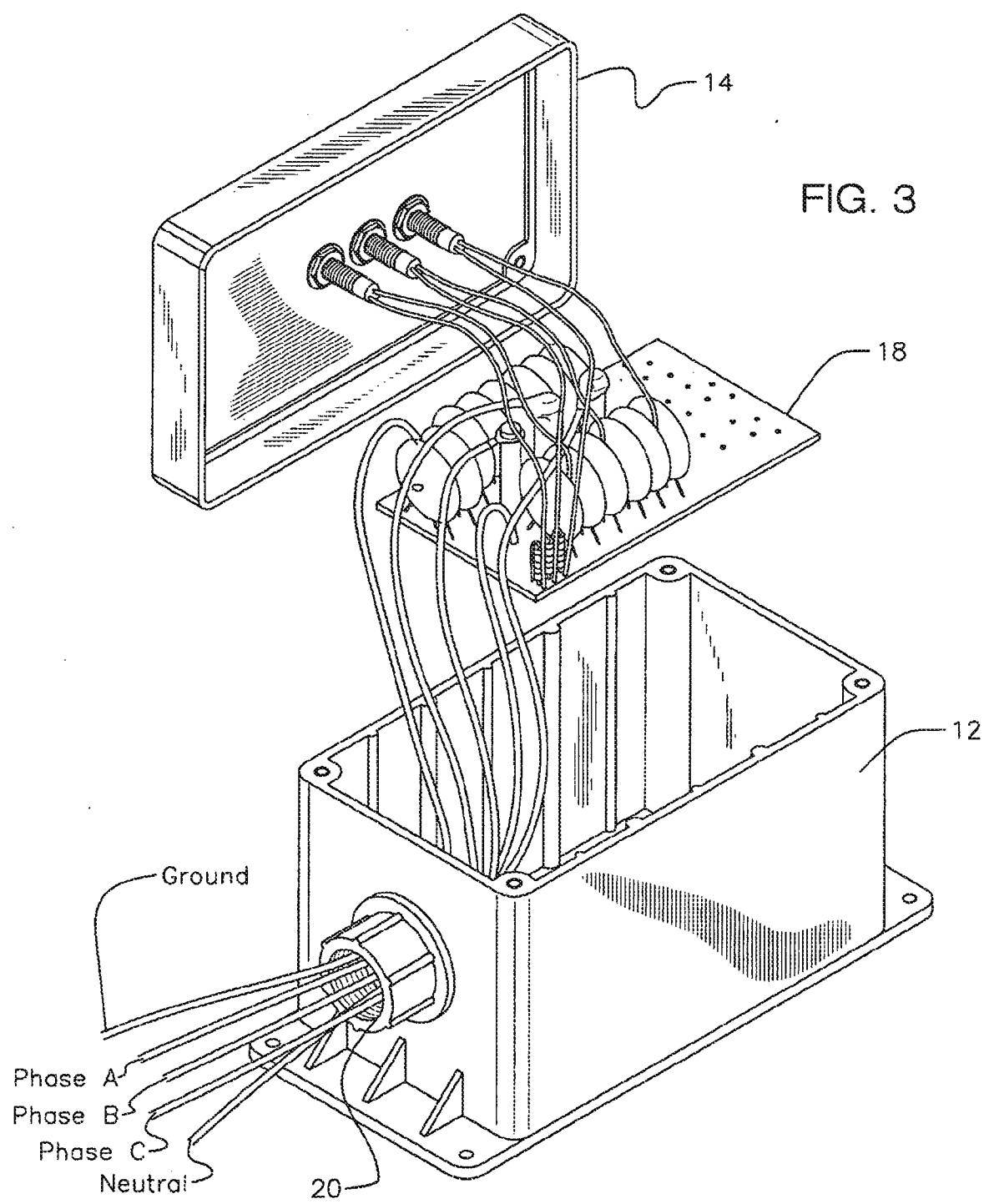


16

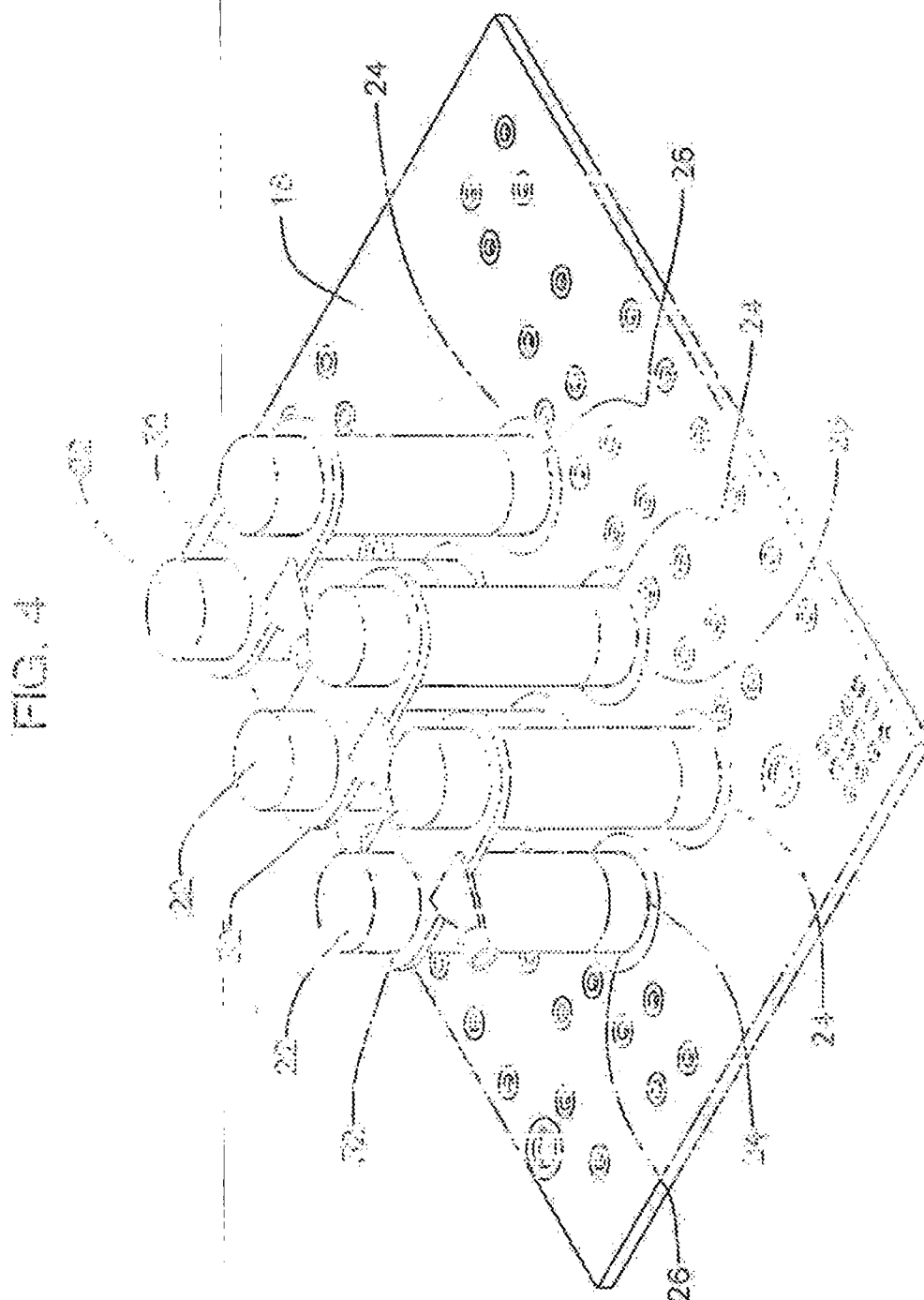
2/12

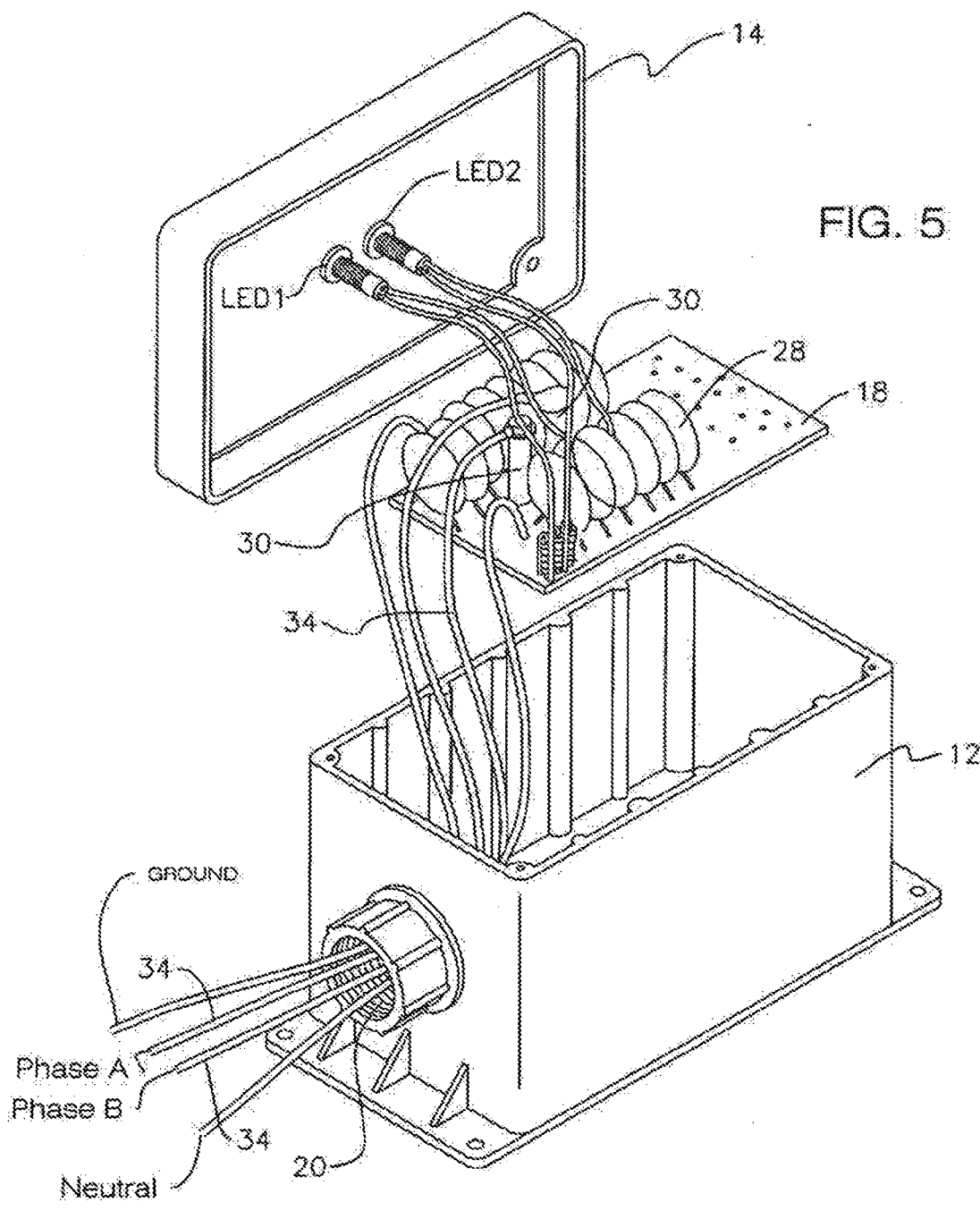


3/12



4/12





18

6/12

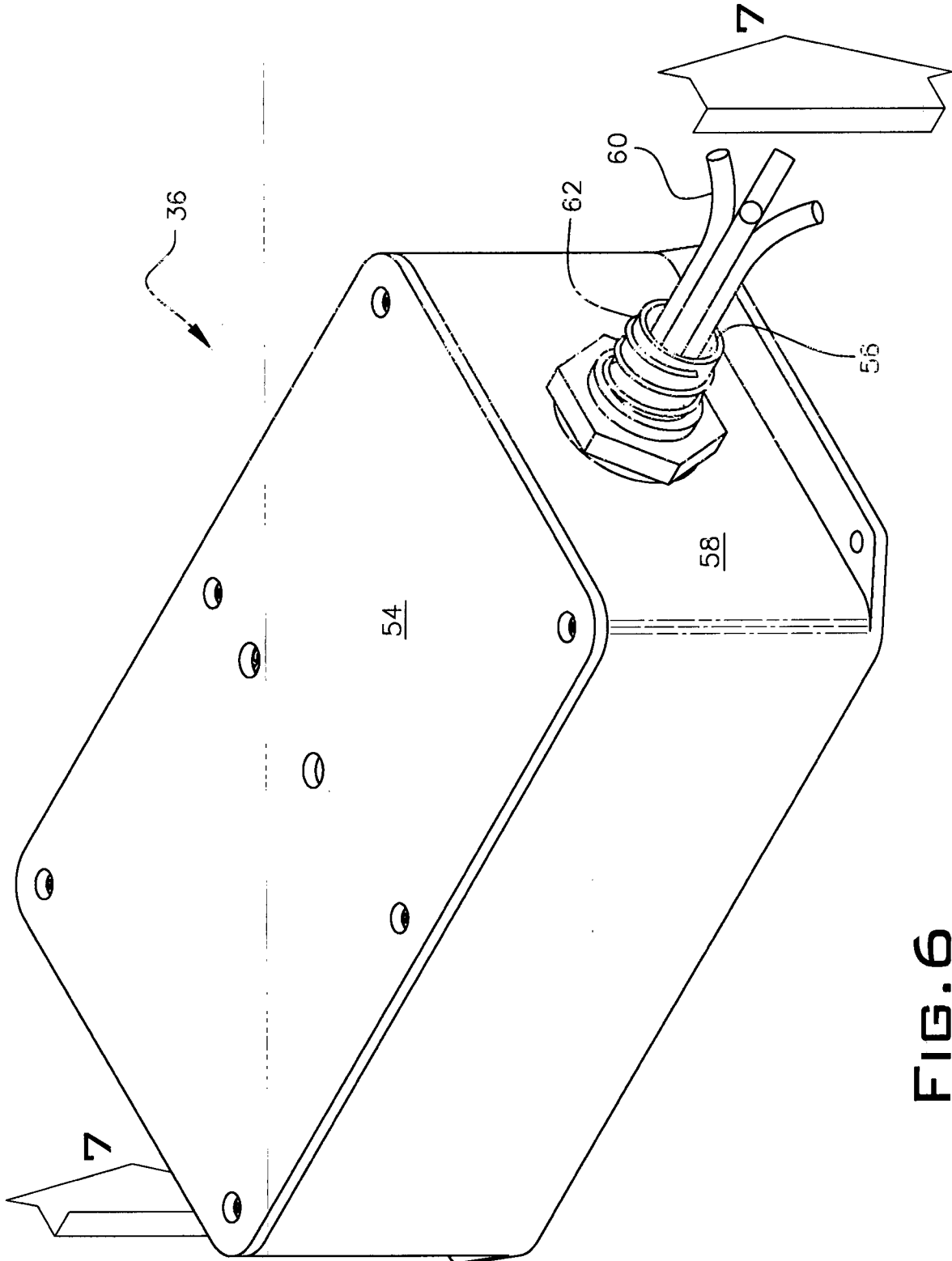


FIG. 6

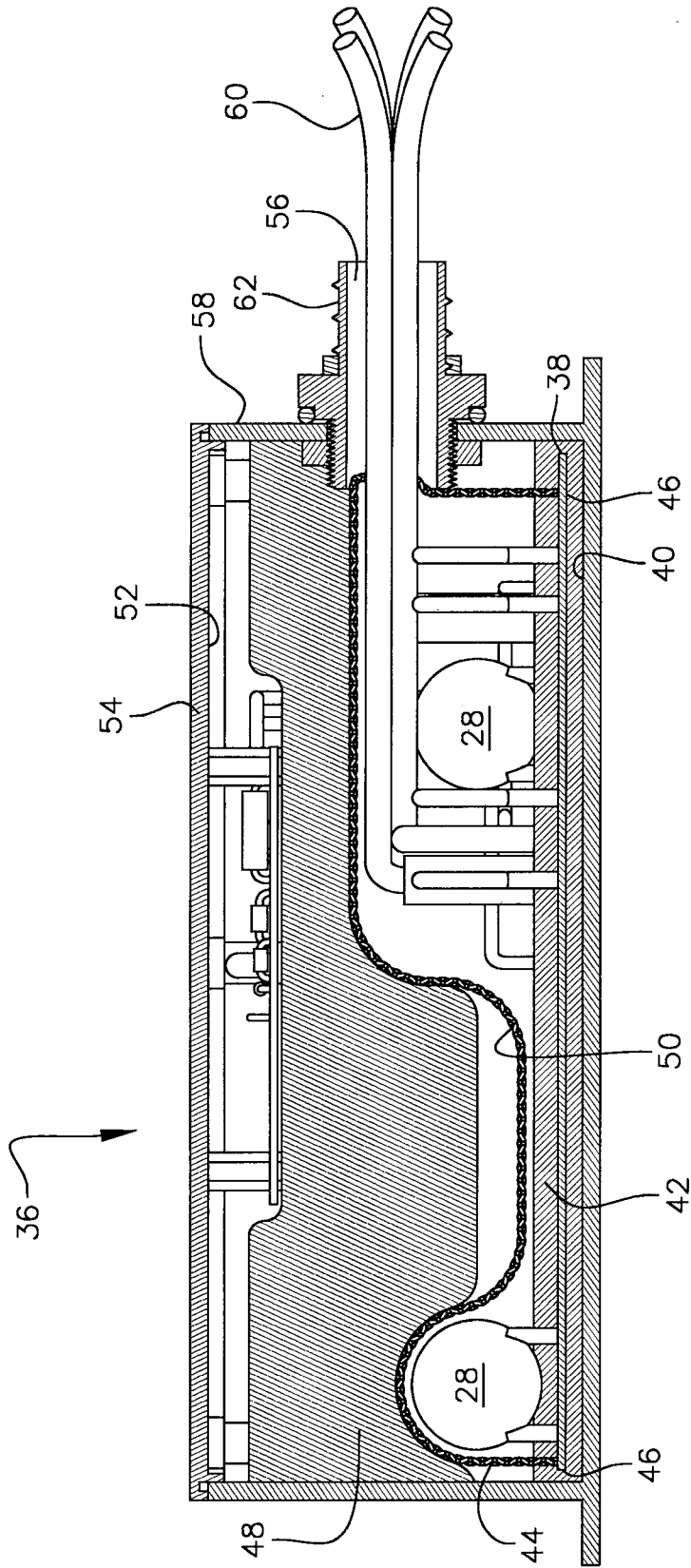


FIG. 7

19

8/12

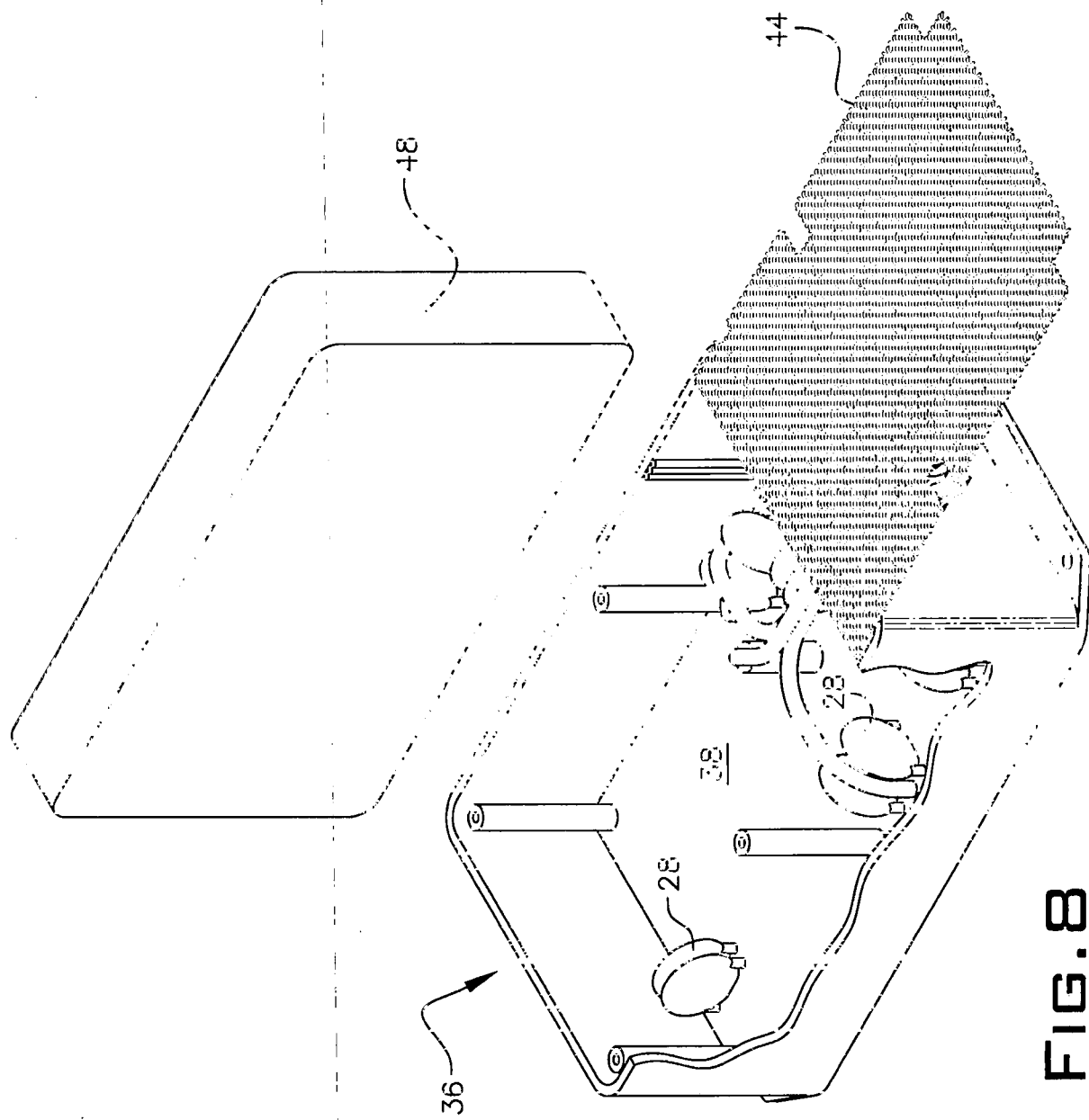


FIG. 8

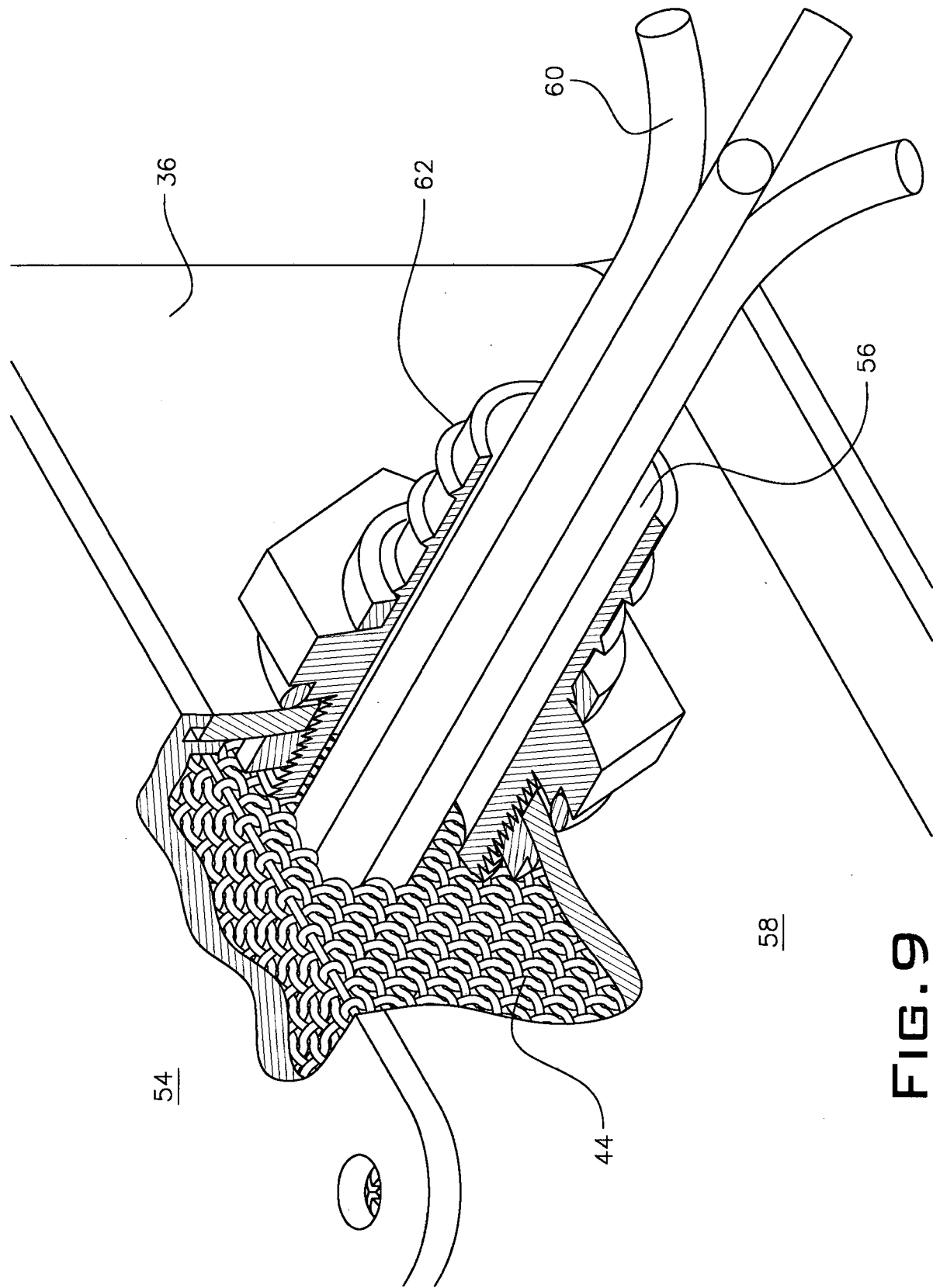


FIG. 9

10/12

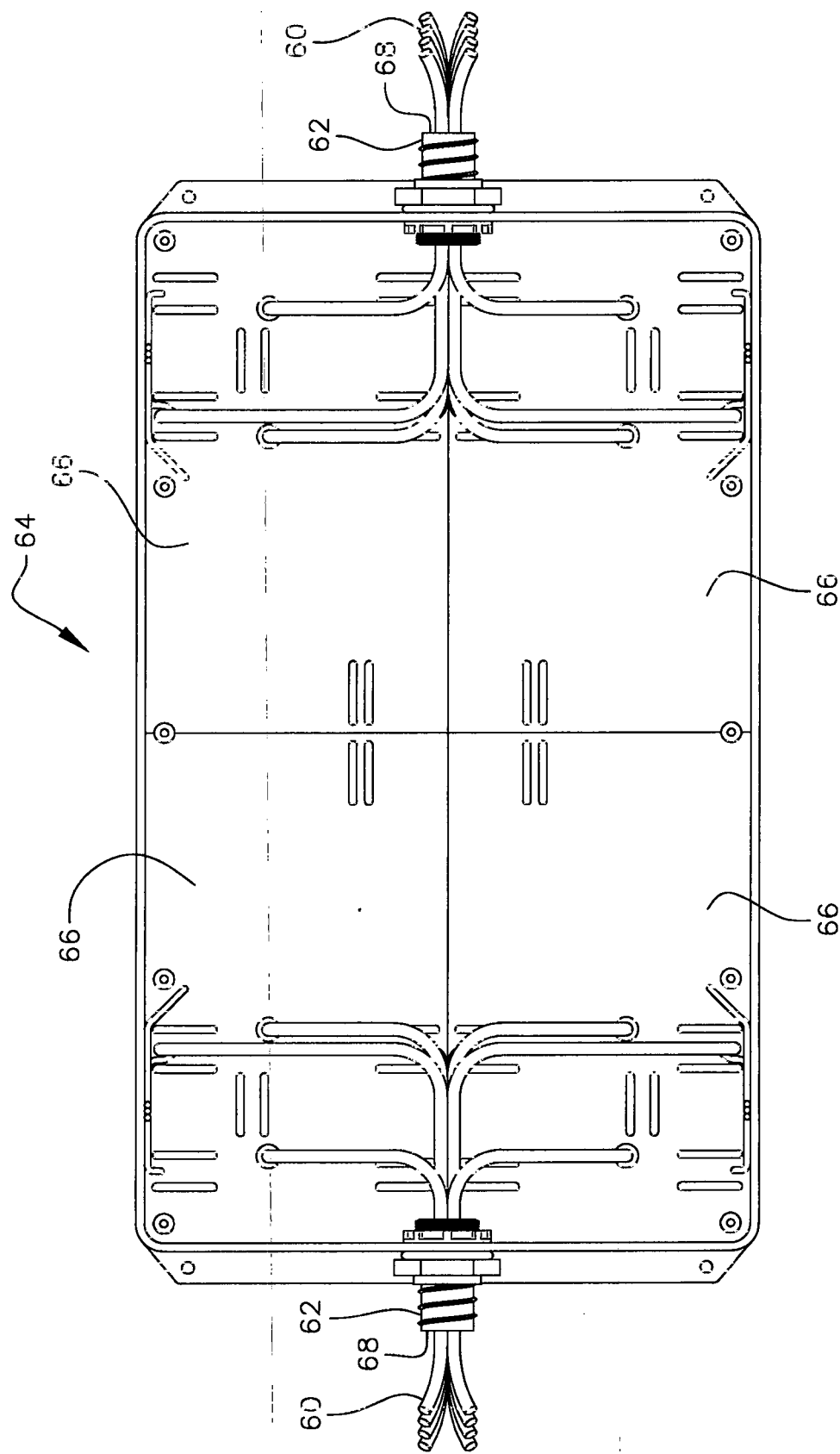


FIG. 10

11/12

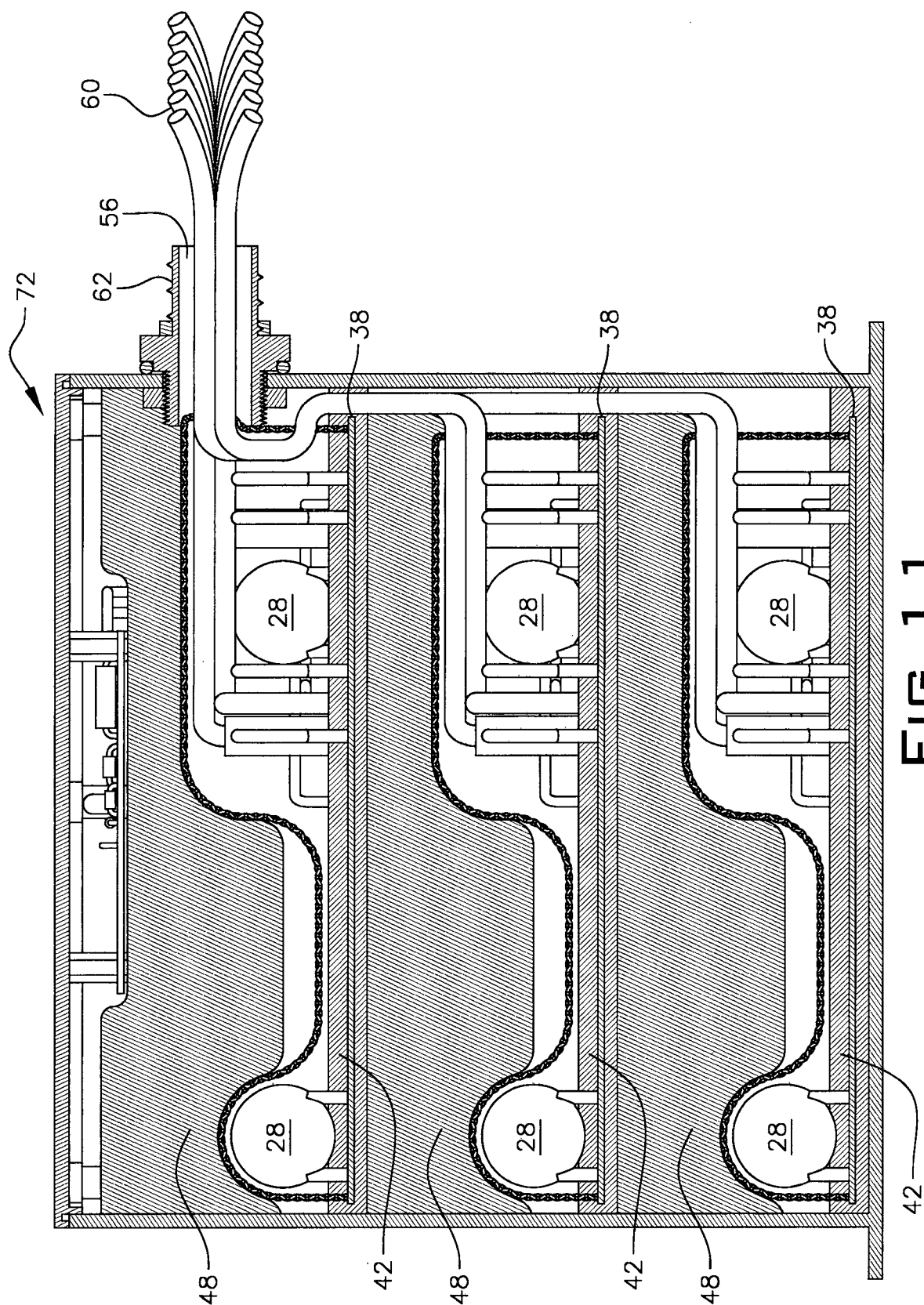


FIG. 11

91

12/12

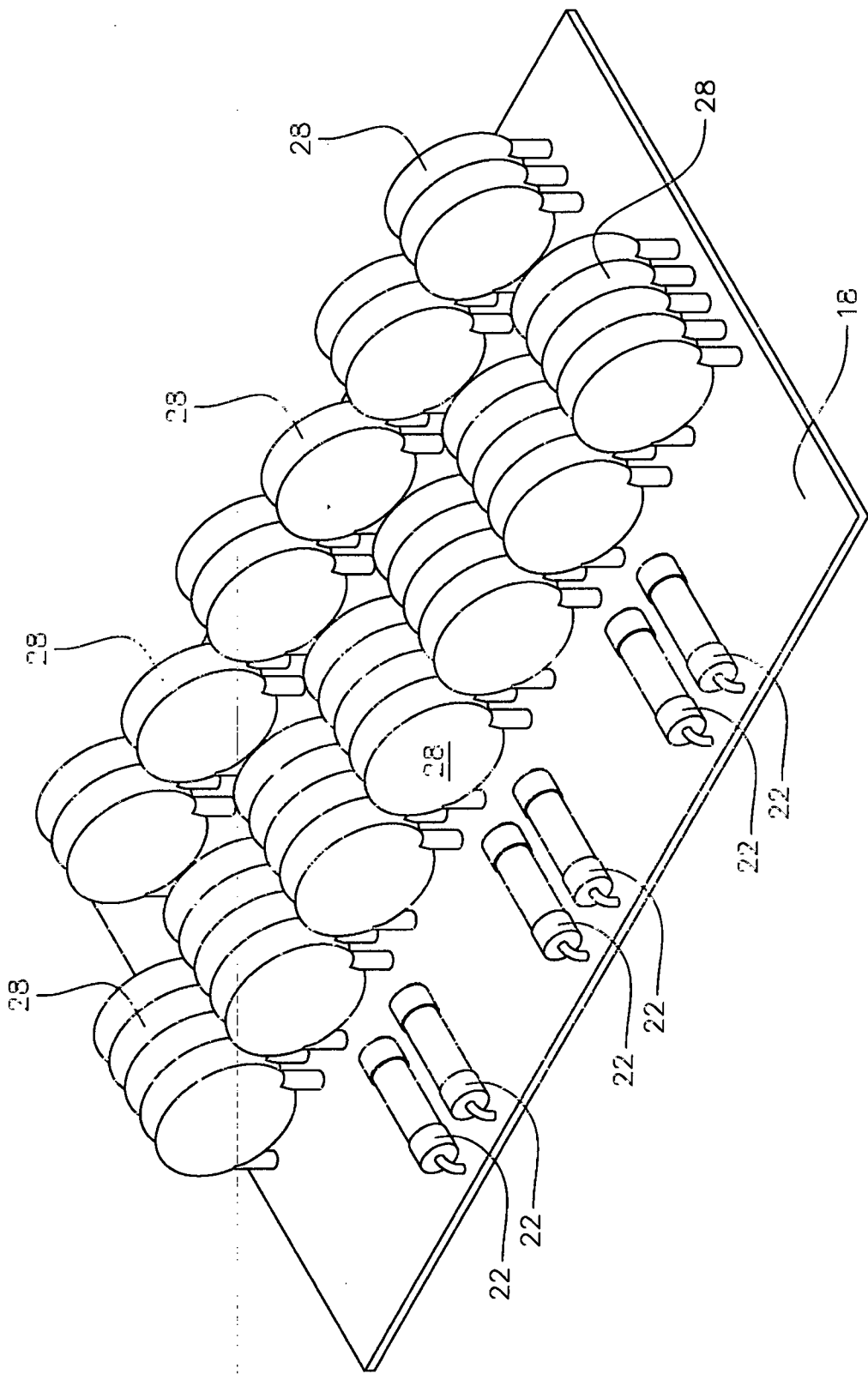


FIG. 12

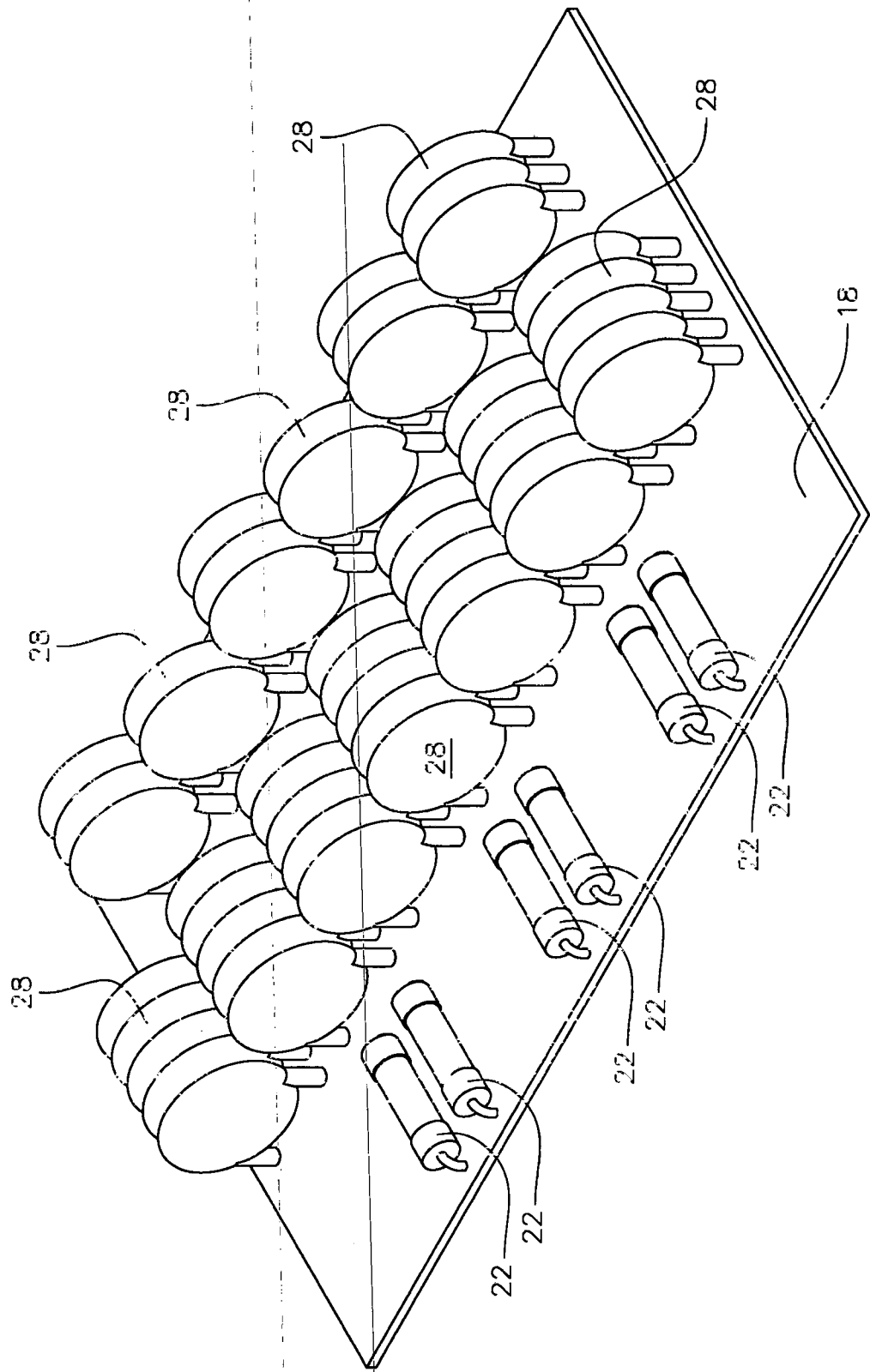


FIG. 12

35

11/12

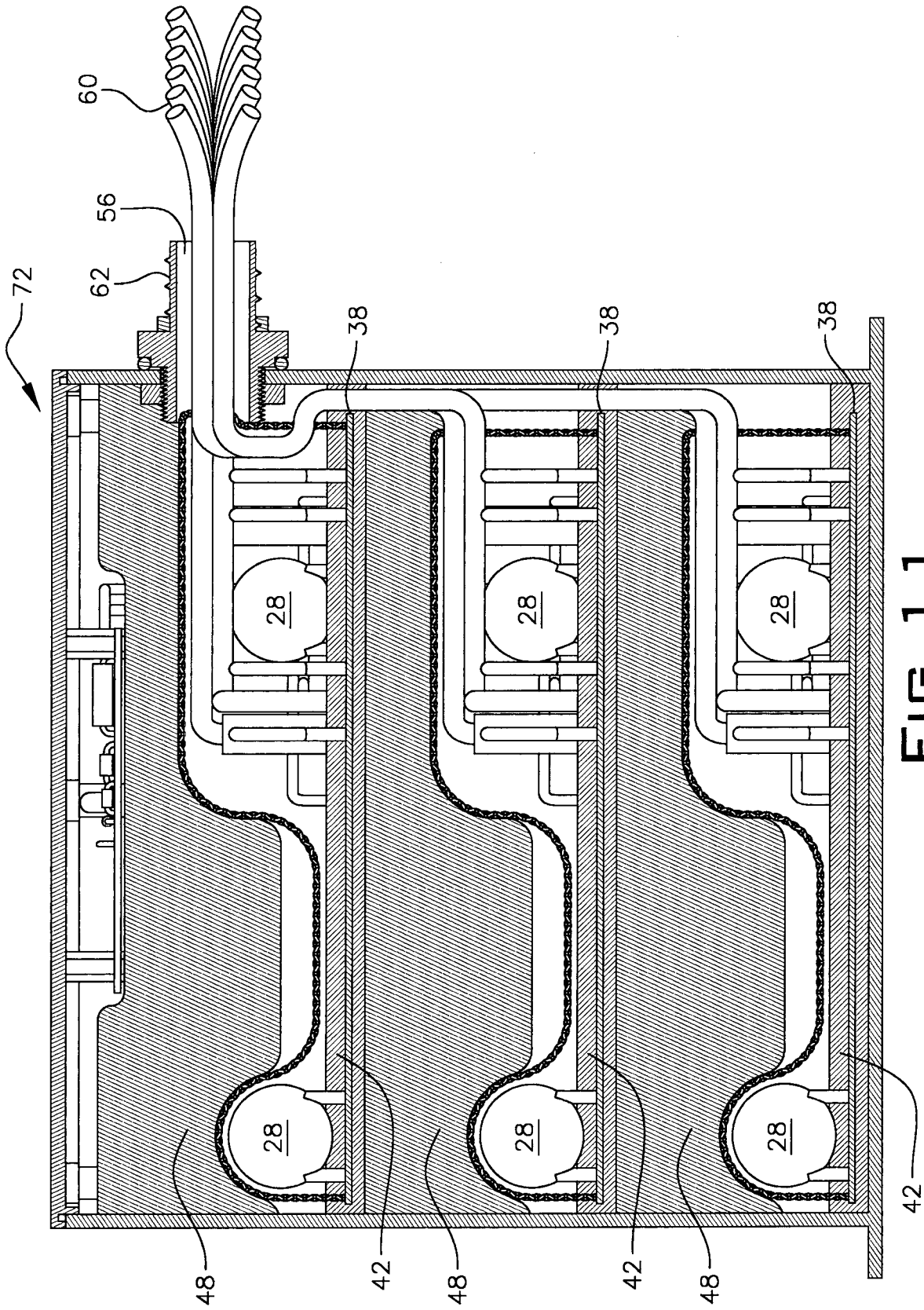


FIG. 11

10/12

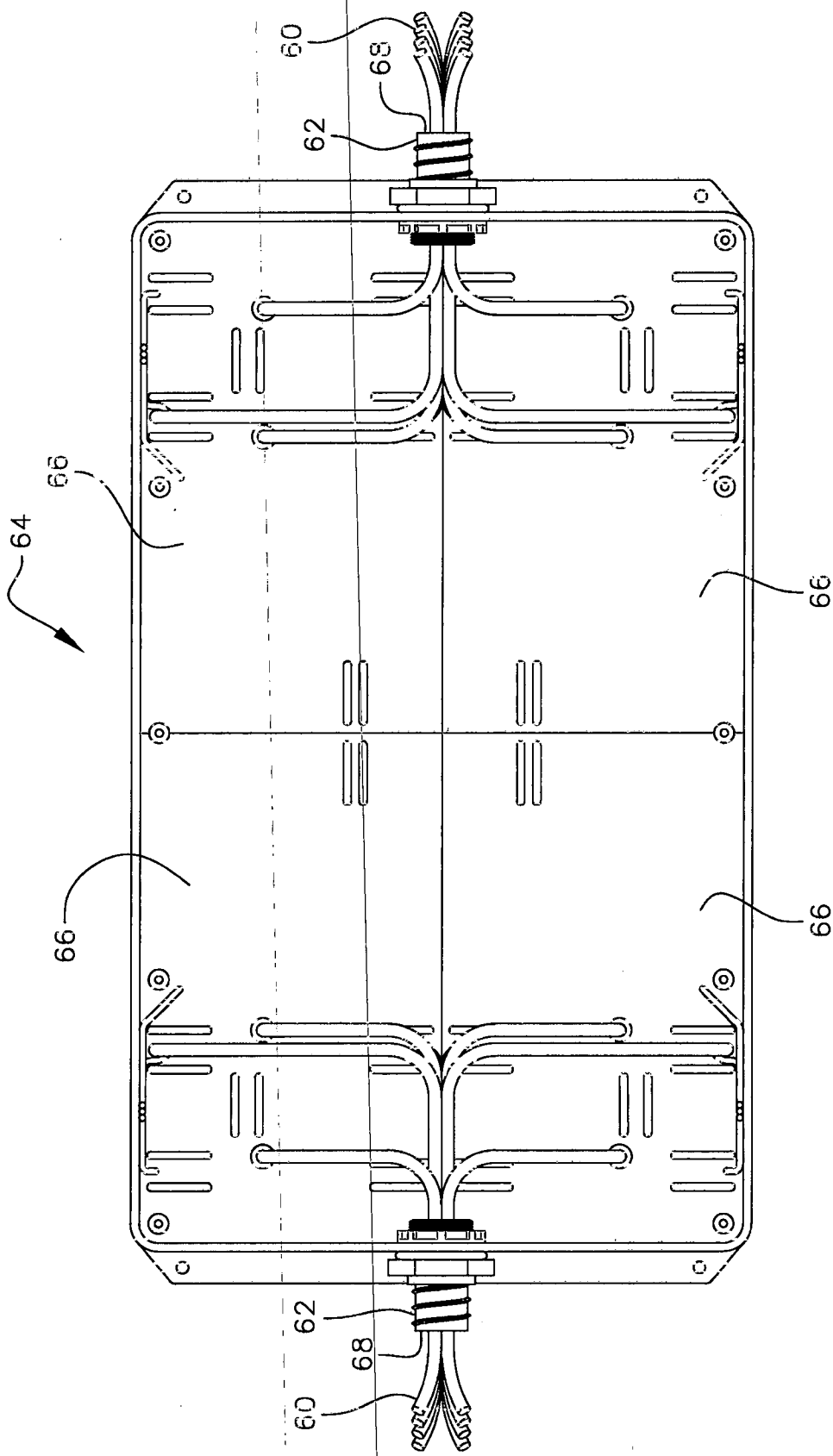


FIG. 10

38

9/12

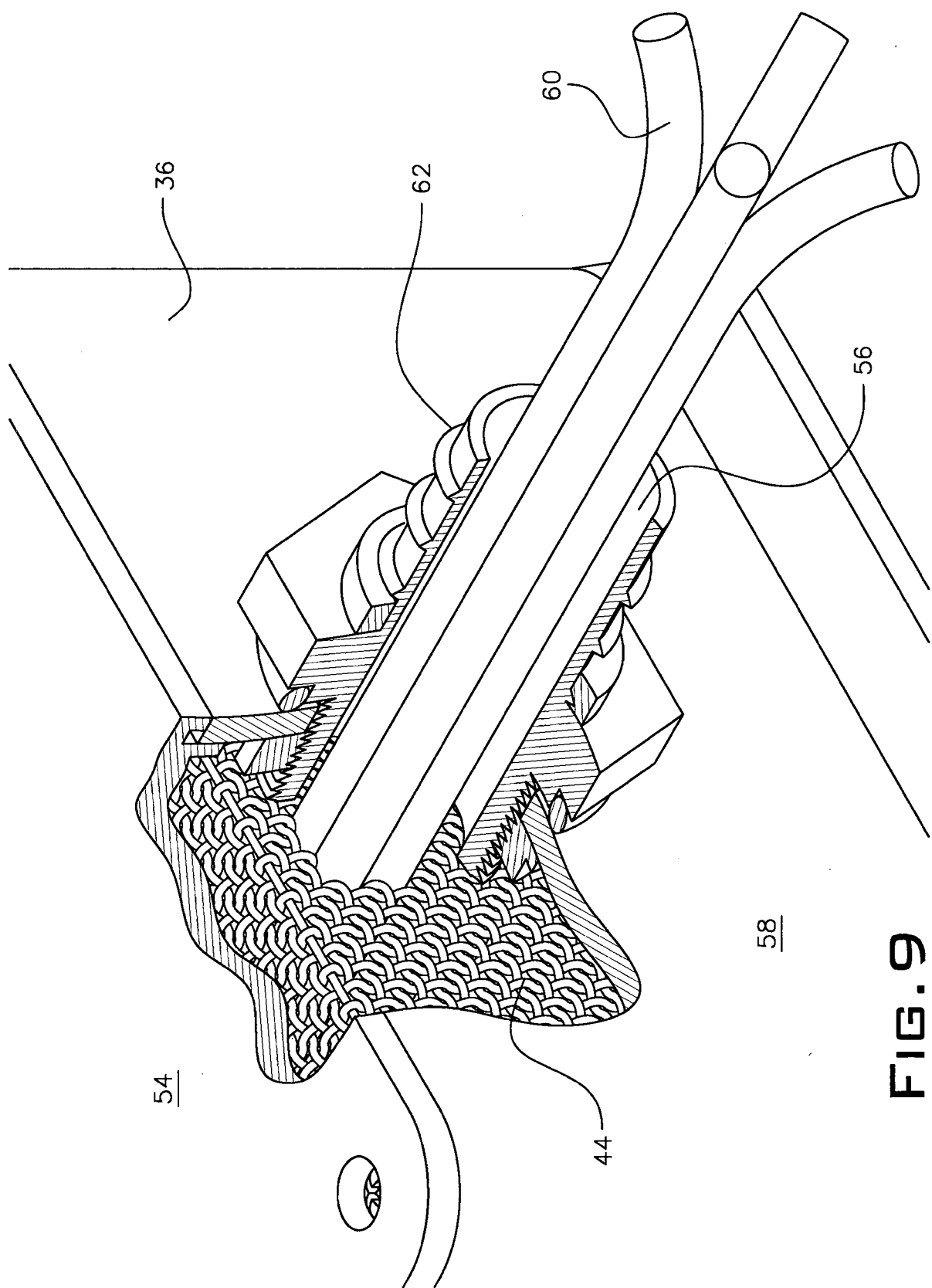


FIG. 9

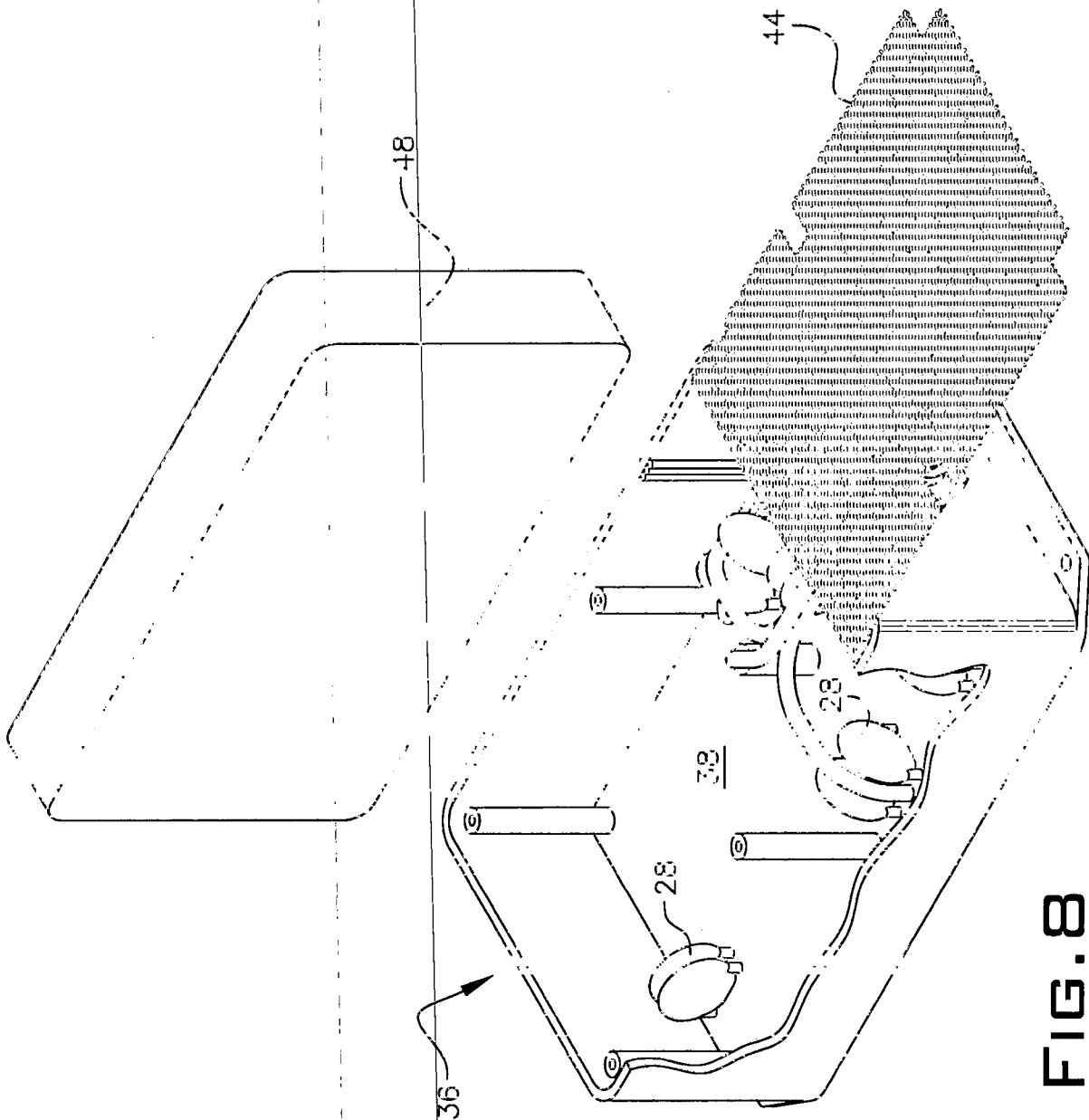


FIG. 8

33

7/12

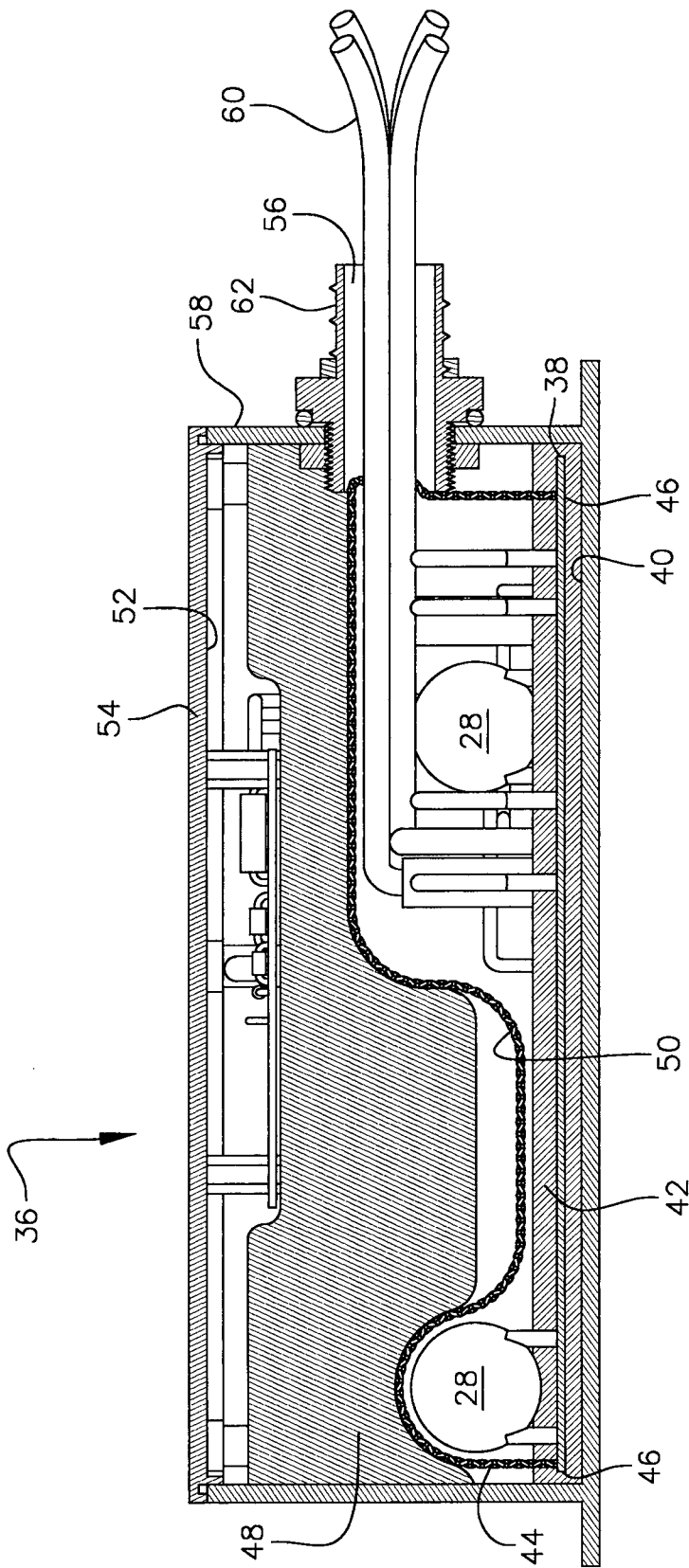


FIG. 7

6/12

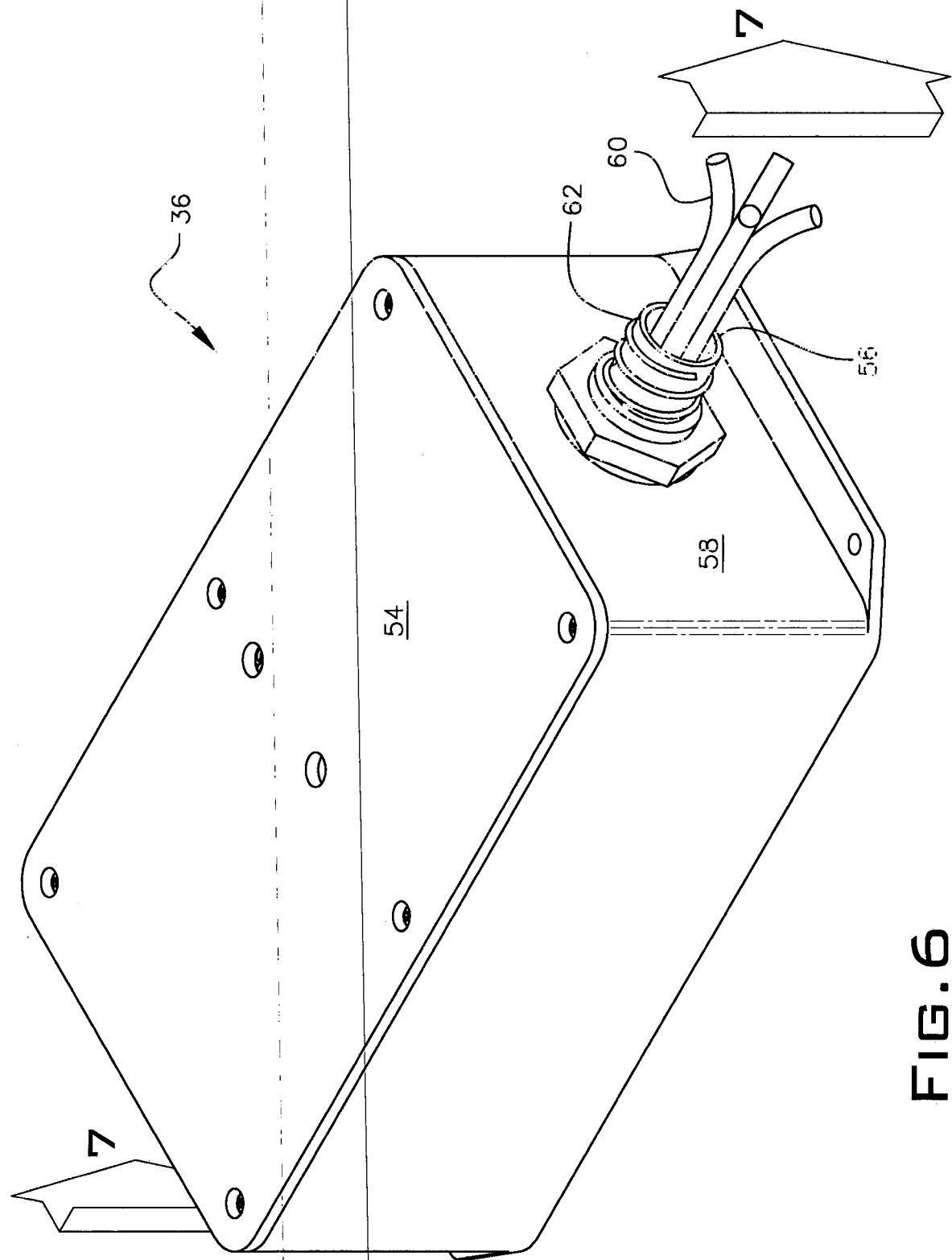
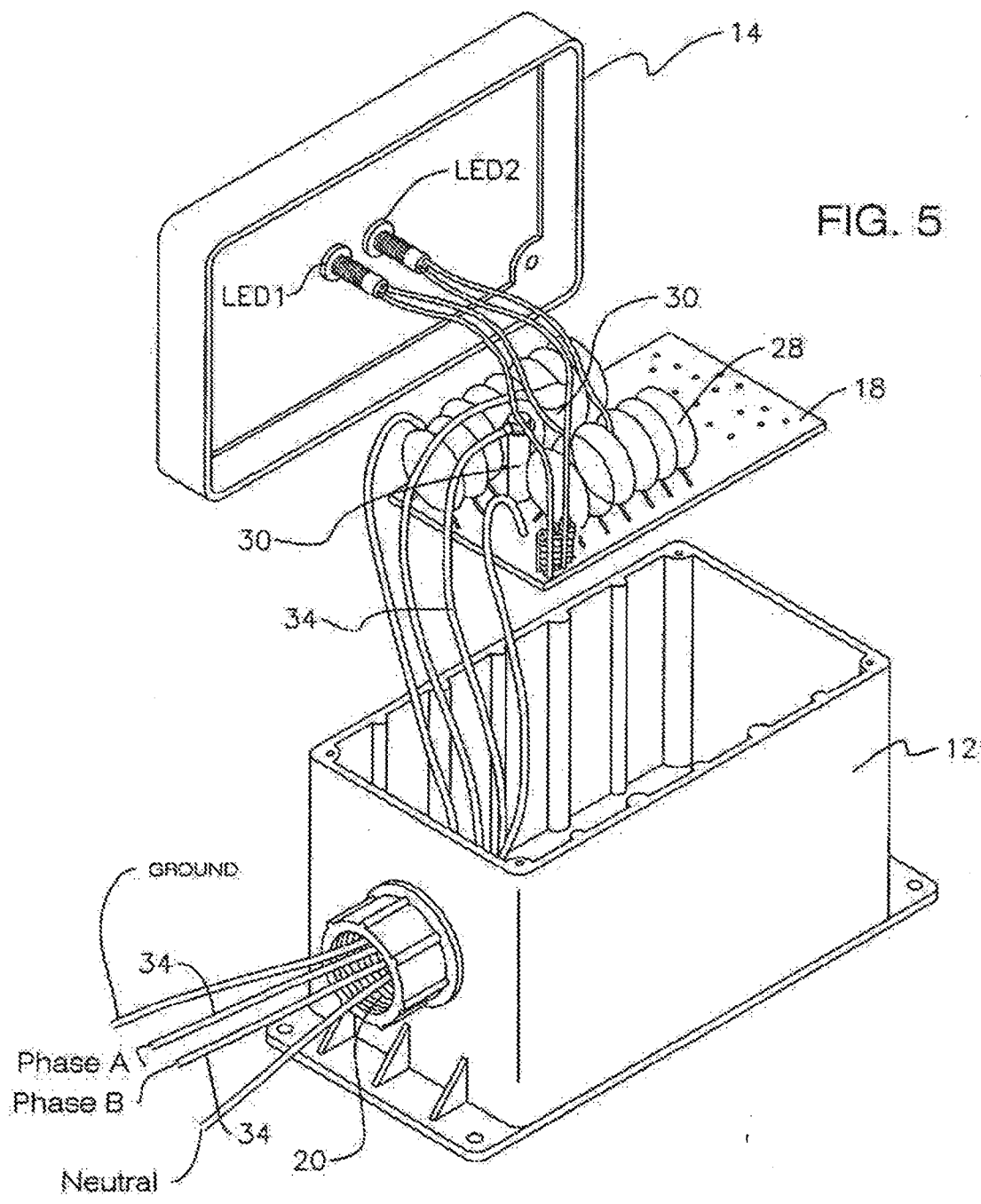


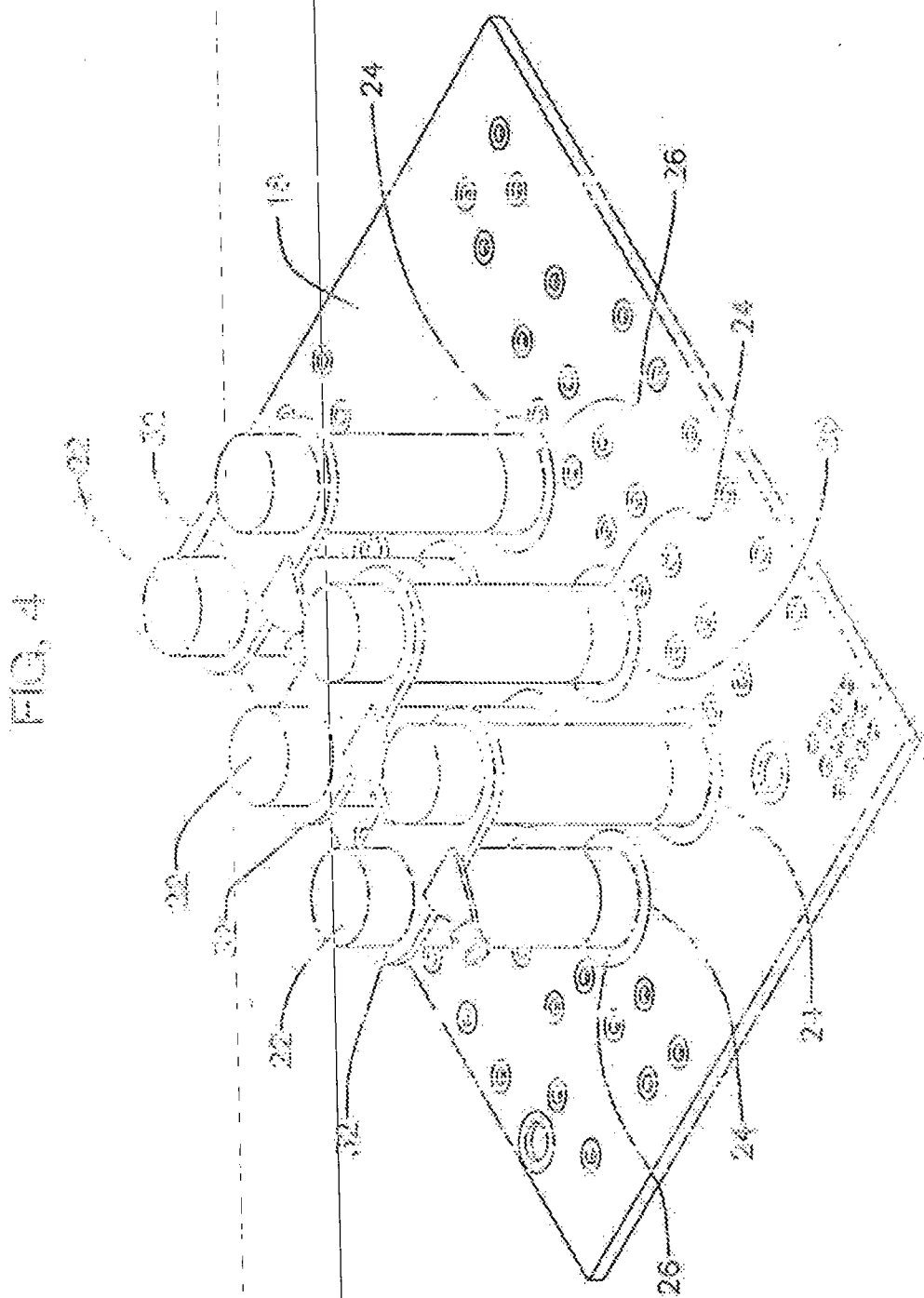
FIG. 6

32

5/12

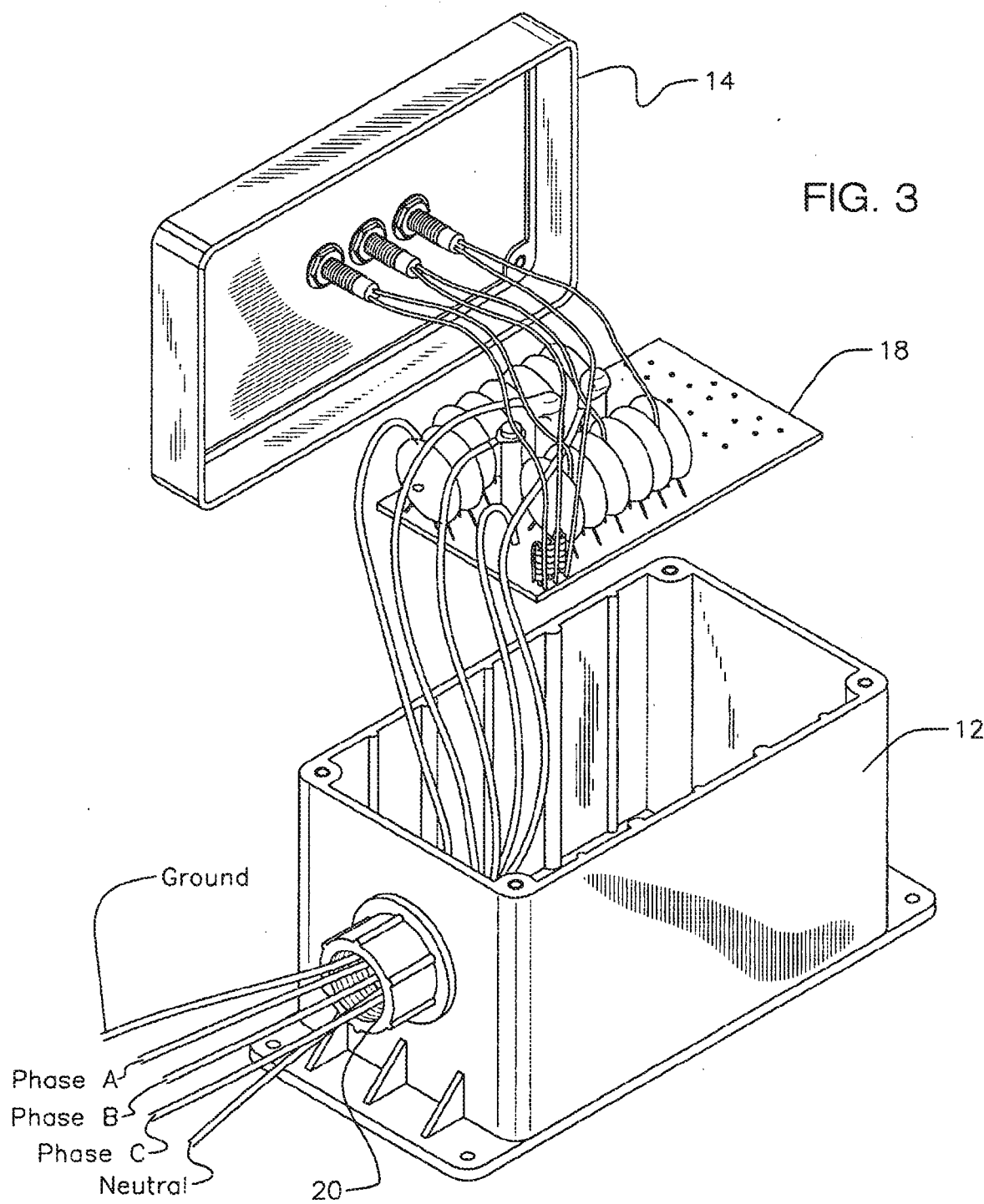


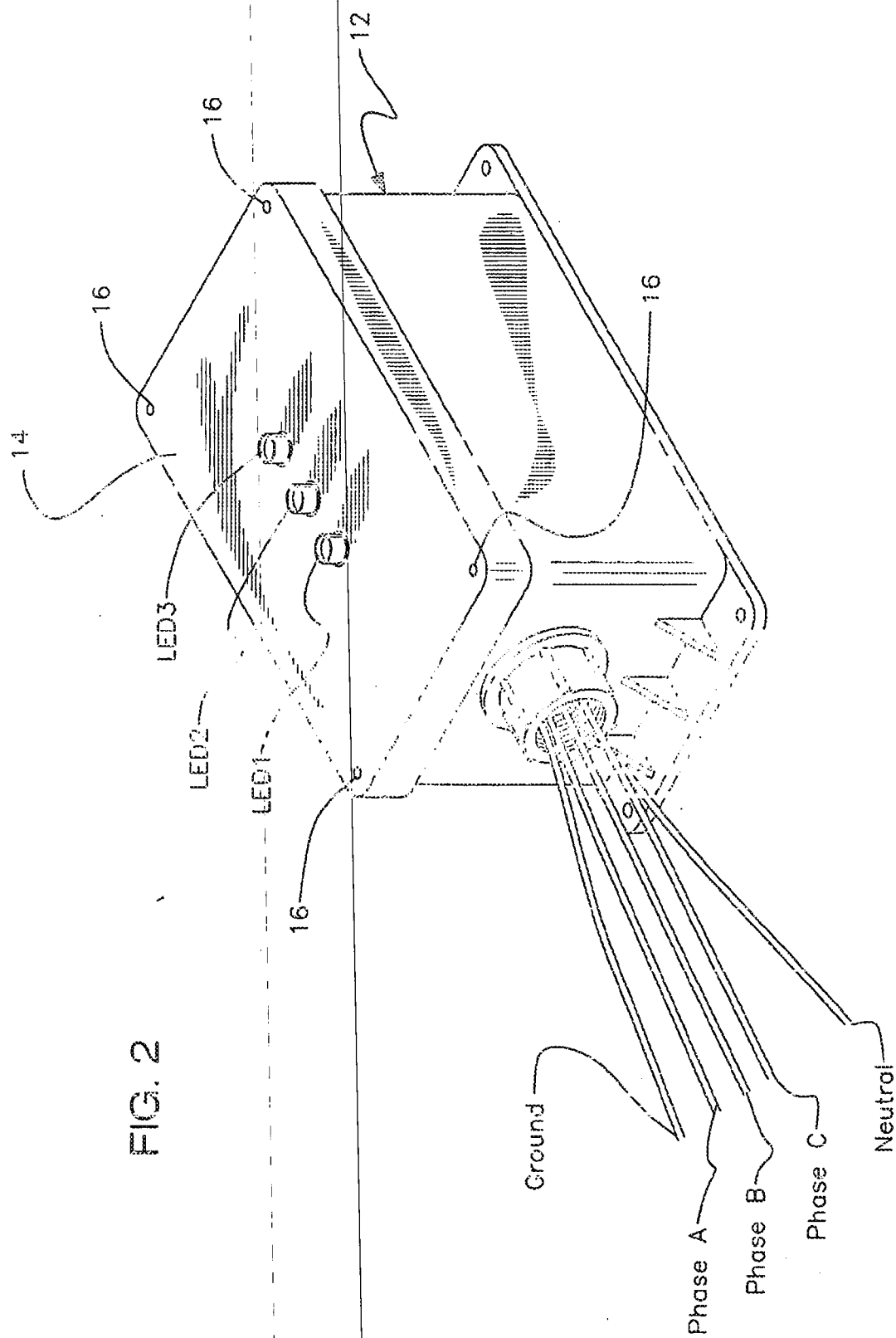
4/12



31

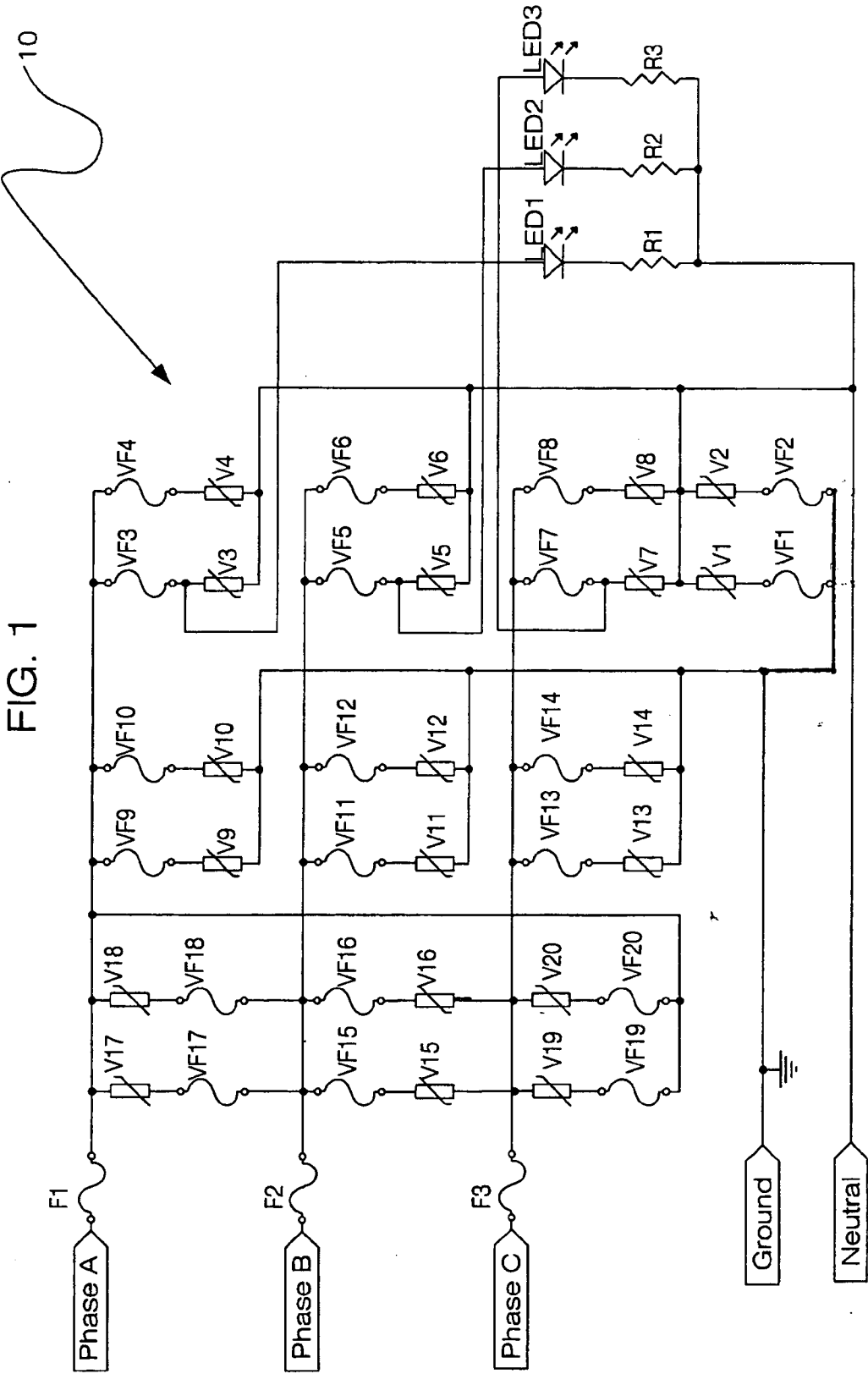
3/12





90

1/12





capa tejida de fibra de vidrio y salen a través de la abertura en la carcasa de manera que una porción de la capa tejida de fibra de vidrio llena dicha abertura.

19. Un método para encerrar y aislar un circuito eléctrico para prevenir que residuos producto de componentes dañen otros componentes o circuitos cercanos como resultado de fallos de circuito, los pasos del método comprenden:

a) se provee una carcasa para recibir el circuito eléctrico, la carcasa tiene una porción de tapa para sellar el circuito eléctrico al interior de dicha carcasa y una abertura formada en una pared lateral de la carcasa para que salgan cables de conexión eléctrica asociados con el circuito eléctrico,

b) se inserta el circuito eléctrico,

c) se vierte un compuesto apropiado de encapsulado sobre el circuito eléctrico,

d) se coloca una capa tejida de fibra de vidrio sobre la parte superior del circuito encapsulado mientras que el compuesto de encapsulado se encuentra aún húmedo para adherir al menos una porción de los bordes periféricos de la capa tejida de fibra de vidrio al circuito encapsulado,

e) se insertan los cables de conexión eléctrica asociados con el circuito eléctrico a través de la capa tejida de fibra de vidrio de manera que una porción de la capa tejida de fibra de vidrio sella dicha abertura,

f) se cubre la capa tejida de fibra de vidrio con una capa acolchada de fibra de vidrio, y

g) se sella la carcasa con la porción de tapa.

20. El método para encerrar y aislar un circuito eléctrico, en donde el circuito eléctrico es un circuito de supresión de sobretensiones.

- c) el al menos un circuito eléctrico con el material de encapsulado aplicado al mismo posicionado próximo a una superficie inferior interna de la carcasa,
- d) una al menos una primera capa de fibra de vidrio colocada sobre una superficie superior del al menos un circuito eléctrico con el material de encapsulado aplicado al mismo, un set de cables de conexión del al menos un circuito eléctrico empujados a través de la al menos una primera capa de fibra de vidrio y al exterior a través de la abertura en la carcasa, y
- e) una al menos segunda capa de fibra de vidrio colocada sobre una superficie superior de la al menos una primera capa de fibra de vidrio de manera que una mayoría de el espacio libre restante al interior de la carcasa se encuentra lleno hasta la superficie inferior de la porción superior de la carcasa al sellarse.
13. El aparato encerrado y aislado de la Reivindicación 12, en donde se emplea un solo circuito eléctrico encapsulado.
14. El aparato encerrado y aislado de la Reivindicación 13, en donde el un solo circuito eléctrico encapsulado es un circuito de supresión de sobretensiones.
15. El aparato encerrado y aislado de la Reivindicación 14, en donde el circuito de supresión de sobretensiones comprende:
- a) una tarjeta de circuito impresa montada dentro de la carcasa, la tarjeta de circuito posee múltiples orificios de diámetro variable para recibir componentes eléctricos;
- b) una primera y segunda hilera de varistores de óxido metálico soldados a la tarjeta de circuito en orificios de diámetro apropiado;
- c) al menos un fusible clasificado para sobretensiones tipo férula con que tiene una superficie metálica externa eléctricamente conductora soldada directamente a la tarjeta de circuito en un orificio de diámetro apropiado entre la primera y la segunda fila de varistores; y
- d) el set de cables de conexión que conectan el fusible tipo férula a un circuito eléctrico a ser protegido por dicho circuito de supresión de sobretensiones.
16. El aparato encerrado y aislado de la Reivindicación 12, en donde la al menos una primera capa de fibra de vidrio es una capa tejida de fibra de vidrio.
17. El aparato encerrado y aislado de la Reivindicación 12, en donde la al menos una segunda capa de fibra de vidrio es una capa acolchada de fibra de vidrio.
18. El aparato encerrado y aislado de la Reivindicación 16, en donde los conductores o cables eléctricos asociados con la al menos una tarjeta de circuito están insertados a través de la

Handwritten signature or mark.

- 4. El circuito eléctrico encerrado y aislado según la Reivindicación 3, en donde la carcasa encierra dos o más tarjetas de circuito eléctrico encapsuladas empleadas como módulos y posicionadas a lo largo de un plano horizontal común al interior de la carcasa.
- 5. El circuito eléctrico encerrado y aislado según la Reivindicación 3, en donde la carcasa encierra dos o más tarjetas de circuito eléctrico encapsuladas empleadas como módulos y posicionadas a lo largo de un plano vertical de manera que una se posiciona por encima de la otra.
- 6. El circuito eléctrico encerrado y aislado según la Reivindicación 5, en al menos una sola primera capa de fibra de vidrio y al menos una sola segunda capa de fibra de vidrio se posicionan sobre cada uno de los dos o más circuitos eléctricos encapsulados posicionados a lo largo del plano vertical.
- 7. El circuito eléctrico encerrado y aislado según la Reivindicación 1, en donde la al menos una primer capa de fibra de vidrio es una capa tejida de fibra de vidrio.
- 8. El circuito eléctrico encerrado y aislado según la Reivindicación 1, en donde la al menos una segunda capa de fibra vidrio es una capa acolchada de fibra de vidrio.
- 9. El circuito eléctrico encerrado y aislado según la Reivindicación 1, en donde el circuito eléctrico es un circuito de supresión de sobretensiones.
- 10. El circuito eléctrico encerrado y aislado según la Reivindicación 1, en donde la al menos una primera capa de fibra de vidrio tiene un borde periférico el cual está metido en y alrededor de la al menos una tarjeta de circuito eléctrico luego de que el encapsulado ha sido vertido sobre la misma pero antes de que dicho material de encapsulado se haya curado a un estado duro.
- 11. El circuito eléctrico encerrado y aislado según la Reivindicación 7, en donde conductores o cables eléctricos asociados con la al menos una tarjeta de circuito son insertados a través de la capa tejida de fibra de vidrio para conexión con un terminal o salen a través de la abertura en la carcasa de manera que una porción de la capa tejida de fibra de vidrio llene dicha abertura.
- 12. Un aparato encerrado y aislado para prevenir contra daños a componentes o circuitos eléctricos cercanos debido a fallos de circuito electrónico al interior de dicho aparato, el aparato encerrado y aislado comprende:
 - a) una carcasa que encierra al menos un circuito eléctrico, la carcasa posee al menos una abertura formada en sí y una porción superior para sellar la carcasa,
 - b) un material de encapsulado aplicado a y endurecido alrededor del al menos un circuito eléctrico,

vez de manera vertical como se muestra en la FIG. 4. Filas de varistores 28 se encuentran instaladas sobre estos.

Elementos equivalentes pueden ser sustituidos por aquellos dispuestos en los anteriores párrafos de manera tal que puedan cumplir con la misma función de la misma manera para alcanzar el mismo resultado.

Reivindicaciones

Habiendo descrito la invención, lo que se reivindica y que desea ser protegido por una patente es:

- 10 1. Un circuito eléctrico encerrado y aislado para prevenir daños en componentes o circuitos cercanos por residuos producto de componentes resultantes de fallos de circuito, el circuito eléctrico encerrado y aislado comprende:
 - a) una carcasa para contener al menos un circuito eléctrico, la carcasa tiene al menos una
 - 15 b) un material de encapsulado aplicado a y endurecido alrededor de al menos un circuito eléctrico,
 - c) el al menos un circuito eléctrico con el material de encapsulado aplicado al mismo posicionado próximo a una superficie interna inferior de la carcasa,
 - d) al menos una primer capa de fibra de vidrio colocada sobre una superficie superior del
 - 20 al menos un circuito eléctrico con el material de encapsulado aplicado al mismo, un set de cables de conexión del al menos un circuito eléctrico empujados a través de la al menos una primera capa de fibra de vidrio y al exterior a través de la abertura en la carcasa, y
 - e) una al menos segunda capa de fibra de vidrio colocada sobre una superficie superior de
 - 25 la al menos una primera capa de fibra de vidrio de manera que una mayoría de el espacio libre restante al interior de la carcasa se encuentra lleno hasta la superficie inferior de la porción superior de la carcasa al sellarse.
2. El circuito eléctrico encerrado y aislado según la Reivindicación 1, en donde la carcasa encierra una tarjeta de circuito eléctrico encapsulada.
- 30 3. El circuito eléctrico encerrado y aislado según la Reivindicación 1, en donde la carcasa encierra dos o más tarjetas de circuito eléctrico encapsuladas.

Además de la FIG. 7, y también con referencia a la FIG. 9, un juego de cables 60, que se comunican con la tarjeta de circuitos 38 sobresalen a través de una apertura 56 formada en una de las paredes laterales 58 de la carcasa 36 para conectarse a otros equipos eléctricos no mostrados. Como se muestra en la FIG. 6, 7 y 9, la apertura 56 tiene un conector con rosca 62 insertado en ella.



Además, como se aprecia en FIG. 7 y FIG. 9, un juego de cables 60, son insertados o empujados a través del tejido de fibra de vidrio de la primera capa de fibra de vidrio 44 de manera tal que una pequeña porción del tejido de fibra de vidrio se mete dentro de la apertura 56 y, por lo tanto, la llena parcialmente y separa el área del interior de la carcasa 36 del ambiente exterior de su alrededor. Un conector con rosca se utiliza para que una tuerca de seguridad se pueda enroscar en la carcasa.

Refiriéndose a la FIG. 10, se muestra una realización alterna de la presente invención, donde una carcasa 64 tiene una forma tal que puede recibir y retener una pluralidad de módulos de tarjetas de circuitos 66. En la realización alterna de la FIG. 10, cuatro módulos 66 son empleados y posicionados lado a lado para llenar la superficie inferior de la carcasa 64. Se debe entender, aunque no se muestre explícitamente, que la primera y segunda capa de fibra de vidrio, 44 y 48 respectivamente, se emplearían de la manera descrita en la realización preferida del párrafo anterior. Además de la FIG. 10, un par de aperturas 68 son utilizadas y se pueden formar en las paredes laterales opuestas 70 como se allí muestra, aunque nada de lo aquí dispuesto limita las diferentes configuraciones posibles para las aperturas 68, ni para las aperturas 68 formadas en distintas paredes laterales, o en la misma pared, o usando más o menos de dos aperturas. El juego de cables 60, como se muestra en la realización preferible, sobresalen a través de las aperturas 68.

En una segunda realización alterna, una carcasa "alta" 72 es utilizada, como se muestra en la FIG. 11. En dicha realización, una serie de, por ejemplo, tres tarjetas de circuitos 38 se utilizan dentro de la carcasa alta 72 y se colocan una sobre la otra. Todas las tarjetas 38 se ensamblan con el material encapsulante 42 y cada tarjeta tiene su propia primer y segunda capa de fibra de vidrio, 44 y 48 respectivamente, como se ha descrito anteriormente en la realización preferible. Dependiendo del número de tarjetas 38 utilizadas se determina que tantas aperturas 56 se deben emplear. En FIG. 11, una apertura 56 se forma en la pared lateral de la carcasa 72. Sin embargo, nada de lo aquí dispuesto limita el número de aperturas 56 que se pueden formar para permitir que el juego de cables 60 sobresalga de las mismas.

Refiriéndose a la FIG. 12, se muestra una realización alterna a aquella que se muestra en la FIG. 4, donde los pares de fusibles tipo férula 22 se encuentran soldados por medio de agujeros de tamaño adecuado 26 a una tarjeta de circuitos 18, pero orientados a lo largo del plano horizontal en

Refiriéndose a la FIG. 5, tan pocos como dos fusibles 30 se posicionan entre los varistores 28. Estos fusibles se pueden usar para las Fases A y B por separado, o se pueden combinar con una terminal de anillo 32 para proteger un único circuito.

Una realización alterna del sistema de fusibles incluye la conexión del fusible tipo férula
5 entre dos tarjetas de circuito con agujeros de tamaño apropiado entre ellas. El fusible o los múltiples fusibles se pueden colocar entre estas tarjetas y soldados en su lugar. Esto va a permitir la conexión de los múltiples fusibles de y hacia las múltiples fases, modalidades o componentes supresores. Los fusibles se sueldan en su lugar en ambas tarjetas.

Adicionales circuitos o componentes de diagnóstico se pueden utilizar con el dispositivo
10 TVSS de la presente invención para alcanzar los mismos resultados y de la misma manera y en la misma forma.

Refiriéndose ahora a la FIG. 6 y FIG. 7, se muestra una realización preferible del presente sistema aislante novedoso para circuitos eléctricos. Una carcasa 36, generalmente de forma rectangular aunque otras formas se pueden utilizar, se muestra como parte de una realización
15 preferible. Como se muestra en la vista de corte seccional de la FIG. 7, una carcasa 36 contiene una tarjeta de circuitos eléctricos 38 posicionado cerca o a lo largo de una superficie inferior interna de la carcasa 36. La tarjeta de circuito eléctrico 38 se encuentra ensamblado, encapsulado por un material encapsulante 42 (que es un compuesto termoestable), que se vierte en estado líquido sobre la tarjeta de circuitos 38 y luego dejado endurecer. Una primera capa de fibra de vidrio 44 cubre y
20 se coloca sobre una la superficie superior de la tarjeta de circuitos 38 al tiempo que el material encapsulante 42 se ha recién vertido y por lo tanto todavía se encuentra en estado líquido (es decir, no endurecido), de manera tal que el borde periférico 46 de la primera capa de fibra de vidrio 44 se encuentre metida entre y alrededor de la tarjeta de circuitos 38 y se pueda adherir al material encapsulante mientras se endurece. En esta configuración, la primera capa de fibra de vidrio 44
25 actúa como una cobija cubriendo la tarjeta de circuitos 38. Posteriormente, una segunda capa de fibra de vidrio 48 se coloca sobre una superficie superior 50 de la primera capa de fibra de vidrio 44 y generalmente llena el restante espacio dentro de la carcasa 36 y hasta una superficie inferior 52 de una tapa 54 de la carcasa 36.

Refiriéndose a la FIG. 8, se muestra que en una realización preferible, la primera capa de
30 fibra de vidrio 44 es una lámina tejida de fibra de vidrio, mientras la segunda capa de fibra de vidrio 48 es acolchado de fibra de vidrio. Para los propósitos de FIG. 8, un plano de despiece parcial, la parte de la tapa 54 de la carcasa 36 no se muestra, ni tampoco el material encapsulante 42.

26

Cada MOV V1-V20 tiene su propio fusible térmico VF1-VF20, respectivamente, instalado en serie con su MOV (conjuntamente referidos con el número 28). En la realización preferible, los fusibles térmicos VF 1-VF20 se encuentran contenidos dentro del cuerpo de cada uno de los componentes MOV V1-V20, respectivamente. Un juego de tres LEDs, LED1-3, uno para cada fase de la línea de tres fases, se utiliza para indicar si un fallo ha ocurrido en alguna de las tres columnas de los MOVs asociados con cualquier de las tres fases de la línea. Un juego de tres resistores, R1, R2 y R3, también se emplean en conjunto con LED1, LED2 y LED3, respectivamente.

Con continuas referencias a FIG. 1, se demuestra que tres fusibles para sobretensiones, F1, F2 y F3, (colectivamente referidos con el numero 30) se utilizan de manera tal que un fusible se acople a cada una de las tres fases de la línea. Como se muestra, los fusibles F1, F2 y F3 se encuentran todos instalados directamente, y en cercanía al arreglo de los MOVs. Esto acarrea una ventaja inicial muy corta para los fusibles F1, F2 y F3. En una realización preferible, se utilizan fusibles para sobretensiones tipo férula, clasificados para formas de onda 5-100 kA 8x20 uSec, 600 VAC, 200 kA I.R. Estos fusibles permiten que el dispositivo TVSS soporte un pulso de sobretensión sin abrirse, pero limitan la corriente bajo condiciones de corrientes alternas cortas. Nada de lo aquí dispuesto limita esta invención a utilizar fusibles calificados para formas de onda mayores o menores, para lograr el mismo resultado para una aplicación distinta de la tecnología TVSS.

La instalación de los fusibles F1, F2 y F3 (número 30 en FIG. 3 y FIG. 5) en la misma tarjeta de circuitos impresa en la que se encuentran los MOVs y sus fusibles térmicos respectivos, permiten que el dispositivo TVSS de la presente invención utilice solo una tarjeta de circuitos 18, lo que, a su vez, permite que se utilice una carcasa pequeña.

Refiriéndose a la FIG. 3, se muestra un plano de despiece de la carcasa 12. Como se muestra, un circuito 10 se encuentra contenido dentro de una carcasa 12 y montado sobre una única tarjeta de circuitos impresa 18. Cada fase de la línea de tres fases, Fase A, Fase B y Fase C, así como Neutro y Tierra, se extienden a través de una apertura 20 en la carcasa 12.

Refiriéndose a la FIG. 4, pares de fusibles tipo férula 22 se sueldan 24 a agujeros de tamaño adecuado 26 en la tarjeta de circuitos 18. Filas de varistores 28 (que no se aprecian en la FIG. 4) son colocadas a cada lado de los fusibles 22. Una terminal de anillo 32 conecta eléctricamente al par de fusibles tipo férula 22. Dicha terminal de anillo 32 puede ser estándar, de tipo bandera, o doble, según se necesite. Conductores eléctricos 34 conectan el fusible al circuito eléctrico que se pretende proteger, como la Fase A, B o C que se muestra en las FIG. 1-3.

FIG. 8 es un plano de despiece parcial de una realización preferible de la presente invención ilustrando las dos capas del material aislador de la presente invención;

FIG. 9 es una vista detallada, con un corte parcial, de una apertura formada en una de las paredes laterales de la carcasa, ilustrando como cables del circuito penetran una de las capas del material aislante, que a su vez llenan una porción de la apertura;

FIG. 10 es una vista del plano superior de una realización alterna del dispositivo TVSS de la presente invención ilustrando que múltiples tarjetas modulares se pueden emplear una al lado de la otra dentro de una misma carcasa;

FIG. 11 es una vista en sección de corte transversal de una realización alterna de una carcasa con otra realización alterna del dispositivo TVSS de la presente invención utilizando las novedosas capas de aislamiento de la presente invención; y

FIG. 12 es una vista en perspectiva de una configuración alterna de una tarjeta de circuito impreso utilizado con el dispositivo TVSS de la presente invención.

Realización preferible para llevar a cabo la presente invención

A través de la siguiente descripción detallada, los números de referencia empleados se refieren a los mismos elementos en todas las figuras.

Refiriéndose a la FIG. 1, un diagrama eléctrico esquemático se muestra ilustrando un circuito con fusibles 10 de supresión de sobretensiones transitorias empleado con un dispositivo de supresión de sobretensiones transitorias de voltaje de la presente invención. Como se muestra, el circuito 10 utiliza una pluralidad de varistores de óxidos metálicos (MOVs) V1-V20 organizados en tres columnas (una para cada fase de una línea de tres fases) pero no eléctricamente dispuestas en forma paralela. Se debe entender que nada de lo aquí dispuesto limita el uso de este circuito novedoso a líneas de una o dos fases. Además, se entiende que se puede emplear cualquier número de MOVs o de cualquier otro componente similar de supresión de sobretensiones en cada columna. También, el número de columnas puede variar dependiendo de la modalidad de protección del dispositivo de supresión de sobretensiones. Las FIG. 1-3 ilustran una realización preferible donde líneas de tres fases son utilizadas y estas poseen una Fase A, Fase B, Fase C, Neutro y Tierra.

de vidrio y hacia la apertura de la carcasa, de manera tal que una porción del tejido de fibra de vidrio llena la apertura de la carcasa.

La segunda capa de fibra de vidrio es luego colocada sobre la superficie de la parte superior de la primera capa de fibra de vidrio de manera tal que la segunda capa llena una mayor parte del espacio libre resultante dentro de la carcasa y hasta una superficie inferior o una tapa o porción superior que sirva para sellar la carcasa. En una realización preferida, la segunda capa es un acolchado de fibra de vidrio (o pelusa) que es generalmente más flexible y dócil que la primera capa de fibra de vidrio.

10 Breve descripción de los dibujos

La presente invención se puede entender de mejor manera por aquel técnico medio versado en la materia usando como referencia la siguiente descripción detallada, considerada en conjunto con los dibujos que la acompañan en los cuales:

FIG. 1 es un diagrama eléctrico esquemático de un novedoso circuito utilizado en el dispositivo TVSS de la presente invención;

FIG. 2 es una vista en perspectiva de la carcasa que encubre el novedoso circuito del dispositivo TVSS de la presente invención;

FIG. 3 es un plano de despiece de la carcasa que encubre el novedoso circuito del dispositivo TVSS de la presente invención;

FIG. 4 es una vista en perspectiva de los tres pares de fusibles soldados a la tarjeta de circuitos;

FIG. 5 es un plano de despiece de la carcasa que encubre el novedoso circuito del dispositivo TVSS utilizando dos fusibles;

FIG. 6 es una vista en perspectiva de una realización preferible de la presente invención;

FIG. 7 es una vista en sección de corte transversal de una realización preferible de la presente invención de acuerdo a las líneas 7-7 de la FIG. 6, ilustrando una tarjeta de circuito encapsulada con dos capas de material aislador dentro de la carcasa;

cuando ocurren ciertos eventos, como sucede frecuentemente con dispositivos de supresión de sobretensión y afines.

Divulgación de la invención

5 Se ha inventado un novedoso sistema de aislamiento para circuitos eléctricos que se logra sobreponer a las deficiencias del estado de la técnica. A pesar de que dicho sistema se puede utilizar para una amplia variedad de circuitos eléctricos, su uso óptimo se logra cuando estos circuitos eléctricos se encuentran encapsulados dentro de una carcasa. Asimismo, la realización preferible para el sistema de aislamiento de la presente invención, para circuitos eléctricos encapsulados
10 dentro de una carcasa, se logra con la presencia de circuitos de supresión de sobretensión, utilizados en dispositivos tales como los TVSS (de Supresión de Sobretensión Transitoria). Sin embargo, nada de lo anterior limita el uso de la presente invención a circuitos encapsulados con supresión de sobretensión.

15 El presente sistema de aislamiento novedoso utiliza una carcasa para recibir un circuito eléctrico, tal como un circuito de supresión de sobretensión. El tamaño y la forma de la carcasa son dependientes del tamaño y/o orientación de la tarjeta o tarjetas de circuitos utilizados. Cada circuito se encuentra ensamblado por medio de un material encapsulante que se vierte en estado líquido sobre la tarjeta de circuitos, para que luego se endurezca. En una realización preferible, la carcasa tiene al menos una apertura para permitir que los cables asociados al circuito ensamblado
20 sobresalgan de la carcasa. Algunos cables pueden permanecer en el interior de la misma para asegurar la conexión a la regleta terminal, y por lo tanto, no sobresalir por la apertura de la carcasa.

25 El novedoso sistema de aislamiento de la presente invención también utiliza al menos dos niveles adicionales de aislamiento de fibra de vidrio de manera tal que la primera capa de fibra de vidrio se coloca sobre la superficie de la parte superior del circuito encapsulado y se encuentra metida entre y alrededor de la tarjeta de circuito, que típicamente se coloca a lo largo o cercano a la superficie inferior de la carcasa. La primera capa de fibra de vidrio se puede adherir al circuito en por lo menos uno de sus bordes al aplicar la capa de fibra de vidrio al circuito encapsulado mientras el material encapsulante aún se encuentra en estado "líquido" y por lo tanto aún no se ha endurecido. En una realización preferible, la primera capa de fibra de vidrio es una lámina tejida de
30 fibra de vidrio. Además, cables del circuito encapsulado son empujados a través del tejido de fibra

(i.e., los requerimientos de espacio en una embarcación naval). Además, el uso de un fusible de corriente nominal para cada MOV probablemente causará que el dispositivo TVSS constantemente se desconecte debido al rápido tiempo de respuesta de los fusibles de corriente nominal estándar. Esto, por supuesto, anularía todo el propósito del dispositivo TVSS. Por otra parte, si solo se emplean fusibles termales, entonces los problemas asociados con un dispositivo TVSS inoperante que ha alcanzado el final de su vida útil debido a condiciones anormales de sobrevoltaje, aún existirán dado que los fusibles termales solo funcionan al nivel de componente para desconectar los componentes MOV sobrecalentados. En palabras sencillas, el uso de fusibles termales únicamente al nivel de componente es inadecuado para las necesidades actuales en tecnología de supresión de sobretensión transitoria. Otro aspecto de esta referencia al estado anterior de la técnica, en cuanto al asunto de la contención de los residuos producto de componentes, se relaciona con el uso de un material de relleno de arena y epoxi, el cual se emplea para rellenar espacios y vacíos para prevenir la dispersión de cualquier plasma creado a partir de fallos de componente o de cables de fusible. Sin embargo, el uso de dicho material de relleno es muy limitante en el sentido de que una vez que es aplicado al circuito no puede removerse para modificar simples reparaciones al dispositivo.

Otros avances que se han intentado en la técnica anterior de seguridad mejorada para circuitos de supresión de sobretensión puede apreciarse en la Solicitud de Patente Europea No. 07250027.5 (No. de publicación EP 1 806 818 A2), en la cual se emplean cortes termales y se eligen trazados u orientaciones corregidas de los componentes para reducir el riesgo de quemar a través de la cobertura exterior en el caso de que los componentes eléctricos, como los MOVs, se sobrecalienten. Sin embargo, los trazados u orientaciones corregidas de componentes pueden limitar lo que puede ser colocado en una tarjeta de circuito específico y no es una manera ideal de resolver el problema de la contención de residuos producto de componentes.

Otros avances que se han intentado en la técnica anterior, tal como la US Patent No. 6,184,464 a Liptak et al., han colocado materiales resistentes y/o restrictivos alrededor de una tarjeta de circuito antes de que sea encapsulado con un material, el cual se vierte sobre la tarjeta de circuito y sobre el material resistente y/o restrictivo y luego se deja que se endurezca. Aunque esto ha provisto una capa protectora adicional, de nuevo es una limitante en el sentido de que no pueden hacerse modificaciones al dispositivo, a la tarjeta de circuito o a las capas de material, una vez que ha sido encapsulado.

En vista de todo lo anterior, claramente se requieren mejoras en la técnica de la protección de tarjetas de circuito y dispositivos en general que emplean circuitos que se sobrecalienta o falla

conductor eléctrico. Esta nueva conducción eléctrica anula el propósito del dispositivo TVSS lo que resulta en daño para el equipo que protege el TVSS al dejar pasar la sobretensión o anomalía que el TVSS buscaba suprimir. Asimismo, estas condiciones inaceptables de fin de vida útil puede causarle daños al equipo que el TVSS pretendía proteger así como a equipos aledaños encontrados cerca del sitio de instalación del TVSS. Por estas razones, es imperativo proveer un mecanismo para un dispositivo TVSS el cual le permita operar a un nivel que posibilite una adecuada supresión de sobretensión transitoria y al mismo tiempo facilite la capacidad de ser desconectado para evitar el fallo del dispositivo TVSS o peligros ambientales en casos en los cuales los componentes están llegando al fin de su vida útil. En otras palabras, resulta deseable proveer una manera mediante la cual el dispositivo TVSS, u otros dispositivos similares, puedan fallar de forma segura, también conocido como "modos aceptables de falla" o "condiciones aceptables de fin de vida útil." Y en aquellas situaciones en las cuales los modos aceptables de falla o condiciones aceptables de fin de vida útil tengan como resultado la producción de residuos producto de componentes los cuales afecten circuitos cercanos, es deseable que dicho residuo sea contenido y minimizar o eliminar daños a los circuitos cercanos.

Para evitar los problemas asociados con la destrucción del componente de supresión de sobretensión, lo que puede causar la falla del dispositivo TVSS, se han hecho mejoras en los dispositivos TVSS, incluyendo entre otras, mejoras a los recipientes de los dispositivos para mitigar o contener la formación de plasma y la inclusión de circuitos fusibles para impedir que se queme el MOV. La U.S. Patent No. 5,488,534 a Rau et al trata ambos asuntos. Para inhibir la formación de plasma se utiliza una cubierta y carcasa plástica para el módulo TVSS, cables de plata operan como fusibles ya que cuentan con una energía de oxidación más baja que el cobre o el aluminio, y se utilizan longitudes más largas para los cables de fusibles lo cual eleva los niveles de voltaje de reencendido reduciendo así la formación de arco que puede ocurrir en una situación de derretimiento de cableado. En este dispositivo de la técnica anterior, un fusible de cable es usado para cada MOV empleado. Aunque esto puede ser apropiado al emplear pequeños fusibles termales para cada MOV, esto sería más difícil si se usara fusibles para corrientes más grandes. En ese caso, se requeriría emplear una carcasa más grande. Para aquellos circuitos que requieren un grado significativo de supresión de sobretensiones transitorias, el tamaño de dicho dispositivo no sería aceptable para la mayoría de las aplicaciones con la necesidad actual de características de espacio limitado. Asimismo, aunque el dispositivo TVSS pudiera compactarse empleando la mínima cantidad de componentes de supresión de sobretensión, y por lo tanto, el empleo de la mínima cantidad de fusibles, los requerimientos de espacio en donde el dispositivo será empleado podrían aún significar que el dispositivo de esta referencia del estado anterior de la técnica será muy grande

funcionamiento crítico que no pueden permitirse la libertad de estar “desconectadas” por cualquier período de tiempo. Entonces resulta crítico suprimir estas sobretensiones y anomalías para minimizar su efecto sobre el equipo eléctrico que se desea proteger.

No obstante, es comprensible que hasta los mejores y más complejos dispositivos TVSS no son cien por ciento efectivos contra todas las sobretensiones de línea eléctrica y anomalías transitorias. Sin embargo, suprimir la mayor cantidad posible de estas sobretensiones seguramente resultará en una vida más larga para el equipo eléctrico que protege el dispositivo TVSS. También ayudará a minimizar cualquier posible tiempo de inoperancia.

Muchos dispositivos TVSS, y en particular dispositivos en estado sólido, emplean varistores de óxido metálico (MOVs) para conseguir una relación de voltaje-corriente no lineal para manejar la supresión de sobretensión. Sin embargo, existen otros dispositivos TVSS, los cuales emplean diodos avalancha (SADs), diodos zener, celdas de selenio y capacitores de alto voltaje para supresión de sobretensión. En otros dispositivos TVSS, se emplean tubos de descarga de gases para el componente de supresión de sobretensión. Los dispositivos TVSS con diseño tipo MOV son preferidos sobre muchos otros componentes de supresión de sobretensión debido a su capacidad de ser utilizados en aplicaciones de bajo voltaje, como por ejemplo, sistemas de distribución de energía AC que tienen un voltaje de operación normal y nominal menor o alrededor de 600 voltios AC (600 VAC).

Los MOVs actúan como un tipo de desviador de corriente para el dispositivo TVSS. Bajo condiciones normales, los componentes de supresión de sobretensión TVSS, tal como los MOVs atraen muy poca corriente. A medida de que el nivel de voltaje se incrementa en el dispositivo TVSS a un nivel más alto que el voltaje del sistema y que aquel para el cual está diseñado para manejar el equipo que está protegiendo, la impedancia del circuito TVSS baja de forma significativa, efectivamente causando conducción eléctrica a través de los componentes de supresión de sobretensión o MOVs. Como se requiere una impedancia muy baja en la supresión de sobretensión, este resultado es altamente deseable. El resultado de este esquema de desviación de corriente es la absorción de sobretensión por los MOVs. La energía absorbida por los componentes de supresión de sobretensión, como los MOVs, es disipada como calor. En algunas ocasiones (una condición de sobrevoltaje sostenido), el calor asciende a un nivel que causa que el MOV, u otro componente de supresión de sobretensión, se queme, se derrita o explote. Aunque el resultado deseado de la supresión de la sobretensión ya haya sido realizado, el hecho de que el MOV se derrita, queme o explote puede causar otros problemas que deben ser tratados. Por ejemplo, el MOV se puede vaporizar, lo que puede resultar en la formación de plasma, lo que a su vez crea un nuevo

Los circuitos que están especialmente diseñados para fallar en ciertas circunstancias pueden encontrarse en dispositivos de Supresión de Sobretensión Transitoria (TVSS), también conocidos como Dispositivos Protectores de Sobretensión (SPD). Estos dispositivos son bien conocidos en el estado anterior de la técnica. Los dispositivos TVSS son utilizados en computadoras, otros tipos de equipo eléctrico y circuitos eléctricos para proteger contra sobretensiones en la línea eléctrica y otras anomalías eléctricas que puedan ocurrir a lo largo de una línea de energía eléctrica a la cual esté acoplado el equipo o el circuito. Los sobrevoltajes o sobretensiones transitorias provocan picos del nivel de voltaje que ocurren en una línea eléctrica que son más altos de lo que el equipo protegido puede manejar. Las anomalías eléctricas transitorias incluyen otros tipos de eventos eléctricos en la línea eléctrica que se consideran eventos sub-cíclicos que causan que el equipo opere de forma inapropiada o que falle por completo (sobre-corrientes y similares). Los sobrevoltajes o sobretensiones transitorias se han vuelto más problemáticas en el sofisticado mundo eléctrico actual en donde equipo computarizado sensible requiere un suministro de voltaje constante y regulado.

En cualquier momento dado pueden ocurrir varios tipos de sobretensiones en una línea eléctrica que pueden afectar un dispositivo o circuito eléctrico, y comprenden Sobrevoltajes Temporales, y condiciones anormales como Sobrevoltajes de Fase Completa y Sobrevoltajes de Corriente Limitada. Es deseable suprimir cualquier exceso de voltaje o de corriente que ocurra en un circuito eléctrico que ha sido distribuido. Estudios realizados por el Instituto de Ingenieros Eléctricos y Electrónicos (IEEE) han mostrado que líneas eléctricas de 120 voltios han alcanzado hasta 5,600 voltios. La supresión de estos sobrevoltajes y otras anomalías transitorias es altamente deseable, y en muchos casos crítico, para la operación de un dispositivo eléctrico, computadora o circuito eléctrico.

Los sobrevoltajes transitorios y sobretensiones pueden suceder debido a una pluralidad de factores, incluyendo entre otros, anomalías internas y anomalías externas como impactos de rayería, sobrecargas de circuito, actividad de la matriz de la compañía energética, fallos temporales o permanentes del conductor neutro, recuperación de caídas de voltaje, apagones e interrupciones de circuito causadas por simple error humano. Como los sobrevoltajes transitorios y las sobretensiones son muy comunes, pero difíciles de predecir, es imperativo tener un dispositivo TVSS conectado en todo momento protegiendo el equipo o el circuito eléctrico elegido. Dejar el equipo desprotegido puede traer consecuencias devastadoras en las cuales el equipo puede desconectarse temporalmente, resultar severamente dañado o completamente destruido. Este resultado puede ser perjudicial para hospitales, la policía, unidades de bomberos y de rescate, el ejército y otras entidades de

Resumen: Un circuito eléctrico encapsulado colocado dentro de una carcasa que tiene una primera y segunda capa de fibra de vidrio que se coloca sobre una superficie superior del circuito eléctrico encapsulado. Una tapa de la carcasa sella el circuito eléctrico y un orificio formado en una pared lateral permite que el cableado en el interior se extienda hacia afuera. La primera capa de fibra de vidrio es una capa tejida mientras que la segunda capa de fibra de vidrio es una capa tipo acolchada. El cableado atraviesa la primera capa tejida de fibra de vidrio antes de extenderse hacia afuera a través del orificio en la carcasa. La primera capa de fibra de vidrio se encuentra metida entre y alrededor del circuito eléctrico y se adhiere al interior de la carcasa al sujetarse al material del encapsulado mientras se endurece. En una realización preferible, el circuito eléctrico en conjunto con el material del aislamiento es utilizado en un dispositivo de supresión de sobretensiones transitorias.

CIRCUITO ELECTRICO ENCAPSULADO CON AISLAMIENTO PROTECTOR

Campo Técnico

La presente invención se relaciona con un aparato para proteger circuitos eléctricos de los efectos de residuos producto de componentes causados por fallas de circuito. Específicamente, se relaciona con un aparato para proteger circuitos eléctricos encapsulados encerrados en carcasas que típicamente emplean supresión de sobretensiones u otros circuitos utilizados para mitigar anomalías eléctricas y condiciones anormales en dispositivos a los cuales se encuentran conectados dichos circuitos de supresión de sobretensión, de residuos producto de componentes a los que puedan ser expuestos los circuitos cercanos cuando ocurra una falla de algún circuito en particular.

Antecedentes de la Técnica

Los fallos de componente en tarjetas de circuito de todo tipo son muy conocidos en el estado anterior de la técnica. Algunos fallos de componente pueden tener poco o ningún efecto sobre el circuito en sí y/o sobre los circuitos cercanos. Sin embargo, en otros circuitos los fallos de componente pueden tener efectos devastadores en la tarjeta de circuito que contiene el componente fallido o sobre una tarjeta de circuito, un panel de circuitos o sobre equipo eléctrico, encontrados en las cercanías del mismo.

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY REPORT ON PATENTABILITY

(Chapter I of the Patent Cooperation Treaty)

(PCT Rule 44bis)

Applicant's or agent's file reference C01-003-0003	FOR FURTHER ACTION		See item 4 below
International application No. PCT/US2009/058234	International filing date (day/month/year) 08 August 2009 (08.08.2009)	Priority date (day/month/year) 08 August 2008 (08.08.2008)	
International Patent Classification (8th edition unless older edition indicated) See relevant information in Form PCT/ISA/237			
Applicant SURGE SUPPRESSION INCORPORATED			

1.	This international preliminary report on patentability (Chapter I) is issued by the International Bureau on behalf of the International Searching Authority under Rule 44 bis.1(a).																										
2.	This REPORT consists of a total of 5 sheets, including this cover sheet. In the attached sheets, any reference to the written opinion of the International Searching Authority should be read as a reference to the international preliminary report on patentability (Chapter I) instead.																										
3.	This report contains indications relating to the following items: <table> <tr> <td>☒</td> <td>Box No. I</td> <td>Basis of the report</td> </tr> <tr> <td>☐</td> <td>Box No. II</td> <td>Priority</td> </tr> <tr> <td>☐</td> <td>Box No. III</td> <td>Non-establishment of opinion with regard to novelty, inventive step and industrial applicability</td> </tr> <tr> <td>☐</td> <td>Box No. IV</td> <td>Lack of unity of invention</td> </tr> <tr> <td>☒</td> <td>Box No. V</td> <td>Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement</td> </tr> <tr> <td>☐</td> <td>Box No. VI</td> <td>Certain documents cited</td> </tr> <tr> <td>☐</td> <td>Box No. VII</td> <td>Certain defects in the international application</td> </tr> <tr> <td>☐</td> <td>Box No. VIII</td> <td>Certain observations on the international application</td> </tr> </table>			☒	Box No. I	Basis of the report	☐	Box No. II	Priority	☐	Box No. III	Non-establishment of opinion with regard to novelty, inventive step and industrial applicability	☐	Box No. IV	Lack of unity of invention	☒	Box No. V	Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement	☐	Box No. VI	Certain documents cited	☐	Box No. VII	Certain defects in the international application	☐	Box No. VIII	Certain observations on the international application
☒	Box No. I	Basis of the report																									
☐	Box No. II	Priority																									
☐	Box No. III	Non-establishment of opinion with regard to novelty, inventive step and industrial applicability																									
☐	Box No. IV	Lack of unity of invention																									
☒	Box No. V	Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement																									
☐	Box No. VI	Certain documents cited																									
☐	Box No. VII	Certain defects in the international application																									
☐	Box No. VIII	Certain observations on the international application																									
4.	The International Bureau will communicate this report to designated Offices in accordance with Rules 44bis.3(c) and 93bis.1 but not, except where the applicant makes an express request under Article 23(2), before the expiration of 30 months from the priority date (Rule 44bis .2).																										

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. +41 22 338 22 70		Date of issuance of this report 08 February 2011 (08.02.2011)
Form PCT/IB/373 (January 2004)		Authorized officer Athina Nickitas-Etienne e-mail: pi04.pct@wipo.int

PATENT COOPERATION TREATY

From the
INTERNATIONAL SEARCHING AUTHORITY

To:

LARSON, James E.

JAMES E. LARSON ESQ. 1717 North Bayshore Dr., Suite
240 Miami, Florida 33132 USA

PCT

WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY

(PCT Rule 43bis.1)

Date of mailing
(day/month/year) 22 MARCH 2010 (22.03.2010)

Applicant's or agent's file reference

FOR FURTHER ACTION

See paragraph 2 below

International application No.

PCT/US2009/053234

International filing date (day/month/year)

08 AUGUST 2009 (08.08.2009)

Priority date(day/month/year)

08 AUGUST 2008 (08.08.2008)

International Patent Classification (IPC) or both national classification and IPC

H05K 5/06(2006.01)i

Applicant

SURGE SUPPRESSION INCORPORATED et al

1. This opinion contains indications relating to the following items:

- ☒ Box No. I Basis of the opinion
- ☐ Box No. II Priority
- ☐ Box No. III Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- ☐ Box No. IV Lack of unity of invention
- ☒ Box No. V Reasoned statement under Rule 43bis.1(a)(i) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- ☐ Box No. VI Certain documents cited
- ☐ Box No. VII Certain defects in the international application
- ☐ Box No. VIII Certain observations on the international application

2. FURTHER ACTION

If a demand for international preliminary examination is made, this opinion will be considered to be a written opinion of the International Preliminary Examining Authority ("IPEA") except that this does not apply where the applicant chooses an Authority other than this one to be the IPEA and the chosen IPEA has notified the International Bureau under Rule 66.1bis(b) that written opinions of this International Searching Authority will not be so considered.

If this opinion is, as provided above, considered to be a written opinion of the IPEA, the applicant is invited to submit to the IPEA a written reply together, where appropriate, with amendments, before the expiration of 3 months from the date of mailing of Form PCT/ISA/220 or before the expiration of 22 months from the priority date, whichever expires later.

For further options, see Form PCT/ISA/220.

3. For further details, see notes to Form PCT/ISA/220.

Name and mailing address of the ISA/KR
Korean Intellectual Property Office
Government Complex-Daejeon, 139
Seonsa-ro, Seo-gu, Daejeon 302
-701, Republic of Korea
Facsimile No. 82-42-472-7140

Date of completion of this opinion

19 MARCH 2010 (19.03.2010)

Authorized officer

Cho Sung Chan

Telephone No.82-42-481-8462



25

WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY

International application No.

PCT/US2009/053234

Box No. 1 Basis of this opinion

1. With regard to the **language**, this opinion has been established on the basis of:
- ☒ the international application in the language in which it was filed
 - ☐ a translation of the international application into _____, which is the language of a translation furnished for the purposes of international search (Rules 12.3(a) and 23.1(b))
2. ☐ This opinion has been established taking into account the **rectification of an obvious mistake** authorized by or notified to this Authority under Rule 91 (Rule 43bis.1(a))
3. With regard to any **nucleotide and/or amino acid sequence** disclosed in the international application, this opinion has been established on the basis of:
- a. a sequence listing filed or furnished
 - ☐ on paper
 - ☐ in electronic form
 - b. time of filing or furnishing
 - ☐ contained in the international application as filed.
 - ☐ filed together with the international application in electronic form.
 - ☐ furnished subsequently to this Authority for the purposes of search.
4. ☐ In addition, in the case that more than one version or copy of a sequence listing has been filed or furnished, the required statements that the information in the subsequent or additional copies is identical to that in the application as filed or does not go beyond the application as filed, as appropriate, were furnished.
5. Additional comments:

**WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY**

International application No.

PCT/US2009/053234

Box No. V Reasoned statement under Rule 43bis.1(a)(i) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	1-19	YES
	Claims	20	NO
Inventive step (IS)	Claims	1-19	YES
	Claims	20	NO
Industrial applicability (IA)	Claims	1-20	YES
	Claims	NONE	NO

2. Citations and explanations :

Reference is made to the following documents:

D1: US 5124876 A (MISENICK; JOHN J. et al.) 23 June 1992
D2: US 6501634 B1 (HUBBELL; DOUGLAS P.) 31 December 2002
D3: JP 61-029161 A (HITACHI LTD) 10 February 1986
D4: US 6396990 B1 (EHN; MICHAEL W. et al.) 28 May 2002
D5: US 4568873 A (OYANAGI; YOSHIKI et al.) 04 February 1986

1. Novelty and Inventive Step

1.1 Claims 1-18

1.1.1 Claims 1 and 12

The subject matter of claims 1 and 12 differ from these prior art documents that an at least one first layer of glass fiber laid upon a top surface of the at least one electrical circuit with the potting material applied thereto and an at least one second layer of glass fiber laid upon a top surface of the at least one first layer of glass fiber such that a majority of any remaining free space within the housing is filled up to a bottom surface of the top portion of the housing when sealed. And they are not obvious to a person skilled in the art by the documents, taken alone or in combination. Therefore, claims 1 and 12 meet the requirements of PCT Article 33(2) and (3) with respect to novelty and inventive step.

1.1.2 Dependent claims 2-18

Claims 2-11 are dependent on claim 1. Claims 13-18 are dependent on claim 12. Therefore, claims 2-11 and 13-18 meet the requirements of PCT Article 33(2) and (3).

1.2 Claims 19-20

1.2.1 Claim 19

Claim 19 relates to the method for enclosing and insulating an electrical circuit for preventing component product residue from damaging or injuring other proximal components or circuits as a result of circuitry failure according to claim 1. Therefore, claim 19 meets the requirements of PCT Article 33(2) and (3) with respect to

Continued on Supplemental Box

34

**WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY**

International application No.
PCT/US2009/053234

Supplemental Box

In case the space in any of the preceding boxes is not sufficient.

Continuation of :

Box V

novelty and inventive step.

1.2.2 Claim 20

D1, which is considered to represent the most relevant state of the art to the subject matter of claim 20, discloses a surge suppression circuit (column 1 lines 48-52). As all of the features of claim 20 are disclosed in D1, this claim 20 is anticipated by D1. Therefore, claim 20 lacks novelty under PCT Article 33(2).

2. Industrial Applicability

The subject matter of claims 1-20 is industrially applicable, because it meets the criteria of PCT Article 33(4).

39

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY REPORT ON PATENTABILITY

(Chapter I of the Patent Cooperation Treaty)

(PCT Rule 44bis)

Applicant's or agent's file reference C01-003-0003	FOR FURTHER ACTION	See item 4 below
International application No. PCT/US2009/053234	International filing date (day/month/year) 08 August 2009 (08.08.2009)	Priority date (day/month/year) 08 August 2008 (08.08.2008)
International Patent Classification (8th edition unless older edition indicated) See relevant information in Form PCT/ISA/237		
Applicant SURGE SUPPRESSION INCORPORATED		

1.	This international preliminary report on patentability (Chapter I) is issued by the International Bureau on behalf of the International Searching Authority under Rule 44 bis.1(a).																									
2.	This REPORT consists of a total of 5 sheets, including this cover sheet. In the attached sheets, any reference to the written opinion of the International Searching Authority should be read as a reference to the international preliminary report on patentability (Chapter I) instead.																									
3.	This report contains indications relating to the following items: <table><tr><td>☒</td><td>Box No. I</td><td>Basis of the report</td></tr><tr><td>☐</td><td>Box No. II</td><td>Priority</td></tr><tr><td>☐</td><td>Box No. III</td><td>Non-establishment of opinion with regard to novelty, inventive step and industrial applicability</td></tr><tr><td>☐</td><td>Box No. IV</td><td>Lack of unity of invention</td></tr><tr><td>☒</td><td>Box No. V</td><td>Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement</td></tr><tr><td>☐</td><td>Box No. VI</td><td>Certain documents cited</td></tr><tr><td>☐</td><td>Box No. VII</td><td>Certain defects in the international application</td></tr><tr><td>☐</td><td>Box No. VIII</td><td>Certain observations on the international application</td></tr></table>		☒	Box No. I	Basis of the report	☐	Box No. II	Priority	☐	Box No. III	Non-establishment of opinion with regard to novelty, inventive step and industrial applicability	☐	Box No. IV	Lack of unity of invention	☒	Box No. V	Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement	☐	Box No. VI	Certain documents cited	☐	Box No. VII	Certain defects in the international application	☐	Box No. VIII	Certain observations on the international application
☒	Box No. I	Basis of the report																								
☐	Box No. II	Priority																								
☐	Box No. III	Non-establishment of opinion with regard to novelty, inventive step and industrial applicability																								
☐	Box No. IV	Lack of unity of invention																								
☒	Box No. V	Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement																								
☐	Box No. VI	Certain documents cited																								
☐	Box No. VII	Certain defects in the international application																								
☐	Box No. VIII	Certain observations on the international application																								
4.	The International Bureau will communicate this report to designated Offices in accordance with Rule 44bis.3(c) and 93bis.1 but not, except where the applicant makes an express request under Article 23(2), before the expiration of 30 months from the priority date (Rule 44bis .2).																									

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. +41 22 333 32 70	Date of issuance of this report 08 February 2011 (08.02.2011)
	Authorized officer Athina Nickitas-Etienne e-mail: pt04.pct@wipo.int

PATENT COOPERATION TREATY

From the
INTERNATIONAL SEARCHING AUTHORITY

To:

LARSON, James E.

JAMES E. LARSON ESQ. 1717 North Bayshore Dr., Suite
240 Miami, Florida 33132 USA

PCT**WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY****(PCT Rule 43bis.1)**

Date of mailing
(day/month/year) **22 MARCH 2010 (22.03.2010)**

Applicant's or agent's file reference

FOR FURTHER ACTION

See paragraph 2 below

International application No.

PCT/US2009/053234

International filing date (day/month/year)

08 AUGUST 2009 (08.08.2009)

Priority date(day/month/year)

08 AUGUST 2008 (08.08.2008)

International Patent Classification (IPC) or both national classification and IPC

H05K 5/06(2006.01)i

Applicant

SURGE SUPPRESSION INCORPORATED et al

1. This opinion contains indications relating to the following items:

- ☒ Box No. I Basis of the opinion
- ☐ Box No. II Priority
- ☐ Box No. III Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- ☐ Box No. IV Lack of unity of invention
- ☒ Box No. V Reasoned statement under Rule 43bis.1(a)(i) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- ☐ Box No. VI Certain documents cited
- ☐ Box No. VII Certain defects in the international application
- ☐ Box No. VIII Certain observations on the international application

2. **FURTHER ACTION**

If a demand for international preliminary examination is made, this opinion will be considered to be a written opinion of the International Preliminary Examining Authority ("IPEA") except that this does not apply where the applicant chooses an Authority other than this one to be the IPEA and the chosen IPEA has notified the International Bureau under Rule 66.1bis(b) that written opinions of this International Searching Authority will not be so considered.

If this opinion is, as provided above, considered to be a written opinion of the IPEA, the applicant is invited to submit to the IPEA a written reply together, where appropriate, with amendments, before the expiration of 3 months from the date of mailing of Form PCT/ISA/220 or before the expiration of 22 months from the priority date, whichever expires later.

For further options, see Form PCT/ISA/220.

3. For further details, see notes to Form PCT/ISA/220.

Name and mailing address of the ISA/KR
Korean Intellectual Property Office
Government Complex-Daejeon, 139
Seonsa-ro, Seo-gu, Daejeon 302
-701, Republic of Korea
Facsimile No. 82-42-472-7140

Date of completion of this opinion

19 MARCH 2010 (19.03.2010)

Authorized officer

Cho Sung Chan

Telephone No.82-42-481-8462



WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY

International application No.

PCT/US2009/053234

Box No. I Basis of this opinion

1. With regard to the **language**, this opinion has been established on the basis of:

- ☒ the international application in the language in which it was filed
- ☐ a translation of the international application into _____, which is the language of a translation furnished for the purposes of international search (Rules 12.3(a) and 23.1(b))

2. ☐ This opinion has been established taking into account the **rectification of an obvious mistake** authorized by or notified to this Authority under Rule 91 (Rule 43bis.1(a))

3. With regard to any **nucleotide and/or amino acid sequence** disclosed in the international application, this opinion has been established on the basis of:

a. a sequence listing filed or furnished

- ☐ on paper
- ☐ in electronic form

b. time of filing or furnishing

- ☐ contained in the international application as filed.
- ☐ filed together with the international application in electronic form.
- ☐ furnished subsequently to this Authority for the purposes of search.

4. ☐ In addition, in the case that more than one version or copy of a sequence listing has been filed or furnished, the required statements that the information in the subsequent or additional copies is identical to that in the application as filed or does not go beyond the application as filed, as appropriate, were furnished.

5. Additional comments:

**WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY**

International application No.

PCT/US2009/053234

Box No. V Reasoned statement under Rule 43bis.1(a)(i) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	1-19	YES
	Claims	20	NO
Inventive step (IS)	Claims	1-19	YES
	Claims	20	NO
Industrial applicability (IA)	Claims	1-20	YES
	Claims	NONE	NO

2. Citations and explanations :

Reference is made to the following documents:

D1: US 5124876 A (MISENCIK; JOHN J. et al.) 23 June 1992
D2: US 6501634 B1 (HUBBELL; DOUGLAS P.) 31 December 2002
D3: JP 61-029161 A (HITACHI LTD) 10 February 1986
D4: US 6396990 B1 (EHN; MICHAEL W. et al.) 28 May 2002
D5: US 4568873 A (OYANAGI; YOSHIKI et al.) 04 February 1986

1. Novelty and Inventive Step

1.1 Claims 1-18

1.1.1 Claims 1 and 12

The subject matter of claims 1 and 12 differ from these prior art documents that an at least one first layer of glass fiber laid upon a top surface of the at least one electrical circuit with the potting material applied thereto and an at least one second layer of glass fiber laid upon a top surface of the at least one first layer of glass fiber such that a majority of any remaining free space within the housing is filled up to a bottom surface of the top portion of the housing when sealed. And they are not obvious to a person skilled in the art by the documents, taken alone or in combination. Therefore, claims 1 and 12 meet the requirements of PCT Article 33(2) and (3) with respect to novelty and inventive step.

1.1.2 Dependent claims 2-18

Claims 2-11 are dependent on claim 1. Claims 13-18 are dependent on claim 12. Therefore, claims 2-11 and 13-18 meet the requirements of PCT Article 33(2) and (3).

1.2 Claims 19-20

1.2.1 Claim 19

Claim 19 relates to the method for enclosing and insulating an electrical circuit for preventing component product residue from damaging or injuring other proximal components or circuits as a result of circuitry failure according to claim 1. Therefore, claim 19 meets the requirements of PCT Article 33(2) and (3) with respect to

Continued on Supplemental Box

A1

**WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY**

International application No.

PCT/US2009/053234

Supplemental Box

In case the space in any of the preceding boxes is not sufficient.
Continuation of :

Box V

novelty and inventive step.

1.2.2 Claim 20

D1, which is considered to represent the most relevant state of the art to the subject matter of claim 20, discloses a surge suppression circuit (column 1 lines 48-52). As all of the features of claim 20 are disclosed in D1, this claim 20 is anticipated by D1. Therefore, claim 20 lacks novelty under PCT Article 33(2).

2. Industrial Applicability

The subject matter of claims 1-20 is industrially applicable, because it meets the criteria of PCT Article 33(4).

12

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau

(43) International Publication Date
11 February 2010 (11.02.2010)



(10) International Publication Number
WO 2010/017535 A3

(51) International Patent Classification:
H05K 5/06 (2006.01)

(21) International Application Number:
PCT/US2009/053234

(22) International Filing Date:
3 August 2009 (08.08.2009)

(25) Filing Language: English

(26) Publication Language: English

(30) Priority Data:
12/188,476 3 August 2008 (08.08.2008) US

(63) Related by continuation (CON) or continuation-in-part (CIP) to earlier application:
US 12/188,476 (CIP)
Filed on 3 August 2008 (08.08.2008)

(71) Applicant (for all designated States except US): **SURGE SUPPRESSION INCORPORATED** [US/US]; 109 Melvin Sireci, Destin, FL 32541 (US).

(72) Inventors; and

(75) Inventors/Applicants (for US only): **HOTCHKISS, Ronald** [US/US]; 15470 Maggie Road, Brooksville, FL 34614 (US). **HOTCHKISS, Richard, Jr.** [US/US]; 19236 Quiet Oak Lane, Brooksville, FL 34604 (US). **FUSSELL, Ricky** [US/US]; 623 SE 120th Lane, Web-

ster, FL 33597 (US). **HAA, Andrea** [US/US]; 9123 Michigan Avenue, Brooksville, FL 34613 (US).

(74) Agent: **LARSON, James, E.**; James E. Larson, Esq., 1717 North Bayshore Dr., Suite 240, Miami, Florida 33132 (US).

(81) Designated States (unless otherwise indicated, for every kind of national protection available): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LI, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Designated States (unless otherwise indicated, for every kind of regional protection available): AFIPO (BW, GH, GM, IE, LS, MW, MC, NA, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MP, NE, SN, TD, TG).

Declarations under Rule 4.17:

[Continued on next page]

(54) Title: POTTED ELECTRICAL CIRCUIT WITH PROTECTIVE INSULATION

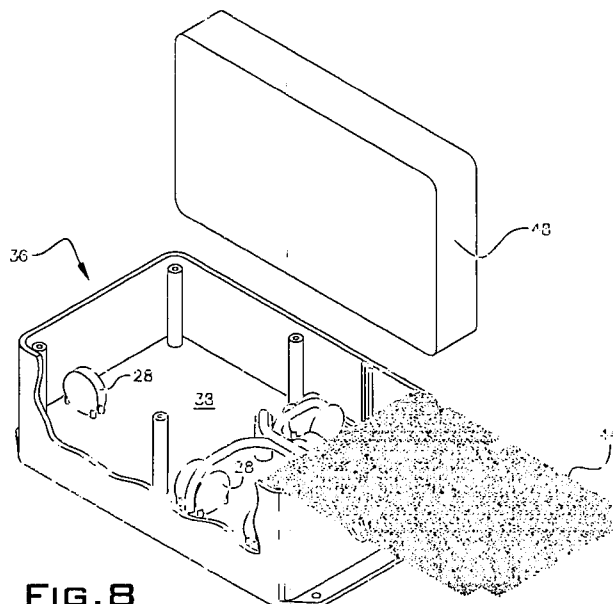


FIG. 8

(57) Abstract: A potted electrical circuit is enclosed within a housing and has a first and second fiberglass layer that is laid upon a top surface of the potted electrical circuit. A lid of the housing seals the electrical circuit there within and an opening formed in a side wall allows circuitry wiring to extend there from out. The first fiberglass layer is a woven layer while the second fiberglass layer is a padding-like layer. Circuitry wiring pushes through the woven first fiberglass layer before extending out through the opening in the housing. The first fiberglass layer is tucked in and around the electrical circuit and adheres to the inside of the housing by attaching to the potting material while it hardens. In a preferred embodiment, the electrical circuit in combination with the insulation material is used within a transient voltage surge suppression device.

WO 2010/017535 A3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2009/053234**A. CLASSIFICATION OF SUBJECT MATTER****H05K 5/06(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K 5/06; G01R 27/26; G02B 6/00; H01L 23/34; H01P 4/66; H02B 1/056; H02H 9/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean utility models and applications for utility models
Japanese utility models and applications for utility models
(Chinese Patents and application for patent)Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
eCOMPASS(IIPO internal) & Keywords: "ENCLOSING," "CASE," "ENCLOSURE," "CIRCUIT," "PCB," "TIEP," "FOT,"
"SURGING," "SURPRESS," "INSULATOR," "SEALING," AND "ASBESTOS"**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5124876 A (MISENICK; JOHN J. et al.) 23 June 1992 See the abstract; column 1, lines 48 - 52	20
X	US 6501634 B1 (HUBBELL; DOUGLAS P.) 31 December 2002 See the abstract; figures 4-6 & 11-14; claims 1-34	20
A	JP 61-029161 A (HITACHI LTD) 10 February 1986 See the abstract; figures 1-3; claims 1-13	1-20
A	US 6396990 B1 (EHN; MICHAEL W. et al.) 28 May 2002 See the abstract; figures 1-14; claims 1-20	1-20
A	US 4568373 A (OYANAGI; YOSHIKI et al.) 04 February 1986 See the abstract; figures 1-5; claims 1-12	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"Z" document member of the same patent family

Date of the actual completion of the international search

19 MARCH 2010 (19.03.2010)

Date of mailing of the international search report

22 MARCH 2010 (22.03.2010)

Name and mailing address of the ISA/IPT:

Korean Intellectual Property Office
Government Complex-Daejeon, 139 Seonae-ro, Seo-
gu, Daejeon 302-701, Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Cho Sung Chan

Telephone No. 82-42-481-8462



INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/US2009/053234

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5124876 A	23.06.1992	CA 2014190 C	03.04.2001
US 6501634 B1	31.12.2002	AU 2000-56226 A1	09.01.2001
		CA 2340635-A1	28.12.2000
		EP 1105959 A1	13.06.2001
		EP 1105959 A4	03.03.2004
		WO 00-79668 A1	28.12.2000
JP 61-029161 A	10.02.1986	None	
US 6396990 B1	28.05.2002	US 6351592 B1	26.02.2002
US 4568873 A	04.02.1986	JP 58-144215 U	28.09.1983

AK

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau



(43) International Publication Date
11 February 2010 (11.02.2010)

(10) International Publication Number
WO 2010/017535 A3

(51) International Patent Classification:
H05K 5/06 (2006.01)

(21) International Application Number:
PCT/US2009/053234

(22) International Filing Date:
2 August 2009 (08.08.2009)

(25) Filing Language: English

(26) Publication Language: English

(30) Priority Data:
12/188,476 2 August 2008 (08.08.2008) US

(63) Related by continuation (CON) or continuation-in-part (CIP) to earlier application:
US 12/188,476 (CIP)
Filed on 2 August 2008 (08.08.2008)

(71) Applicant (for all designated States except US): **SURGE SUPPRESSION INCORPORATED** [US/US]; 109 Melvin Street, Desin, FL 32541 (US).

(72) Inventors; and

(75) Inventors/Applicants (for US only): **HOTCHKISS, Ronald** [US/US]; 15470 Maggie Road, Brooksville, FL 34614 (US). **HOTCHKISS, Richard, Jr.** [US/US]; 19226 Quiet Oak Lane, Brooksville, FL 34604 (US). **FUSSELL, Ricky** [US/US]; 623 SE 120th Lane, Web-

ster, FL 33597 (US). **HAA, Andrea** [US/US]; 9123 Michigan Avenue, Brooksville, FL 34613 (US).

(74) Agent: **LARSON, James, E.**; James E. Larson, Esq., 1717 North Bayshore Dr., Suite 240, Miami, Florida 33132 (US).

(81) Designated States (unless otherwise indicated, for every kind of national protection available): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BE, BG, BH, BP, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LI, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, PQ, PS, PU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VI, ZA, ZM, ZW.

(84) Designated States (unless otherwise indicated, for every kind of regional protection available): AFIPO (BW, GH, GM, IE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian (AM, AZ, BY, EG, KZ, MD, RU, TJ, TM), European (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GE, GR, HE, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, PQ, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, ME, NE, SN, TD, TG).

Declarations under Rule 4.17:

[Continued on next page]

(54) Title: POTTED ELECTRICAL CIRCUIT WITH PROTECTIVE INSULATION

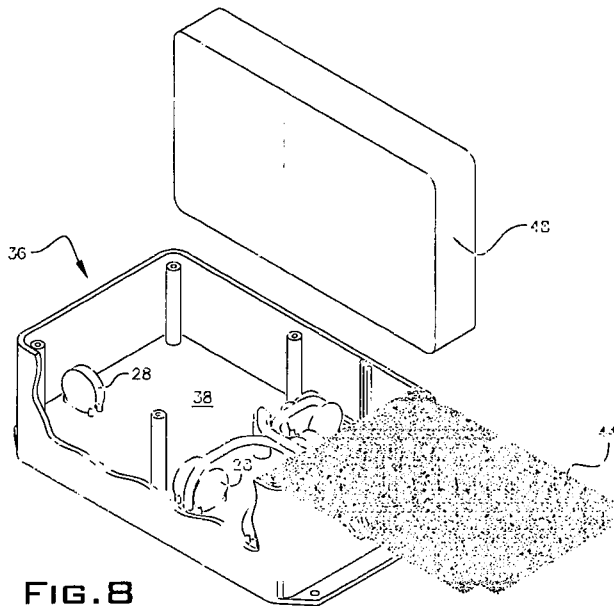


FIG. 8

(57) Abstract: A potted electrical circuit is enclosed within a housing and has a first and second fiberglass layer that is laid upon a top surface of the potted electrical circuit. A lid of the housing seals the electrical circuit there within and an opening formed in a side wall allows circuitry wiring to extend there from out. The first fiberglass layer is a woven layer while the second fiberglass layer is a padding-like layer. Circuitry wiring passes through the woven first fiberglass layer before extending out through the opening in the housing. The first fiberglass layer is tucked in and around the electrical circuit and adheres to the inside of the housing by attaching to the potting material while it hardens. In a preferred embodiment, the electrical circuit in combination with the insulation material is used within a transient voltage surge suppression device.

WO 2010/017535 A3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2009/053234**A. CLASSIFICATION OF SUBJECT MATTER****H05K 5/06(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K 5/06; G01F 27/26; G02B 6/00; H01L 23/34; H01F 4/66; H02B 1/056; H02H 9/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models

Japanese utility models and applications for utility models

(Chinese Patents and application for patent)

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS(KIPO internal) & Keywords: "HOUSING," "CASE," "ENCLOSURE," "CIRCUIT," "PCB," "FIBER," "POT,"
"SURGING," "SURPRESS," "INSULATOR," "SEALING," AND "ASBESTOS"**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5124876 A (MISENICK; JOHN J. et al.) 23 June 1992 See the abstract; column 1, lines 48 - 52	20
X	US 6501634 B1 (HUBBELL; DOUGLAS P.) 31 December 2002 See the abstract; figures 4-6 & 11-14; claims 1-34	20
A	JP 61-029161 A (HITACHI LTD) 10 February 1986 See the abstract; figures 1-3; claims 1-13	1-20
A	US 6396990 B1 (EHN; MICHAEL W. et al.) 28 May 2002 See the abstract; figures 1-14; claims 1-20	1-20
A	US 4568873 A (OYANAGI; YOSHIKI et al.) 04 February 1986 See the abstract; figures 1-5; claims 1-12	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent, but published on or after the international filing date

"L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"Z" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"S" document member of the same patent family

Date of the actual completion of the international search

19 MARCH 2010 (19.03.2010)

Date of mailing of the international search report

22 MARCH 2010 (22.03.2010)

Name and mailing address of the ISA/I.P.

Korean Intellectual Property Office
Government Complex-Daejeon, 139 Seonsa-ro, Seo-
gu, Daejeon 302-701, Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Cho Sung Chan

Telephone No. 82-42-481-8462



INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/US2009/053234

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5124876 A	23.06.1992	CA 2014190 C	03.04.2001
US 6501634 B1	31.12.2002	AU 2000-56226 A1	09.01.2001
		CA 2340635-A1	28.12.2000
		EP 1105959 A1	13.06.2001
		EP 1105959 A4	03.03.2004
		WO 00-79668 A1	28.12.2000
JP 61-029161 A	10.02.1986	None	
US 6396990 B1	28.05.2002	US 6351592 B1	26.02.2002
US 4568873 A	04.02.1986	JP 58-144215 U	28.09.1983

SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO

HIT: 000.170.000-2

A6

Industria y Comercio
SUPERINTENDENCIA

RECIBO DE CAJA

No. 11 - 0019783

Bogotá D.C., Marzo 03 de 2011 - 16:03:21

RECIBIDO DE: OLAFTERAISBECK

NI 000.122.070

*** Soporte del Pago ***

TIPO PAGO	BANCO	CUENTA	Nº PAGO	FECHA PAGO	VR PAGO
CONSIGNACIÓN	BANCO DE BOGOTÁ	062754387	419424596	03/03/2011	571.000.00

*** Conceptos Pagados ***

CANT.	CONCEPTO	VR UNITARIO	VR CONCEPTO
1 50005-01-01 SOLICITUDES	1 TRAMITES DE SOL. DE PATENTE DE INVENCIÓN	571.000.00	571.000.00
			\$571.000.00

=====

SON: **QUINIENTOS SETENTA Y UN MIL PESOS MONEDA CORRIENTE**

Responsable:

Recibo de Caja Aplicado al Expediente No. _____

SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO



No. 11-026408- -00000-0000

Fecha: 2011-03-03 17:20:35 Dep. 2020 DIR. NUEVASOR
Tra. 11 PATENTE IYII Eje: 378 FASE NACIONAL I
Act. 411 PRESENTACION Folios: 46

Sede: Oficina General 10 No. 27 - 00 Pisos 3, 4, 5 y 10 Bogotá, D.C. - Colombia

Web: www.sic.gov.co E-mail: info@sic.gov.co Correo: (571) 8870000 Fax: (571) 8870264 Línea: 018000-510435 Call Center: (571) 0513240

Marzo 3 de 2011 - 16:03:22



No. 11-026408- -00000-0000

Fecha: 2011-03-03 17:20:35 Dep. 2020 DIR.NUEVASOR
Tra. 11 PATENTE/II Evt. 378 FASENACIONALI
Act. 411 PRESENTACION Folios: 46

PATENTE DE INVENCION ☐

MODELO D

- ☐ Indicación que se solicita una patente.
 - ☐ Datos de identificación del solicitante o de la persona que presenta la solicitud
 - ☐ Descripción de la invención
 - ☐ Dibujos de ser estos pertinentes
 - ☐ Comprobante de pago de las tasas establecidas (De ser el caso formato de descuento)
- Completa ☐ Incompleta ☐

PATENTE DE INVENCION PCT ☒ MODELO DE UTILIDAD PCT ☐ Art.33 Decisión 486/00, Circular Única

- ☒ Indicación que se solicita una PCT
 - ☒ Copia de la solicitud en español, tal como fue presentada inicialmente (capítulo descriptivo, reivindicatorio, resumen)
 - ☒ Dibujos de ser estos pertinentes
 - ☒ Comprobante de pago de las tasas establecidas (de ser el caso formato de descuento)
- Completa ☒ Incompleta ☐

DISEÑO INDUSTRIAL ☐

(Art. 119 Decisión 486/00)

- ☐ Indicación que se solicita Diseño industrial
 - ☐ Datos de identificación del solicitante o de la persona que presenta la solicitud
 - ☐ Representación gráfica y fotográfica del Diseño industrial o muestra del material que incorpora el diseño
 - ☐ Comprobante de pago de las tasas establecidas
- Completa ☐ Incompleta ☐

ESQUEMA DE TRAZADO ☐

(Art. 92 Decisión 486/00)

- ☐ Indicación que se solicita un esquema de trazado
 - ☐ Datos de identificación del solicitante o de la persona que presenta la solicitud
 - ☐ Representación gráfica de un esquema de trazado
 - ☐ Comprobante de pago de las tasas establecidas
- Completa ☐ Incompleta ☐



Bogotá D.C.,
2020

Doctor(a)
OLARTE GARCIA CARLOS REYNALDO
Apoderado(a) y/o Representante de
SURGE SUPPRESSION INCORPORATED

REFERENCIA	Radicación No.	11 026403
	Solicitud internacional	PCT/US2009/053234
	Fecha inicio fase nacional	08/03/2011
	Trámite	11
	Evento	378
	Actuación	430
	Oficio No.	05822

Como resultado del examen de forma, realizado con fundamento en el artículo 38 de la Decisión 486 de la Comisión de la Comunidad Andina, artículo 27 del Tratado de Cooperación en Materia de Patentes (PCT), regla 51 bis del Reglamento y Circular Única de la Superintendencia de Industria y Comercio, se le comunica que:

1. Con respecto al resumen y de conformidad con lo dispuesto en el artículo 31 D. 486 en el cual se establece que el resumen consista en una síntesis de la divulgación técnica contenida en la solicitud de patente, debe adecuar el resumen a lo dispuesto en dicha norma, teniendo en cuenta que el extracto permitirá precisar el objeto de la invención, sus elementos característicos y el campo de aplicación.

Anexo al presente requerimiento se sugieren los lineamientos principales para la presentación adecuada del resumen.

2. La solicitud no contiene el poder debidamente otorgado, con el lleno de los requisitos exigidos por los artículos 63 y subsiguientes del Código de Procedimiento Civil. Adicionalmente, deberá presentar el documento que acredita la existencia y representación legal de la sociedad solicitante, cuando ésta fuera persona jurídica.

En cumplimiento de lo dispuesto por el artículo 59 de la Decisión 486, se le requiere para que dentro del término de dos meses siguientes a la fecha de notificación del presente oficio, complete los requisitos anteriormente enunciados. En caso de no dar cumplimiento al presente requerimiento, la solicitud se considerará abandonada y perderá su prelación.

Continúa en la página siguiente...



Continuación radicado No: 11 026408

49

Industria y Comercio
SUPERINTENDENCIA

Notifíquese el presente oficio conforme a lo dispuesto en el numeral 5.2, literal e), del capítulo quinto del título primero de la Circular Unica No.10 de 2001.

JOSE LUIS SALAZAR LOPEZ
Director de Nuevas Creaciones (c)

01 ABR. 2011

El anterior requerimiento fue notificado por fijación en lista de fecha _____.
adpa11



Bogotá D.C.,
2020

Doctor(a)
CLARTE GARCIA CARLOS REYNALDO
Apoderado(a) y/o Representante de
SURGE SUPPRESSION INCORPORATED

REFERENCIA	Radicación No.	11 026408
	Solicitud internacional	PCT/US2009/053224
	Fecha inicio fase nacional	08/02/2011
	Trámite	11
	Evento	378
	Actuación	430
	Oficio No.	

05823

Teniendo en cuenta que el capítulo reivindicatorio presentado excede de diez reivindicaciones, es necesario que cancele la tasa establecida por cada reivindicación adicional presentada, de conformidad con lo dispuesto en la resolución de tasas vigente para la fecha de presentación de la solicitud, so pena de que no sean tenidas en cuenta dentro del presente trámite administrativo.

En consecuencia, con fundamento en lo previsto por el artículo 12 del Código Contencioso Administrativo, se le requiere para que dentro del término de dos (2) meses siguientes a la fecha de notificación del presente oficio atienda el requerimiento aquí señalado. Lo anterior, con el alcance que para tal efecto establece el artículo 13 de la misma codificación, respecto de las reivindicaciones adicionales.

Notifíquese el presente oficio conforme a lo dispuesto en el numeral 5.2, literal e), del capítulo quinto del título primero de la Circular Única N° 10 de 2001.

JOSE LUIS SALAZAR LOPEZ
Director de Nuevas Creaciones (c)

El anterior requerimiento fue notificado por fijación en lista de fecha 01 ABR. 2011
adpa11

ANEXO INFORMATIVO

Presentación

El resumen debe ser claro y tan conciso como lo permita la descripción. No debe exceder de 250 palabras, debiendo contener preferentemente de 50 a 150 palabras y puede incluir fórmulas químicas y matemáticas, cuadros o figuras, en tamaño 12x12.

Contenido

El resumen debe tratar esencialmente de lo que es nuevo y aporta la invención al estado de la técnica al que pertenece. De esta manera, si la naturaleza de la invención es la modificación de un aparato, o la presentación de un procedimiento, producto o compuesto, el resumen debe enfocarse hacia la descripción técnica de la modificación.

En el caso de que el documento de patente reivindique un producto, particularmente un compuesto o componente y también contenga un procedimiento o método de preparación, éste también debe ser incluido en el resumen.

En lo que concierne a los compuestos o composiciones químicas, el resumen debe contener la naturaleza química del compuesto o de la composición, así como el campo de aplicación. El resumen debe indicar la fórmula química que mejor caracterice la invención.

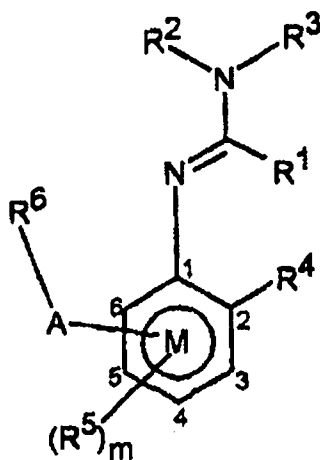
En lo que respecta a los procedimientos, el resumen debe explicar el tipo de reacción, los reactivos y las condiciones para llevar a cabo el procedimiento.

El resumen no debe contener declaraciones relativas a las ventajas asociadas a la invención.

Ejemplo:

Objeto de la Invención: Derivados de fenilamidina de fórmula (I) con aplicación como antifúngicos.

Características de la Invención: Compuestos fungicidas de fórmula (I) y sales donde: R1 es hidrógeno, alquilo, alquenilo, alquinilo, carbocíclico o heterocíclico cada uno de los cuales se encuentra sustituido; R2 y R3 son iguales o diferentes y se eligen entre: ciano, acilo, -ORa o -OSRa donde Ra es alquilo, alquenilo, alquinilo, carbociclilo o heterociclilo, o bien, R2 y R3 forman conjuntamente con el átomo al cual se unen un anillo que puede sustituirse por R4 que es alquilo, alquenilo, alquinilo, carbocíclico o heterocíclico y que pueden sustituirse por hidroxilo, mercapto, azido, nitro, halógeno, ciano, acilo. R5 es igual a la definición contemplada para R4, R6 es un anillo carbocíclico o heterocíclico opcionalmente sustituido y A es un grupo enlazante o AR6 y AR5 forman un anillo fusionado con el anillo de benceno M.

Figura característica:

Campo de aplicación: Producción de agentes antifúngicos con aplicación farmacéutica