

SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO
DIRECCIÓN DE NUEVAS CREACIONES

2020
Bogotá, D.C.,

Abogado
JUAN PABLO CADENA SARMIENTO

ASUNTO	Radicación	08 087 789
	Trámite	011
	Evento	378
	Actuación	519
	Oficio	
	Folios	5

077 26

Patente de Invención	☒	Patente de Modelo de Utilidad	☐
Vía Nacional	☐		
Vía PCT (Fase Nacional)	☒	Capítulo I	☒
		Capítulo II	☐
No. Solicitud Internacional	PCT/US2007/062644		
Fecha de Presentación Internacional	23/Febrero/2007		

Como resultado del Examen de Fondo realizado, con fundamento en el Artículo 45 de la Decisión 486 de la Comisión de la Comunidad Andina, se comunica:

1. Documentos estudiados

Descripción:	Folios 39 a 69	22/Agosto/2008
Reivindicaciones:	Folios 70 a 72	22/Agosto/2008
Dibujos:	Folios 73 a 78	22/Agosto/2008
Prioridad:	US 11 360 801	23/Febrero/2006

2. Análisis de la Prioridad

Se acepta la reivindicación de Prioridad porque: esta solicitud fue presentada dentro del plazo establecido (Art. 9 D 486) y su contenido técnico corresponde con el de la prioridad reivindicada.

3. Objeto de la invención

Título de la solicitud: "Celda EPROM acoplada a compuerta para cabezal de impresión".

El problema planteado en esta solicitud consiste en la necesidad de tener varias características de cada cartucho de impresión fácilmente identificables por un controlador y tener tal información de identificación suministrada directamente por el cartucho de impresión, para proveer información al controlador para ajustar operación de la impresora y garantizar la correcta operación. Adicionalmente, en la necesidad de proporcionar una mayor cantidad de información de identificación

sin agregar interconexiones adicionales al circuito flexible de interconexión automática o aumentar el tamaño de la matriz para proporcionar tal información de identificación.

Para resolver este problema técnico la solicitud en estudio proporciona una celda EPROM (memoria de solo lectura electrónicamente programable) acoplada a una compuerta para cabezal de impresión.

El objeto de la presente Solicitud se relaciona con la Clasificación Internacional de Patentes (CIP): B 41 J 2/85, G11B 5/127, G 11 C 16/02.

4. De la Solicitud de Patente

Reivindicaciones (Art 30 D 486, Art 22 PCT)

Se le sugiere al solicitante que coloque al frente de la característica o del elemento, el número de referencia guardando correspondencia con el capítulo descriptivo, las gráficas o dibujos y dicho capítulo reivindicatorio, con el objetivo de comprender mejor la invención al momento de hacer el análisis y distinguir los elementos de dicha invención.

La reivindicación 5 no es clara porque posee errores de digitación según el siguiente fragmento: "...la interconexión eléctrica entre la segunda terminal de control terminal del transistor de control... drenaje del transistor EPROM transistor comprenden una resistencia.". Se sugiere hacer la corrección respectiva.

La reivindicación 8 no es clara porque indica el uso que puede darse al producto reivindicado, el cual no es una característica técnica que defina a la invención. Lo anterior según el siguiente fragmento: "...para almacenar valores acumulativos.". Se sugiere hacer la aclaración respectiva.

Las reivindicaciones 9 y 10 no son claras de acuerdo con los siguientes fragmentos: "...con lo cual pueden proporcionarse señales de programación al transistor EPROM.", "...con lo cual la programación y lectura de la celda EPROM pueden controlarse por señales enviadas a través de la línea de entrada y a través de la línea de precarga, la línea selectora y la línea de datos.", que son resultados a alcanzar, no definen al dispositivo porque la invención no queda definida por el resultado a alcanzar, puesto que la reivindicación incluiría no sólo la solución propuesta por el solicitante, sino todas las alternativas presentes o futuras que lleguen a ese resultado. Se sugiere reemplazarlo por las características esenciales, estructurales o funcionales, que contribuyen a la obtención de ese efecto

5. Determinación del Estado de la Técnica

El Estado de la Técnica se determinó con base en la fecha de presentación de la solicitud de prioridad: febrero 23 de 2006 y se encontraron los siguientes documentos que anticipan el objeto de esta solicitud:

Item	Documento	Título	Fecha de Publicación
D1	US 5'773'862	Floating gate FPGA cell with separated select device	30/Junio/1998
D2	US 6'155'664	Off-Carrier ink jet print supply with memory	05/Diciembre/200

D1<http://www.google.com/patents/US5773862> divulga (Pág.1 resumen) una porción programable de una celda FPGA de un circuito integrado. La porción programable tiene un transistor EPROM y un transistor de selección con la compuerta del transistor de selección conectada a la compuerta de control del transistor EPROM.

D2<http://www.google.com/patents/US6155664> divulga (Pág. 1 resumen) una memoria para un cabezal de impresión de una impresora de chorro de tinta.

6. Examen de Patentabilidad(Art 14 D486)

Nivel Inventivo (Art18 D486)

La reivindicación 1 consiste en una celda EPROM en un circuito de control de un cabezal de impresión para una impresora de chorro de tinta, circuito de control que tiene un sustrato semiconductor, una y sólo una capa de silicio policristalino dispuesta encima del sustrato semiconductor y una capa conductora dispuesta encima de la capa de silicio policristalino, celda EPROM que comprende:

- Un transistor de control, con una compuerta flotante que comprende una porción de la capa de silicio policristalino;
- Un transistor EPROM, con una compuerta flotante que comprende una porción de la capa de silicio policristalino; y
- Una interconexión eléctrica, que comprende una porción de la capa conductora, interconectando la compuerta flotante del transistor de control y la compuerta flotante del transistor EPROM.

Comparación de las características técnicas **esenciales**, con las del Estado de la Técnica:

Características esenciales	D1	D2
Celda EPROM en un circuito de control de un cabezal de impresión de una impresora de chorro de tinta	No se menciona	La memoria del cabezal de impresión de la impresora de chorro de tinta es del tipo de memoria borrrable y programable de sólo lectura (EPROM) (Resumen, Col. 17 Línea 66 a Col. 18 Línea 3).
Circuito de control que tiene un sustrato semiconductor, una sólo capa de silicio policristalino dispuesto encima del sustrato semiconductor. Una capa conductora dispuesta encima de la capa de silicio policristalino	Un circuito integrado que comprende una región de tipo dopante en un sustrato, una compuerta flotante sobre una región de primer canal, dicha región separando la primera y segunda regiones dopantes (Col. 8 Líneas 10 a 20). En donde una sólo capa de silicio policristalino comprende las compuertas de control y del transistor (Col. 8 Líneas 34 a 36).	No se menciona
Un transistor de control, con una compuerta flotante que comprende una porción de la capa de silicio policristalino	En donde una sólo capa de silicio policristalino comprende las compuertas de control y del transistor (Col. 8 Líneas 34 a 36).	No se menciona
Un transistor EPROM, con una compuerta flotante que comprende una porción de la capa de silicio policristalino	En donde una sólo capa de silicio policristalino comprende las compuertas de control y del transistor (Col. 8 Líneas 34 a 36).	No se menciona

Una interconexión eléctrica que comprende una porción de la capa conductora interconectando la compuerta flotante del transistor de control y la compuerta flotante del transistor EPROM	Una compuerta de transistor de selección sobre una región de segundo canal, dicha región separando las regiones de tipo dopante, dicha compuerta de transistor de selección conectado a dicha compuerta del transistor de control (Col. 8 Líneas 22 a 29).	No se menciona
--	--	----------------

Los documentos D1 y D2 se consideran el estado de la técnica cercano a la invención definida en la reivindicación 1 porque divulgan una memoria del cabezal de impresión de una impresora de chorro de tinta que es del tipo de memoria borrrable y programable de sólo lectura (EPROM) (Resumen, Col. 17 Línea 66 a Col. 18 Línea 3), un circuito integrado que comprende una región de tipo dopante en un sustrato, una compuerta flotante sobre una región de primer canal, dicha región separando la primera y segunda regiones dopantes (Col. 8 Líneas 10 a 20). En donde una sólo capa de silicio policristalino comprende las compuertas de control y del transistor (Col. 8 Líneas 34 a 36), y una compuerta de transistor de selección sobre una región de segundo canal, dicha región separando las regiones de tipo dopante, dicha compuerta de transistor de selección conectado a dicha compuerta del transistor de control (Col. 8 Líneas 22 a 29).

La diferencia entre la invención, definida en la reivindicación 1 y el dispositivo de D1 es la distinción de que el dispositivo es usado en un cabezal de impresión de una impresora de chorro de tinta.

La diferencia entre la invención, definida en la reivindicación 1 y el dispositivo de D2 consiste en la especificación y en la disposición de los elementos constitutivos de la memoria EPROM.

El efecto que logra el incluir la distinción de que el dispositivo es usado en un cabezal de impresión de una impresora de chorro de tinta es que el uso de la memoria EPROM es delimitado para el tipo de impresora de chorro de tinta.

Por lo tanto, el problema técnico objetivo que pretende resolver esta invención se puede formular así, cómo modificar el dispositivo conocido en D1 para que el uso de la memoria EPROM sea delimitado para el tipo de impresora de chorro de tinta.

Sin embargo, el uso de la memoria EPROM para el tipo de impresora de chorro de tinta, ya está divulgada en el documento D2 que se refiere a una memoria del cabezal de impresión de una impresora de chorro de tinta que es del tipo de memoria borrrable y programable de sólo lectura (EPROM) (Resumen, Col. 17 Línea 66 a Col. 18 Línea 3).

En consecuencia, la persona del oficio normalmente versada en la materia, incluiría la utilización de la memoria EPROM para el tipo de impresora de chorro de tinta de D5 en el dispositivo de D1 para llegar así al objeto de la reivindicación 1 de la solicitud. Por lo cual se considera obvia.

Conclusión:

La reivindicación 1 cumple el requisito de novedad (Art. 16), pero no cumple con el requisito de nivel inventivo (Art. 18).

Las reivindicaciones dependientes 2 y 8 no mencionan alguna característica que haga inventivo al dispositivo de la reivindicación 1, por lo cual se considera que no

son inventivas.

De acuerdo al análisis anterior, las reivindicaciones dependientes son afectadas por nivel inventivo por las razones dadas a continuación:

D1 revela además que el transistor interconectado tiene una primera y segunda fuentes/drenajes conectadas al primero y segundo nodos del circuito, respectivamente (Col. 8 Líneas 49 a 55), afectando el nivel inventivo de la reivindicación 2; y que la compuerta flotante del transistor es responsable de la cantidad de carga del transistor y de su carga de programación (Col. 8 Líneas 49 a 55), afectando el nivel inventivo de la reivindicación 8.

Las reivindicaciones dependientes 3 a 7 y 9 a 10 no se encuentran divulgadas en el Estado de la Técnica, por lo tanto cumplen con los requisitos del Art. 16 y el Art. 18 de la Decisión 486.

7. Conclusión

Los requisitos de Patentabilidad de la presente Solicitud están afectados así:

Item	Documento	Reivindicaciones afectadas	Requisito que afecta
D1	US 5'773'862	1, 2 y 8	Nivel Inventivo
D2	US 6'155'664	1, 2 y 8	Nivel Inventivo

En cumplimiento del artículo 45 de la Decisión 486 de la Comisión de la Comunidad Andina, se le indica que debe dar respuesta dentro del término de sesenta (60) días contados a partir de la fecha de notificación de la presente comunicación. En caso de no dar respuesta al presente requerimiento, o si a pesar de la respuesta subsistieran los impedimentos para la concesión, se denegará la patente.

Se invita al solicitante se sirva indicar, si así lo considera, su renuncia al término faltante para sesenta (60) días y presentarla por escrito.

Notifíquese el presente oficio conforme a lo dispuesto en el numeral 5.2, literal e), del capítulo quinto del título primero de la Circular Única No. 10 de 2001.


JOSÉ LUIS SALAZAR LÓPEZ
Director de Nuevas Creaciones (C)

El anterior requerimiento fue notificado por fijación en lista, de fecha 13 MAYO 2012

Realizado por: Angélica María Ramírez 
Revisado por: Rosa Patricia Téllez 