



No. 08-087789- -00005-0000

Fecha: 2012-08-14 16:33:30 Dep. 2020 DIR.NUEVASCR
Tra. 11 PATENTEIYII Eve: 378 FASENACIONALI
Act. 523 RESPUESTA Folios: 6

As. 108191

Señor

DIRECTOR DIVISIÓN DE NUEVAS CREACIONES
SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO

E.

S.

D.

REF: Expediente No. 08 – 087789 solicitud de patente de invención a favor de **HEWLETT – PACKARD DEVELOPMENT COMPANY, L.P.**
Título: **CELDA EPROM ACOPLADA A COMPUERTA PARA CABEZAL DE IMPRESIÓN.**

RESPUESTA A EXAMEN DE FONDO

JUAN PABLO CADENA SARMIENTO, portador de la tarjeta profesional No. 57.492 del C.S.J., obrando como apoderado de la sociedad solicitante me permito dar respuesta al oficio número 7726 relacionado con la patentabilidad de la presente invención y notificado por fijación en lista el 16 de Mayo de 2012.

Con el ánimo de subsanar las objeciones planteadas por el señor Examinador, me permito presentar un nuevo pliego reivindicatorio de 1 – 9 reivindicaciones, en donde no se amplía en ningún momento la materia inicialmente divulgada y encuentra entero sustento en la descripción original.

Reivindicaciones

Hemos incluido en el nuevo pliego reivindicatorio los números de referencia identificando cada elemento de la invención, con el fin de favorecer la claridad de las reivindicaciones. También se corrigió el error de digitación en la antigua reivindicación 5, nueva reivindicación 4, corrigiendo así la falta de claridad.

Se ha modificado la redacción de las reivindicaciones 8, 9 y 10 del anterior pliego, que corresponden a las nuevas reivindicaciones 7, 8 y 9 respectivamente, de tal forma que no se pueda interpretar en ellas ningún uso o ventaja de la invención. No obstante esta modificación, deseamos resaltar que en ningún momento se hace alusión a usos sino que por el contrario se definen las características **técnico-funcionales** de la celda EPROM lo cual es permitido en el lenguaje de las reivindicaciones.

La nueva redacción de dichas reivindicaciones expresa claramente la funcionalidad de los elementos de la invención, característica que permite definir la relación estructural entre componentes, lo que representa una característica esencial de la invención. Una persona versada en la materia podrá definir la configuración específica de los componentes debido a la relación estructural especificada en las nuevas reivindicaciones.

Nivel Inventivo

En primer lugar, deseamos aclarar que el problema técnico a ser resuelto por la presente invención es: "¿Cómo incluir una celda EPROM en un circuito de control de un cabezal de impresión en el mismo circuito integrado (sin añadir un chip adicional) que no requiera la adición de capas adicionales para evitar el aumento en la complejidad o el costo de dicho circuito integrado?" Para resolver este problema técnico, se provee una celda EPROM que comprende una y solo una capa de silicio policristalino.

Por su parte, el documento D1 se refiere a un arreglo de puertas lógicas programable de campo (FPGA), que es un elemento drásticamente diferente a una celda EPROM. En primer lugar, un FPGA es mucho más complicado que una celda EPROM, esto se puede evidenciar en primera instancia en sus funciones: la celda EPROM únicamente almacena datos binarios en transistores EPROM, mientras que un FPGA cumple funciones de puerta lógica, sistema combinacional o incluso puede formar chips enteros de procesamiento. Un FPGA tiene transistores EPROM como uno de sus múltiples componentes, mientras que una celda EPROM contiene únicamente transistores EPROM y las conexiones entre ellos.

Como consecuencia de lo anteriormente explicado, consideramos que D1 no corresponde al estado de la técnica de la presente invención, debido a que una persona versada en la materia, al intentar simplificar una celda EPROM de acuerdo al problema técnico resuelto por la presente invención, al documento D1, que enseña un dispositivo más complejo y con muchos más elementos.

En segundo lugar, hemos notado que las enseñanzas del documento D1 son contrarias a la solución provista por la presente invención de acuerdo a lo que explicamos a continuación:

La presente invención presenta una celda EPROM que comprende una y solo una capa de silicio policristalino. Esto posibilita la inclusión de dicha celda en el circuito de control de un cabezal de impresión sin necesidad de agregar capas adicionales, ni de proveer un chip aparte. Esto se ilustra en la figura 7 de la presente solicitud.

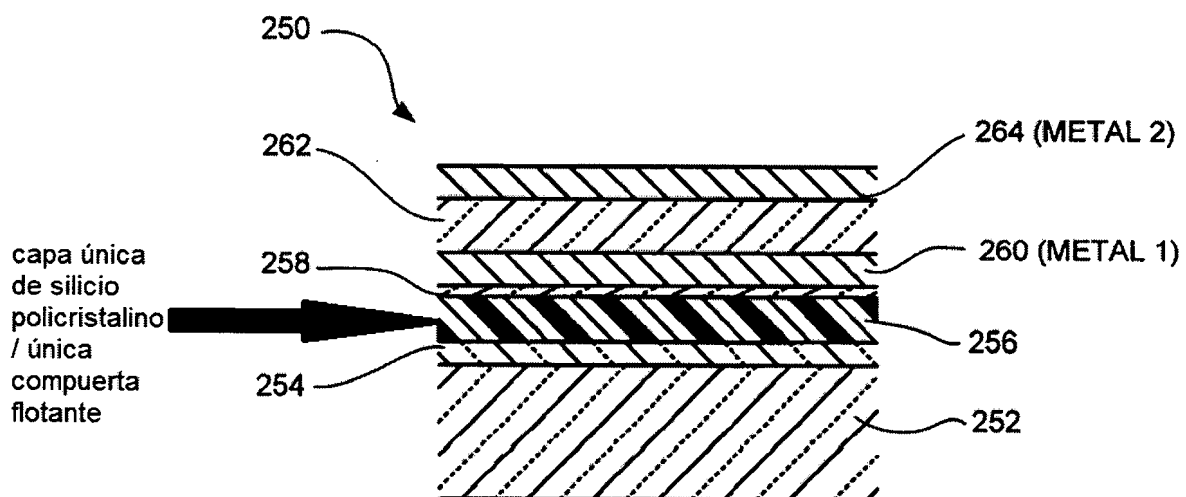
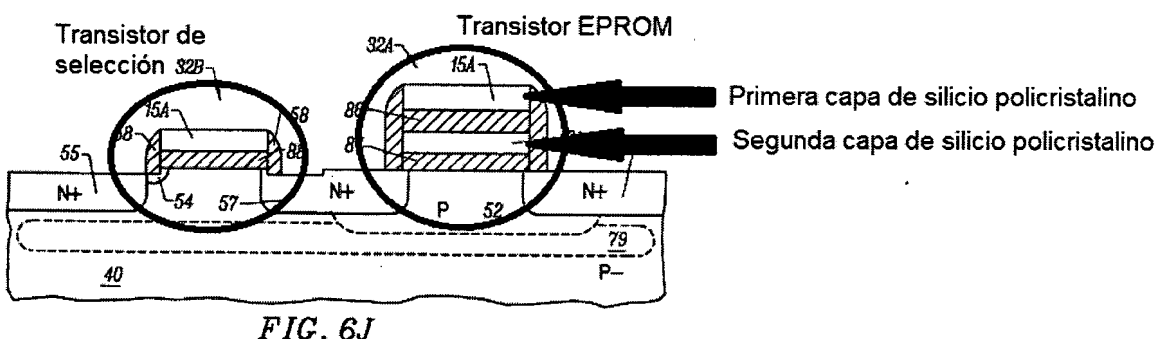
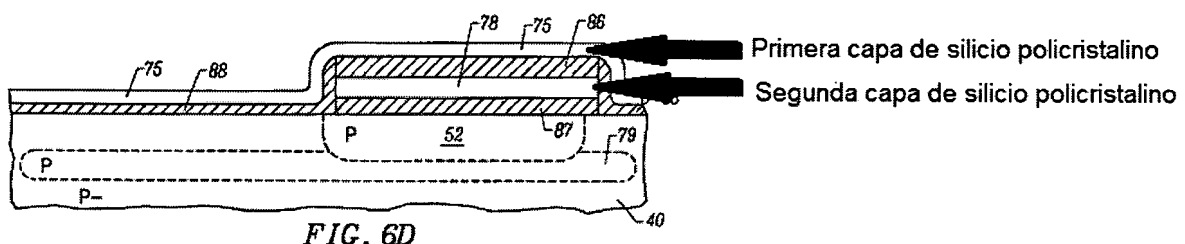


Figura 7 de la presente solicitud

Por el contrario, el documento D1 enseña un transistor EPROM con dos capas de silicio policristalino, que corresponde a la construcción tradicional de los transistores EPROM en el estado de la técnica. Las figuras 6A a 6J del documento D1 muestran el proceso de construcción del transistor EPROM (32A) junto a un transistor de selección (32B). a continuación mostramos las figuras 6D y 6J de D1 que ilustran lo anterior claramente.



Figuras 6D y 6J de D1

El documento D2 enseña un cabezal de impresión de una impresora de chorro de tinta que comprende una memoria EPROM (12). Sin embargo, dicho documento no especifica la construcción de dicha memoria (12). Así, el documento D2 no enseña ni sugiere un transistor EPROM con una y solo una capa de silicio policristalino.

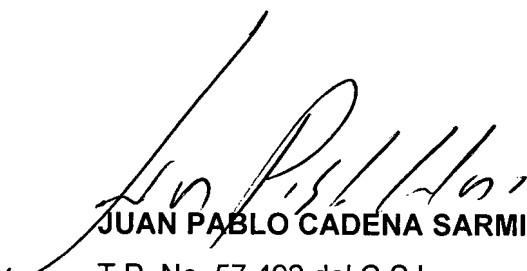
Como consecuencia de lo anterior, no existe ninguna posible combinación de los documentos D1 y D2 que enseñe la característica esencial de la reivindicación 1: *"una y sólo una capa de silicio policristalino"*, característica que permite resolver el problema técnico en cuestión.

No obstante lo anterior, hemos incluido el contenido de la reivindicación 4 del anterior pliego reivindicatorio en la nueva reivindicación 1. El señor examinador reconoció la novedad y el nivel inventivo de la anterior reivindicación 4 debido a que ésta no se encuentra divulgada en el estado de la técnica, por esta razón, junto con las razones explicadas anteriormente, la nueva reivindicación 1 es novedosa e inventiva sobre el estado de la técnica. Las nuevas reivindicaciones 2 a 9 son también novedosas e inventivas en virtud de su dependencia directa o indirecta a la reivindicación 1.

En vista de lo anteriormente expuesto, respetuosamente solicitamos el retiro de las objeciones de la presente solicitud y la concesión del privilegio solicitado, ya que en opinión del solicitante cumple con todos los requisitos establecidos en la decisión 486.

Del Señor Director

Atentamente,


JUAN PABLO CADENA SARMIENTO

T.P. No. 57.492 del C.SJ.

C.C. 80.410.337 de Usaquén

Calle 70 A No. 4 - 41

REIVINDICACIONES

1. Una celda EPROM en un circuito de control de un cabezal de impresión (22) para una impresora de chorro de tinta, circuito de control que tiene un sustrato semiconductor (254), una y sólo una capa de silicio policristalino (256) dispuesta encima del sustrato semiconductor (254) y una capa conductora (260) dispuesta encima de la capa de silicio policristalino (256), celda EPROM que comprende:

un transistor de control (272), con una compuerta flotante (280) que comprende una porción de la capa de silicio policristalino (256);

un transistor EPROM (274), con una compuerta flotante (282) que comprende una porción de la capa de silicio policristalino (256); y

una interconexión eléctrica, que comprende una porción de la capa conductora (260), interconectando la compuerta flotante (280) del transistor de control (272) y la compuerta flotante (282) del transistor EPROM (274);

en donde el transistor de control (272) comprende una primera terminal de control (276) y una segunda terminal de control (278), y el transistor EPROM (274) comprende un drenaje (284), y comprende además una interconexión eléctrica entre la segunda terminal de control (278) del transistor de control (272) y el drenaje (284) del transistor EPROM (274).

2. Una celda EPROM de acuerdo con la reivindicación 1, que comprende además una interconexión eléctrica entre las terminales de control primera (276) y segunda (278).

3. Una celda EPROM de acuerdo con la reivindicación 2, en donde la interconexión eléctrica entre las terminales de control primera (276) y segunda (278) comprende una resistencia (277).

4. Una celda EPROM de acuerdo con la reivindicación 1, en donde la interconexión eléctrica entre la segunda terminal de control (278) del transistor de control (272) y el drenaje (284) del transistor EPROM (274) comprende una resistencia (283).

5. Una celda EPROM de acuerdo con la reivindicación 1, en donde el transistor de control (272) comprende además una interconexión eléctrica entre las terminales de control primera (276) y segunda (278) del transistor de control (272) y el drenaje (284) del transistor EPROM (274).

6. Una celda EPROM de acuerdo con la reivindicación 5, en donde la interconexión eléctrica entre las terminales primera (276) y segunda (278) del transistor de control (272) y el drenaje (284) del transistor EPROM (274) incluye una resistencia.

7. Una celda EPROM de acuerdo con la reivindicación 1, en donde una carga de programación aplicada a la compuerta flotante (282) del transistor EPROM (274) es acumulativa, de modo que la celda EPROM puede cargarse sucesivamente almacenando valores acumulativos.

8. Una celda EPROM de acuerdo con la reivindicación 1, en donde el transistor de control (272) incluye una conexión de drenaje, y el transistor EPROM (274) incluye una conexión fuente, y comprende además una línea de entrada (308), conectada a la conexión de drenaje del transistor de control (272), a través de la cual se proporcionan señales de programación al transistor EPROM (274).

9. Una celda EPROM de acuerdo con la reivindicación 8, que comprende además un transistor de mando (106), con un drenaje (284) conectado a la fuente del transistor EPROM (274), asociándose una compuerta del transistor de mando (106) con una línea de pre-carga (90), una línea selectora (92), y una línea de datos de un arreglo de celdas de encendido (94), a través de las cuales se envían señales que controlan la programación y lectura de la celda EPROM.