

GENERADOR DE RELOJ MEDIANTE SÍNTESIS DIGITAL

REIVINDICACIONES

- 5
- 10
- 15
- 20
- 25
- 30
- 35
1. Generador de reloj mediante síntesis digital CARACTERIZADO por Osciladores en anillo (1); Interpoladores de fase (2); Detector Bang-Bang de fase (3); Circuito de voto mayor (4); Elemento con ganancia proporcional (5); Elemento con ganancia integral (6); Acumulador integral (7); Acumulador de fase (8); Selector (9).
2. Generador de reloj mediante síntesis digital de acuerdo con la reivindicación 1 CARACTERIZADO porque cada elemento cumple la función de:
- a. Osciladores en anillo (1): Generar una oscilación sostenida cuya fase y frecuencia van a ser controladas por un lazo de realimentación.
- b. Interpoladores de fase (2): Variar la fase de la oscilación producida por el Oscilador de anillo (1) en función de la salida del Acumulador de fase (8).
- c. Detector Bang-Bang de fase (3): Determinar si la salida del Interpolador de fase (2) está atrasada o adelantada con respecto a la señal de referencia.
- d. Circuito de voto mayor (4): Generar una señal adelanto/atraso efectiva mediante la evaluación de una función de voto mayoritario (MJV), la cual ponderará N muestras distintas proveniente del Detector Bang-Bang de fase (3).
- e. Elemento con ganancia proporcional (5): Escalar por un factor constante k_p la salida del circuito de voto mayor (4).
- f. Elemento con ganancia integral (6): Escalar por un factor constante k_i la salida del circuito de voto mayor (4).
- g. Acumulador integral (7): Integrar o acumular la señal de salida del Elemento con ganancia integral (6).
- h. Acumulador de fase (8): Integrar o acumular la señal resultante de la suma de la salida del Elemento con ganancia proporcional (5) y el Acumulador integral (7)
- i. Selector (9): Seleccionar si a señal de entrada al Dectector Bang-Bang de fase (3) corresponde a la salida del primer Oscilador de anillo (1) o a la salida del segundo Oscilador de anillo (1).

3. Proceso de ejecución del generador de reloj mediante síntesis digital
CARACTERIZADO por las siguientes etapas:

- a. Generar una oscilación sostenida mediante un Oscilador de anillo (1),
cuya frecuencia será controlada por los lazos de realimentación.
- 5 b. Ajustar el circuito selector para que transmita al Detector Bang Bang de
fase (3) la oscilación producida por el primer o segundo Oscilador de
anillo (1).
- c. Comparar mediante el Detector Bang Bang de fase (3) la fase de la
oscilación generada por alguno de los Osciladores de anillo (1) con la
10 fase de la señal de referencia, y determinar si las señales están
atrasadas o adelantas respecto a la referencia.
- d. Calcular a través del Circuito de voto mayor (4) una señal de
adelanto/atraso efectiva mediante el sensado y ponderación de N
muestras distintas provenientes del Detector Bang Bang de fase (3).
- 15 e. Escalar en un factor k_p y k_i la señal de salida del Circuito de voto mayor
(4) mediante los Elementos de ganancia proporcional (5) y ganancia
integral (6) respectivamente.
- f. Acumular o integrar la señal de salida del Elemento de ganancia integral
(6) mediante un Acumulador integral (7).
- 20 g. Acumular o integrar la suma de las señales de salida del Acumulador
integral (7) y del Elemento de ganancia proporcional (5), mediante un
Acumulador de fase (8).
- h. Modificar la fase de las oscilaciones producidas por los Osciladores de
anillo (1) mediante los Interpoladores de fase (2), y en función de la
25 señal de salida del Acumulador de fase (8).