

PERFORACIÓN Y ESTRUCTURA DE CÓDIGO DE COMPROBACIÓN DE PARIDAD DE BAJA DENSIDAD (LDPC) MEJORADAS

REFERENCIA CRUZADA A SOLICITUDES RELACIONADAS Y REIVINDICACIÓN DE PRIORIDAD

[0001] Esta solicitud reivindica la prioridad a la Solicitud U.S. No. 15/593.035, presentada el 11 de mayo de 2017, que reivindica el beneficio y la prioridad a la Solicitud de Patente Provisoria U.S. No. de Serie 62/335.163, presentada el 12 de mayo de 2016, incorporadas en la presente por referencia en su totalidad, a todos los efectos aplicables.

CAMPO TÉCNICO

[0002] Ciertos aspectos de la tecnología discutidos a continuación generalmente se refieren a comunicaciones inalámbricas y a la detección y/o corrección de errores en datos binarios y, más particularmente, a métodos y aparatos para mejorar la perforación y la estructura de código de comprobación de paridad de baja densidad (LDPC). Ciertos aspectos pueden permitir un mejor rendimiento de los códigos de LDPC perforados.

INTRODUCCIÓN

[0003] Los sistemas de comunicación inalámbricos están ampliamente desplegados para proporcionar diversos tipos de comunicaciones, tal como comunicación por voz, video, datos, mensajería, transmisiones, y más. Estos sistemas pueden emplear tecnologías de acceso múltiple capaces de soportar la comunicación con múltiples usuarios al compartir los recursos del sistema disponibles (por ejemplo, ancho de banda y potencia de transmisión). Los ejemplos de tales sistemas de acceso múltiple incluyen sistemas de acceso múltiple por división de código (CDMA), sistemas de acceso múltiple por división de tiempo (TDMA), sistemas de CDMA síncronos por división de tiempo (TD-SCDMA), sistemas de acceso múltiple por división de frecuencia (FDMA), sistemas FDMA de portadora única (SC-FDMA), sistemas de evolución a largo plazo (LTE) de Proyecto de Asociación de Tercera Generación (3GPP), sistemas de LTE Avanzado (LTE-A), y sistemas de acceso múltiple por división de frecuencia ortogonal (OFDMA).

[0004] Las tecnologías de acceso múltiple se han adoptado en diversos estándares de telecomunicaciones para proporcionar un protocolo común que permite a diferentes dispositivos de comunicación inalámbrica comunicarse en un nivel municipal, nacional,

regional y global. Un ejemplo de un estándar de telecomunicaciones emergentes es nueva radio (NR), por ejemplo, acceso de radio 5G. NR es un conjunto de mejoras al estándar móvil LTE promulgado por el 3GPP. Está diseñado para soportar un mejor acceso a Internet de banda ancha móvil mediante la mejora de la eficiencia espectral, reducción de costos, mejora de servicios, haciendo uso de un nuevo espectro, y una mejor integración con otros estándares abiertos utilizando OFDMA con un prefijo cíclico (CP) en el enlace descendente (DL) y en el enlace ascendente (UL) así como el soporte de formación de haces, de tecnología de antena de múltiples entradas y múltiples salidas (MIMO), y agregación de portadora.

[0005] Generalmente, un sistema de comunicación inalámbrica de acceso múltiple puede soportar simultáneamente la comunicación para múltiples nodos inalámbricos. Cada nodo comunica con una o más estaciones base a través de transmisiones en los enlaces directos e inversos. El enlace directo (o enlace descendente) se refiere a un enlace de comunicación desde las estaciones base a los nodos, y el enlace inverso (o enlace ascendente) se refiere a un enlace de comunicación desde los nodos a las estaciones base. Los enlaces de comunicaciones pueden establecerse a través de un sistema de entrada única y salida única, múltiples entradas y salida única, o múltiples entradas y múltiples salidas (MIMO).

[0006] Un sistema de comunicación inalámbrica de acceso múltiple puede incluir un número de estaciones base (BS), donde cada una soporta comunicación de forma simultánea para múltiples dispositivos de comunicación, también denominados equipo de usuario (UE). En una red de LTE o LTE-A, un conjunto de una o más estaciones base puede definir un NodoB e (eNB). En otros ejemplos (por ejemplo, en una red de próxima generación, NR, o 5G), un sistema de comunicación inalámbrica de acceso múltiple puede incluir una serie de unidades distribuidas (DU) (por ejemplo, unidades de extremo (EU), nodos de extremo (EN), cabezales de radio (RH), cabezales de radio inteligentes (SRH), puntos de recepción y transmisión (TRP), etc.) en comunicación con un número de unidades centrales (CU) (por ejemplo, nodos centrales (CN), controladores de nodos de acceso (ANC), etc.), donde un conjunto de uno o más DU, en comunicación con una CU, puede definir un nodo de acceso (por ejemplo, una BS, un NR BS, un 5G BS, un NB, un eNB, NR NB, un 5G NB, un punto de acceso (AP), un nodo de red, un gNB, un TRP, etc.). Un BS, AN, o DU puede comunicarse con un UE o un conjunto de UE en canales de enlace descendente (por ejemplo, para transmisiones desde una BS o a un UE) y los canales de enlace ascendente (por ejemplo, para las transmisiones desde un UE a un BS, AN, o DU).

[0007] Los valores binarios (por ejemplo, unos y ceros), se utilizan para representar y comunicar diversos tipos de información, tal como video, audio, información estadística, etc. Desafortunadamente, durante el almacenamiento, transmisión y/o procesamiento de datos binarios, involuntariamente pueden introducirse errores; por ejemplo, un “1” puede cambiarse a un “0” o viceversa.

[0008] Generalmente, en el caso de transmisión de datos, un receptor observa cada bit recibido en la presencia de ruido o distorsión y sólo se obtiene una indicación del valor del bit. Bajo estas circunstancias, los valores observados se interpretan como una fuente de bits “soft”. Un bit de soft indica una estimación preferida del valor del bit (por ejemplo, un 1 o un 0), junto con una indicación de la fiabilidad de la estimación. Mientras que el número de errores puede ser relativamente bajo, incluso un pequeño número de errores o nivel de distorsión puede resultar en datos inutilizables o, en el caso de errores de transmisión, puede requerir la retransmisión de los datos. Para proporcionar un mecanismo para comprobar si hay errores y, en algunos casos, corregir errores, los datos binarios pueden codificarse para introducir la redundancia cuidadosamente diseñada. La codificación de una unidad de datos produce lo que se conoce comúnmente como una palabra de código. Debido a su redundancia, una palabra de código a menudo incluirá más bits que la unidad de entrada de datos de la que se produce la palabra de código.

[0009] Se añaden bits redundantes por un codificador para el flujo de bits transmitidos para crear una palabra de código. Cuando las señales que surgen de las palabras de código transmitidas son recibidas o procesadas, la información redundante incluida en la palabra de código como se observa en la señal se puede utilizar para identificar y/o corregir errores o para eliminar la distorsión de la señal recibida a fin de recuperar la unidad de datos original. Tal comprobación y/o corrección de errores puede implementarse como parte de un proceso de decodificación. En ausencia de errores, o en el caso de errores corregibles o distorsión, la decodificación se puede utilizar para recuperar la unidad de datos original codificada, de los datos de origen que se están procesando. En el caso de errores irre recuperables, el proceso de decodificación puede producir alguna indicación de que los datos originales no pueden recuperarse completamente. Tales indicaciones de fallo de decodificación pueden iniciar la retransmisión de los datos. A medida que aumenta el uso de líneas de fibra óptica para la comunicación de datos y la velocidad a la cual los datos pueden ser leídos desde y almacenados en dispositivos de almacenamiento de datos (por ejemplo, unidades de disco, cintas, etc.), existe una creciente necesidad de un uso eficiente de

almacenamiento de datos y capacidad de transmisión, y también de capacidad de codificar y decodificar datos a velocidades elevadas.

BREVE SÍNTESIS

[0010] A continuación, se sintetizan algunas características de la presente divulgación para proporcionar una comprensión básica de la tecnología discutida. Esta síntesis no es una visión general extensa de todos los aspectos contemplados de la divulgación, y no está destinada ni para identificar elementos clave o críticos de todos los aspectos de la divulgación ni para delinear el alcance de cualquiera o de todos los aspectos de la divulgación. Su único propósito es presentar algunos conceptos de uno o más aspectos de la divulgación en forma sintetizada como un preludio a la descripción más detallada que se presenta más adelante. Después de considerar esta discusión, y particularmente después de leer la sección titulada “Descripción Detallada” se comprenderá cómo las características de la presente divulgación proporcionan ventajas que incluyen la mejora de las comunicaciones entre puntos de acceso y estaciones en una red inalámbrica.

[0011] Aunque la eficiencia de codificación y altas velocidades de datos son importantes, para que un sistema de codificación y/o decodificación sea práctico para el uso en un amplio rango de dispositivos (por ejemplo, dispositivos de consumidores), también es importante que los codificadores y/o decodificadores puedan implementarse a un costo razonable.

[0012] A medida que la demanda de acceso de banda ancha móvil sigue aumentando, existe una necesidad de nuevas mejoras en la tecnología de NR. Preferiblemente, estas mejoras deben ser aplicables a otras tecnologías de acceso múltiple y estándares de telecomunicaciones que emplean estas tecnologías. Una de las áreas para las mejoras es el área de codificación/decodificación, aplicable a NR. Por ejemplo, técnicas para códigos de LDPC de alto rendimiento para NR son deseables.

[0013] Ciertos aspectos de la presente divulgación se refieren en general a métodos y aparatos para la perforación mejorada de códigos de comprobación de paridad de baja densidad (LDPC). Los sistemas de comunicación a menudo necesitan funcionar a velocidades diferentes. Los códigos de LDPC son una opción para una implementación única que proporciona codificación y decodificación a velocidades diferentes. Por ejemplo, los códigos de LDPC de mayor velocidad pueden generarse mediante la perforación de códigos de LDPC de menor velocidad.

[0014] Ciertos aspectos de la presente divulgación proporcionan un método para comunicaciones inalámbricas que se pueden realizar por un dispositivo de transmisión.

El método incluye generalmente codificar un conjunto de bits de información con base en un código de LDPC para producir una palabra de código, el código de LDPC definido por una matriz de base que tiene un primer número de nodos variables y un segundo número de nodos de comprobación; perforar la palabra de código de acuerdo con un patrón de perforación diseñado para perforar bits correspondientes a al menos dos de los nodos variables para producir una palabra de código perforada; añadir al menos un bit de paridad adicional para los al menos dos nodos variables perforados; y transmitir la palabra de código perforada.

[0015] Ciertos aspectos de la presente divulgación proporcionan un aparato para comunicaciones inalámbricas, tal como un dispositivo de transmisión. El aparato incluye generalmente medios para codificar un conjunto de bits de información con base en un código de LDPC para producir una palabra de código, el código de LDPC definido por una matriz de base que tiene un primer número de nodos variables y un segundo número de nodos de comprobación; medios para perforar la palabra de código de acuerdo con un patrón de perforación diseñado para perforar bits correspondientes a al menos dos de los nodos variables para producir una palabra de código perforada; medios para añadir al menos un bit de paridad adicional para los al menos dos nodos variables perforados; y medios para transmitir la palabra de código perforada.

[0016] Ciertos aspectos de la presente divulgación proporcionan un aparato para comunicaciones inalámbricas, tal como un dispositivo de transmisión. El aparato incluye generalmente al menos un procesador acoplado con una memoria y configurado para codificar un conjunto de bits de información con base en un código de LDPC para producir una palabra de código, el código de LDPC definido por una matriz de base que tiene un primer número de nodos variables y un segundo número de nodos de comprobación; perforar la palabra de código de acuerdo con un patrón de perforación diseñado para perforar bits correspondientes a al menos dos de los nodos variables para producir una palabra de código perforada; y añadir al menos un bit de paridad adicional para los al menos dos nodos variables perforados. El aparato incluye un transmisor configurado para transmitir la palabra de código perforada.

[0017] Ciertos aspectos de la presente divulgación proporcionan un medio legible por computadora que tiene código ejecutable por computadora almacenado en el mismo. El código ejecutable por computadora incluye generalmente código para codificar un conjunto de bits de información con base en un código de LDPC para producir una palabra de código, el código de LDPC definido por una matriz de base que tiene un

primer número de nodos variables y un segundo número de nodos de comprobación; un código para perforar la palabra de código de acuerdo con un patrón de perforación diseñado para perforar bits correspondientes a al menos dos de los nodos variables para producir una palabra de código perforada; un código para añadir al menos un bit de paridad adicional para los al menos dos nodos variables perforados; y un código para transmitir la palabra de código perforada.

[0018] Otros aspectos, características y realizaciones de la presente divulgación serán evidentes para aquellos con experiencia en la técnica, al revisar la siguiente descripción de aspectos de ejemplo específicos de la presente divulgación en conjunción con las figuras adjuntas. Si bien las características de la presente divulgación pueden discutirse en relación con ciertos aspectos y las figuras a continuación, todos los aspectos de la presente divulgación pueden incluir una o más de las características ventajosas descritas en la presente. En otras palabras, aunque uno o más aspectos pueden discutirse como teniendo ciertas características ventajosas, una o más de tales características también pueden utilizarse de acuerdo con los diversos aspectos de la divulgación discutidos en la presente. De manera similar, si bien los aspectos ejemplares pueden discutirse a continuación como realizaciones de dispositivo, sistema, o método, debe comprenderse que tales realizaciones de ejemplo pueden implementarse en diversos dispositivos, sistemas, y métodos.

BREVE DESCRIPCIÓN DE LAS FIGURAS

[0019] De modo que la manera en que las características citadas con anterioridad en la presente divulgación se puedan comprender con más detalles, una descripción más particular, que se sintetiza brevemente con anterioridad, puede hacer referencia a aspectos, algunos de los cuales se ilustran en las figuras adjuntas. Sin embargo, las figuras adjuntas ilustran sólo ciertos aspectos típicos de la presente divulgación y que, por lo tanto, no se consideran limitativas de su alcance, dado que la descripción puede admitir otros aspectos igualmente eficaces.

[0020] La FIG. 1 es un diagrama de bloques que ilustra un ejemplo de red de comunicación inalámbrica, de acuerdo con ciertos aspectos de la presente divulgación.

[0021] La FIG. 2 es un diagrama de bloques que ilustra un ejemplo de la arquitectura lógica de una red de acceso de radio distribuida (RAN), de acuerdo con ciertos aspectos de la presente divulgación.

[0022] La FIG. 3 es un diagrama que ilustra un ejemplo de arquitectura física de una RAN distribuida, de acuerdo con ciertos aspectos de la presente divulgación.

[0023] La FIG. 4 es un diagrama de bloques que ilustra un diseño de una estación base (BS) de ejemplo y un equipo de usuario (UE), de acuerdo con ciertos aspectos de la presente divulgación.

[0024] La FIG. 5 es un diagrama que muestra ejemplos para la implementación de una pila de protocolos de comunicación, de acuerdo con ciertos aspectos de la presente divulgación.

[0025] La FIG. 6 ilustra un ejemplo de una subtrama centrada en enlace descendente (DL), de acuerdo con ciertos aspectos de la presente divulgación.

[0026] La FIG. 7 ilustra un ejemplo de una subtrama centrada en enlace ascendente (UL), de acuerdo con ciertos aspectos de la presente divulgación.

[0027] La FIG. 8 es una representación gráfica de un código de comprobación de paridad de baja densidad (LDPC) de ejemplo, de acuerdo con ciertos aspectos de la presente divulgación.

[0028] La FIG. 8A es una representación de matriz del código de LDPC de ejemplo de la FIG. 8, de acuerdo con ciertos aspectos de la presente divulgación.

[0029] La FIG. 9 es una representación gráfica de las elevaciones del código de LDPC de la FIG. 8, de acuerdo con ciertos aspectos de la presente divulgación.

[0030] La FIG. 10 es una representación entera de una matriz para un código de LDPC 802.11 cuasi-cíclico.

[0031] La FIG. 11 es un diagrama de bloques simplificado que ilustra un codificador de ejemplo, de acuerdo con ciertos aspectos de la presente divulgación.

[0032] La FIG. 12 es un diagrama de bloques simplificado que ilustra un decodificador de ejemplo, de acuerdo con ciertos aspectos de la presente divulgación.

[0033] La FIG. 13 es un diagrama de flujo que ilustra operaciones de ejemplo para la codificación de información con base en una mayor estructura de perforación y código de LDPC para comunicaciones inalámbricas por un dispositivo de transmisión, de acuerdo con ciertos aspectos de la presente divulgación.

[0034] La FIG. 14 muestra una representación gráfica de un código de LDPC de ejemplo que tiene múltiples nodos variables perforados relativamente de bajo grado y bits de paridad adicionales, de acuerdo con ciertos aspectos de la presente divulgación.

[0035] Para facilitar la comprensión, se han utilizado números de referencia idénticos, cuando fue posible, para designar elementos idénticos que son comunes a las figuras. Se contempla que los elementos divulgados en una realización pueden ser utilizados de manera beneficiosa en otras realizaciones sin mención específica.

DESCRIPCIÓN DETALLADA

[0036] Los aspectos de la presente divulgación proporcionan un aparato, métodos, sistemas de procesamiento, y productos de programas informáticos para la codificación (y/o decodificación) para tecnología de acceso de nueva radio (NR) (por ejemplo, acceso de radio de 5G). NR puede referirse a radios configuradas para funcionar de acuerdo con una nueva interfaz de aire o capa de transporte fijo. NR puede incluir soporte para el servicio mejorado de banda ancha móvil (eMBB) de focalización en ancho de banda (por ejemplo, 80 MHz y más), onda milimétrica (mmW) de focalización en frecuencia elevada de portadora (por ejemplo, 60 GHz), comunicación de tipo máquina MTC masivo (mMTC) de focalización en técnicas MTC compatibles no regresivas, y/o servicio de comunicaciones de baja latencia ultra confiables (URLLC) de focalización en misión crítica (MiCr). Estos servicios pueden incluir requisitos de latencia y fiabilidad. NR puede utilizar comprobación de paridad de baja densidad de codificación (LDPC) y/o códigos polares.

[0037] Los aspectos de la presente divulgación proporcionan técnicas para mejorar la perforación y la estructura de código de comprobación de paridad de baja densidad (LDPC), por ejemplo, para los códigos de LDPC con un rendimiento mejorado. En aspectos, múltiples nodos variables de grado relativamente bajo pueden perforarse, por ejemplo, en lugar de un solo nodo variable de grado alto. El grado de los nodos variables se refiere al número de conexiones entre la variable para los nodos de comprobación en el gráfico de base. En un gráfico de base grande (también denominado código de base o PCM de base), los nodos variables pueden soportar un mayor grado de conectividad en relación con los nodos variables de un gráfico de base más pequeña. Además, para impulsar efectivamente la velocidad de código, pueden añadirse bits de paridad adicionales a la estructura del código de LDPC, cada bit de paridad correspondiente a un nodo variable de un grado formado por la paridad de los dos nodos perforados.

[0038] Varios aspectos de la divulgación se describen más completamente a continuación con referencia a las figuras adjuntas. Esta divulgación puede, sin embargo, realizarse de muchas formas diferentes y no debe interpretarse como limitada a ninguna estructura o función específica presentada en esta divulgación. En su lugar, se proporcionan estos aspectos para que esta divulgación sea minuciosa y completa, y transmita completamente el alcance de la divulgación a aquellos con experiencia en la técnica. Con base en las enseñanzas de la presente aquellos con experiencia en la técnica deberían apreciar que el alcance de la presente divulgación

tiene la intención de cubrir cualquier aspecto de la divulgación descrito en la presente, ya sea implementado independientemente o combinado con cualquier otro aspecto de la presente divulgación. Por ejemplo, un aparato puede implementarse o un método puede ponerse en práctica utilizando cualquier número de los aspectos establecidos en la presente. Además, el alcance de la presente divulgación está destinado a cubrir un aparato o método que se practica utilizando otra estructura, funcionalidad o estructura y funcionalidad además de, o distinto a, los diversos aspectos de la presente divulgación expuesta. Debe comprenderse que cualquier aspecto de la presente divulgación divulgado en la presente puede realizarse por uno o más elementos de una reivindicación. El término “de ejemplo” se utiliza en la presente como “que sirve de ejemplo, caso o ilustración”. Cualquier aspecto descrito en la presente como “de ejemplo” no debe interpretarse necesariamente como aspecto preferido o ventajoso en contraste con los otros aspectos.

[0039] Aunque se describen en la presente aspectos particulares, muchas variaciones y permutaciones de estos aspectos están comprendidos en el alcance de la presente divulgación. Aunque se mencionan algunos de los beneficios y ventajas de los aspectos preferidos, el alcance de la presente divulgación no está destinado a limitarse a determinados beneficios, usos, u objetivos. Más bien, los aspectos de la presente divulgación están destinados a ser ampliamente aplicables a diferentes tecnologías inalámbricas, configuraciones de sistemas, redes y protocolos de transmisión, algunos de los cuales se ilustran a modo de ejemplo en las figuras y en la siguiente descripción de los aspectos preferidos. La descripción detallada y las figuras son meramente ilustrativas de la descripción en lugar de limitantes, donde el alcance de la presente divulgación es definido por las reivindicaciones adjuntas y equivalentes de la misma.

[0040] Las técnicas descritas en la presente pueden utilizarse para diversas redes de comunicación inalámbricas, tal como redes de Acceso Múltiple por División de Código (CDMA), redes de Acceso Múltiple por División de Tiempo (TDMA), redes de Acceso Múltiple por División de Frecuencia (FDMA), redes FDMA ortogonales (OFDMA), redes FDMA de Portadora Única (SC-FDMA), etc. Los términos “redes” y “sistemas” se utilizan, con frecuencia, de manera indistinta. Una red CDMA puede implementar una tecnología de radio tal como el Acceso de Radio Terrestre Universal (UTRA), CDMA2000, etc. UTRA incluye CDMA de banda ancha (W-CDMA) y Chip de Baja Velocidad (LCR). CDMA2000 cubre los estándares de IS-2000, IS-95 e IS-856. Una red TDMA puede implementar una tecnología de radio tal como el Sistema Global para

Comunicaciones Móviles (GSM). Una red OFDMA puede implementar una tecnología de radio tal como UTRA Evolucionado (E-UTRA), IEEE 802.11, IEEE 802.16, IEEE 802.20, Flash-OFDM®, Etc. UTRA, E-UTRA y GSM son parte del Sistema Universal de Telecomunicaciones Móviles (UMTS). 3GPP LTE y LTE-Avanzando (LTE-A) son versiones de UMTS que utilizan EUTRA. UTRA, E-UTRA, UMTS, LTE, LTE-A y GSM se describen en los documentos de una organización denominada “Proyecto de Asociación de Tercera Generación” (3GPP). CDMA2000 se describe en los documentos de una organización denominada “Proyecto de Asociación de Tercera Generación 2” (3GPP2). Estas redes de comunicaciones simplemente se enumeran como ejemplos de redes en las que se pueden aplicar las técnicas descritas en la presente divulgación; sin embargo, esta divulgación no se limita a las redes de comunicaciones descritas anteriormente. Para mayor claridad, se observa que, si bien los aspectos pueden describirse en la presente utilizando la terminología comúnmente asociada con las tecnologías inalámbricas 3G y/o 4G, aspectos de la presente divulgación pueden aplicarse en otros sistemas de comunicación con base en otra generación, tales como tecnologías de nueva radio (NR) que incluyen 5G y posteriores.

CONTEXTO DE SISTEMA DE COMUNICACIÓN INALÁMBRICA

[0041] La FIG. 1 ilustra un ejemplo de red de comunicaciones inalámbricas 100 donde pueden llevarse a cabo aspectos de la presente divulgación. Por ejemplo, un dispositivo de transmisión tal como el UE 120 o una BS 110 puede codificar un conjunto de bits de información con base en un código de comprobación de paridad de baja densidad (LDPC) para producir una palabra de código. El dispositivo de transmisión puede llevar a cabo la perforación de LDPC de acuerdo con un patrón de perforación. El patrón de perforación puede ser diseñado para perforar bits correspondientes a al menos dos de los nodos variables. Los nodos variables perforados pueden ser los nodos variables de grado más alto en la matriz de base, pero los nodos variables de grado relativamente bajo en relación con los nodos variables en otros códigos de LDPC. Los nodos variables de grado alto tienen muchas conexiones con los nodos de comprobación. Los gráficos de base grande (por ejemplo, que tienen muchos nodos de comprobación) pueden soportar/incluir nodos variables de mayor grado con relación a gráficos de base pequeña (por ejemplo, que tienen pocos nodos de comprobación). Pueden añadirse bits de paridad adicionales a la estructura del código de LDPC para cada par de nodos variables perforados.

[0042] Como se ilustra en la FIG. 1, la red inalámbrica 100 puede incluir un número de

BS 110 y otras entidades de red. Una BS puede ser una estación que se comunica con los UE. Cada BS 110 puede proporcionar una cobertura de comunicación para un área geográfica particular. En 3GPP, el término “celda” puede referirse a un área de cobertura de un Nodo B y/o un subsistema de Nodo B sirviendo esta área de cobertura, dependiendo del contexto donde se utiliza el término. En los sistemas de NR, el término “celda” y gNB, Nodo B, 5G NB, AP, NR BS, NR BS, TRP, etc. pueden utilizarse de manera indistinta. En algunos ejemplos, una celda puede no ser necesariamente estacionaria, y el área geográfica de la celda puede moverse de acuerdo con la ubicación de una BS móvil. En algunos ejemplos, las BS pueden estar interconectadas entre sí y/o a una o más BS diferentes o nodos de red (no mostrado) en la red inalámbrica 100 a través de diversos tipos de interfaces backhaul, tal como una conexión física directa, una red virtual, o algo similar utilizando cualquier red de transporte adecuada.

[0043] En general, cualquier número de redes inalámbricas puede implementarse en un área geográfica dada. Cada red inalámbrica puede soportar una tecnología de acceso de radio particular (RAT) y puede operar en una o más frecuencias. Una RAT también puede denominarse una tecnología de radio, una interfaz de aire, etc. Una frecuencia también puede denominarse portadora, canal de frecuencia, etc. Cada frecuencia puede soportar una sola RAT en un área geográfica dada con el fin de evitar la interferencia entre redes inalámbricas de diferentes RAT. En algunos casos, pueden implementarse redes de NR o 5G RAT.

[0044] Una BS puede proporcionar cobertura de comunicación para una celda macro, una celda pico, una celda femto, y/u otro tipo de celda. Una celda macro puede cubrir un área geográfica relativamente grande (por ejemplo, varios kilómetros de radio) y puede permitir el acceso sin restricciones por los UE con suscripción de servicio. Una celda pico puede cubrir un área geográfica relativamente pequeña y puede permitir el acceso sin restricciones del UE con la suscripción al servicio. Una celda femto puede cubrir un área geográfica relativamente pequeña (por ejemplo, un hogar) y puede permitir el acceso restringido por los UE que tienen asociación con la celda femto (por ejemplo, los UE en un Grupo Cerrado de Abonados (CSG), UE para usuarios en el hogar, etc). Una BS para una celda macro puede denominarse BS macro. Una BS para una celda pico puede denominarse BS pico. Una BS para una celda femto puede denominarse BS femto o BS doméstica. En el ejemplo mostrado en la FIG. 1, la BS 110a, BS 110b y BS 110c puede ser una BS macro para las celdas macro 102a, 102b y 102c, respectivamente. Una BS puede soportar una o múltiples (por ejemplo, tres)

celdas.

[0045] La red de comunicaciones inalámbricas 100 puede incluir también estaciones de retransmisión. Una estación de retransmisión es una estación que recibe una transmisión de datos y/u otra información desde una estación corriente arriba (por ejemplo, una BS 110 o un UE 120) y envía una transmisión de los datos y/u otra información a una estación corriente abajo (por ejemplo, un UE 120 o una BS 110). Una estación de retransmisión también puede ser un UE que retransmite las transmisiones de otros UE. En el ejemplo mostrado en la FIG. 1, la estación de retransmisión 110r puede comunicarse con BS 110a y UE 120r con el fin de facilitar la comunicación entre BS 110a y UE 120r. Una estación de retransmisión también puede denominarse relé, relé eNB, etc.

[0046] La red de comunicaciones inalámbricas 100 puede ser una red heterogénea que incluye BS de diferentes tipos, por ejemplo, BS macro, BS pico, BS femto, BS de retransmisión, y/o similares. Estos diferentes tipos de BS pueden tener diferentes niveles de potencia de transmisión, diferentes áreas de cobertura, y diferentes efectos de interferencia en la red inalámbrica 100. Por ejemplo, BS macro puede tener un nivel de potencia de transmisión alta (por ejemplo, 20 Watts), mientras que BS pico, BS femto, y BS de retransmisión pueden tener niveles de potencia de transmisión más bajos (por ejemplo, 1 Watt).

[0047] La red de comunicaciones inalámbricas 100 puede soportar operación síncrona o asíncrona. Para una operación síncrona, las BS pueden tener temporizaciones de tramas similares, y las transmisiones desde diferentes BS pueden estar alineadas aproximadamente en el tiempo. Para la operación asíncrona, las BS pueden tener diferentes temporizaciones de trama, y las transmisiones desde diferentes BS pueden no estar alineadas en el tiempo. Las técnicas descritas en la presente pueden utilizarse tanto para operación síncrona como asíncrona.

[0048] El controlador de red 130 puede acoplarse a un conjunto de BS y puede proporcionar coordinación y control para estas BS. El controlador de red 130 puede comunicar con las BS 110 a través de una red backhaul. Las BS 110 también pueden comunicarse entre sí, por ejemplo, directa o indirectamente a través de un backhaul inalámbrico o con cable.

[0049] Los UE 120 (por ejemplo, UE 120x, UE 120y, etc.) pueden dispersarse a lo largo de la red de comunicación inalámbrica 100, y cada UE puede ser estacionario o móvil. Un UE también puede denominarse una estación móvil, un terminal, un terminal de acceso, una unidad de abonado, una estación, un Equipo en Instalaciones de

Cliente (CPE), un teléfono celular, un teléfono inteligente, un asistente digital personal (PDA), un módem inalámbrico, un dispositivo de comunicación inalámbrica, un dispositivo de mano, una computadora portátil, un teléfono inalámbrico, una estación de bucle local inalámbrico (WLL), una tableta, una cámara, un dispositivo de juego, una netbook, un smartbook, un ultrabook, un dispositivo o equipo médico, sensores/dispositivos biométricos, dispositivos usables tal como relojes inteligentes, ropa inteligente, gafas inteligentes, pulseras inteligentes, accesorios inteligentes (por ejemplo, anillo inteligente, pulsera inteligente, etc.), un dispositivo de entretenimiento (por ejemplo, un dispositivo de música o video, o una radio por satélite), un componente o sensor vehicular, medidores/sensores inteligentes, equipos de fabricación industrial, un dispositivo de sistema de posicionamiento global, o cualquier otro dispositivo adecuado que está configurado para comunicarse a través de un medio inalámbrico o con cable. Algunos UE pueden considerarse dispositivos evolucionados o de comunicación de tipo máquina (MTC) o dispositivos de MTC evolucionada (eMTC). Los UE MTC y eMTC incluyen, por ejemplo, robots, drones, dispositivos remotos, tales como sensores, medidores, monitores, etiquetas de localización, etc, que pueden comunicarse con una BS, otro dispositivo (por ejemplo, dispositivo remoto), o alguna otra entidad. Un nodo inalámbrico puede proporcionar, por ejemplo, conectividad para o a una red (por ejemplo, una red de área amplia tal como Internet o una red celular) a través de un enlace de comunicación por cable o inalámbrico. Algunos UE pueden ser considerados dispositivos de Internet de las cosas (IoT).

[0050] En la Fig. 1, una línea continua con flechas dobles indica transmisiones deseadas entre un UE y una BS de servicio, que es una BS designada para servir al UE en enlace descendente y/o enlace ascendente. Una línea discontinua con flechas dobles indica transmisiones potencialmente interferentes entre un UE y una BS.

[0051] Ciertas redes inalámbricas (por ejemplo, LTE) utilizan multiplexación ortogonal por división de frecuencia (OFDM) en el enlace descendente y multiplexación por división de frecuencia de portadora única (SC-FDM) en el enlace ascendente. OFDM y SC-FDM particionan el ancho de banda del sistema en múltiples (K) subportadoras ortogonales, que también se denominan comúnmente tonos, bins, etc. Cada subportadora puede modularse con datos. En general, los símbolos de modulación se envían en el dominio de frecuencia con OFDM y en el dominio temporal con SC-FDM. La separación entre subportadoras adyacentes puede ser fija, y el número total de subportadoras (K) puede ser dependiente del ancho de banda del sistema. Por

ejemplo, el espaciamiento de las subportadoras puede ser 15 kHz y la asignación de recursos mínima (denominada “bloque de recursos” (RB)) puede ser de 12 subportadoras (es decir, 180 kHz). En consecuencia, el tamaño nominal de la Transformada Rápida de Fourier (FFT) puede ser igual a 128, 256, 512, 1024 o 2048 de ancho de banda del sistema de 1,25; 2,5; 5; 10 o 20 megahertz (MHz), respectivamente. El ancho de banda del sistema también puede dividirse en sub-bandas. Por ejemplo, una sub-banda puede cubrir 1,08 MHz (es decir, 6 RB), y puede haber 1, 2, 4, 8 o 16 sub-bandas de ancho de banda del sistema de 1,25 MHz, 2,5 MHz, 5 MHz, 10 MHz, o 20 MHz, respectivamente.

[0052] Mientras que los aspectos de los ejemplos descritos en la presente pueden estar asociados con las tecnologías LTE, aspectos de la presente divulgación pueden ser aplicables a otros sistemas de comunicaciones inalámbricas, tal como NR.

[0053] NR puede utilizar OFDM con un CP en el enlace ascendente y el enlace descendente e incluir soporte para la operación de semidúplex utilizando TDD. Un ancho de banda de soporte de componente único de 100 MHz puede ser soportado. NR RB pueden abarcar 12 subportadoras con un ancho de banda de subportadora de 75 kHz con una duración de 0,1 ms. Cada trama de radio puede consistir en 50 subtramas con una longitud de 10 ms. En consecuencia, cada subtrama puede tener una longitud de 0,2 ms. Cada subtrama puede indicar una dirección de enlace (es decir, enlace descendente o ascendente) para la transmisión de datos y la dirección de enlace para cada subtrama se puede conmutar de forma dinámica. Cada subtrama puede incluir datos de DL/UL, así como datos de control de DL/UL. Las subtramas UL y DL para NR pueden ser como se describe con más detalle a continuación con respecto a las FIGS. 6 y 7. La formación de haces puede estar soportada y la dirección del haz puede estar configurada de forma dinámica. Las transmisiones MIMO con la precodificación también pueden ser soportadas. Las configuraciones MIMO en DL pueden soportar hasta 8 antenas de transmisión con múltiples capas de transmisiones DL hasta 8 corrientes y hasta 2 corrientes para el UE. Las transmisiones de múltiples capas con hasta 2 corrientes por el UE son compatibles. La agregación de múltiples celdas puede estar soportada con hasta 8 celdas de servicio. Alternativamente, NR puede soportar una interfaz de aire diferente, distinta a una con base en OFDM.

[0054] En algunos ejemplos, puede planificarse el acceso a la interfaz de aire, donde una entidad de planificación (por ejemplo, una BS 110 o UE 120) asigna recursos para la comunicación entre algunos o todos los dispositivos y equipos dentro de la planificación de entidad de área de servicio o celda. Dentro de la presente divulgación,

como se discute más adelante, la entidad de planificación puede ser responsable de la planificación, asignación, reconfiguración y liberación de recursos para una o más entidades subordinadas. Es decir, para la comunicación programada, las entidades subordinadas utilizan los recursos asignados por la entidad de planificación. Las estaciones base no son las únicas entidades que pueden funcionar como una entidad de planificación. Es decir, en algunos ejemplos, un UE puede funcionar como una entidad de planificación, planificación de recursos para una o más entidades subordinadas (por ejemplo, uno o más de otros UE). En este ejemplo, el UE está funcionando como una entidad de planificación, y otros UE utilizan los recursos planificados por el UE para la comunicación inalámbrica. Un UE puede funcionar como una entidad de planificación en una red punto a punto (P2P), y/o en una red de malla. En un ejemplo de red de malla, los UE pueden opcionalmente comunicarse directamente entre sí, además de la comunicación con la entidad de planificación.

[0055] Por lo tanto, en una red de comunicación inalámbrica con un acceso planificado de los recursos de tiempo-frecuencia y que tiene una configuración celular, una configuración P2P, y una configuración de malla, una entidad de planificación y una o más entidades subordinadas pueden comunicarse utilizando los recursos planificados.

[0056] La red de acceso de radio NR (RAN) puede incluir una o más unidades centrales (CU) y unidades distribuidas (DU). Una BS NR (por ejemplo, un gNB, un 5G NB, un NB, un 5G NB, un TRP, un AP) puede corresponder a una o varias BS. Las celdas NR se pueden configurar como celdas de acceso (ACells) o celdas de sólo datos (DCells). Las DCells pueden ser celdas usadas para la agregación de portadoras o conectividad dual, pero no se utilizan para el acceso inicial, la selección de celdas/reselección o traspaso.

[0057] La FIG. 2 ilustra un ejemplo de arquitectura lógica de una RAN distribuida 200, que puede implementarse en el sistema de comunicación inalámbrica 100 que se ilustra en la FIG. 1. Un nodo de acceso (AN) 5G 206 puede incluir un controlador de nodo de acceso (ANC) 202. El ANC 202 puede ser una CU de RAN distribuida 200. Una interfaz backhaul a la red central de próxima generación (NG-CN) 204 puede terminar en ANC 202. Una interfaz backhaul a los nodos de acceso de próxima generación contiguos (NG-ANS) puede terminar en ANC 202. ANC 202 puede incluir uno o más TRP 208.

[0058] TRP 208 comprenden DU. Los TRP 208 pueden estar conectados a un ANC (ANC 202) o a más de un ANC (no ilustrado). Por ejemplo, para el intercambio de RAN, radio como un servicio (RaaS), y servicio específico e implementaciones, el TRP

puede estar conectado a más de un ANC 202. Un TRP 208 puede incluir uno o más puertos de antena. Los TRP 208 pueden estar configurados para individualmente (por ejemplo, la selección dinámica) o conjuntamente (por ejemplo, transmisión conjunta) servir tráfico a un UE (por ejemplo, un UE 120).

[0059] La arquitectura lógica de ejemplo de la RAN distribuida 200 puede utilizarse para ilustrar la definición fronthaul. La arquitectura lógica puede soportar soluciones fronthauling a través de diferentes tipos de implementación. Por ejemplo, la arquitectura lógica puede estar basada en las capacidades de red de transmisión (por ejemplo, ancho de banda, latencia, y/o fluctuación de fase). La arquitectura lógica puede compartir características y/o componentes con LTE. NG-AN 210 puede soportar la conectividad dual con NR. NG-AN 210 puede compartir un fronthaul común para LTE y NR. La arquitectura lógica puede permitir la cooperación entre los TRP 208. Por ejemplo, la cooperación puede estar preconfigurada dentro de un TRP 208 y/o a través de un TRP 208 a través de ANC 202. Puede no haber ninguna interfaz inter-TRP.

[0060] La arquitectura lógica para RAN distribuida 200 puede incluir una configuración dinámica de funciones lógicas de división. Como se describirá en más detalle con referencia a la FIG. 5, la capa de Control de Recursos de Radio (RRC), capa de Protocolo de Convergencia de Datos por Paquetes (PDCP), capa de Control de Enlace de Radio (RLC), capa de Control de Acceso al Medio (MAC), y capas Físicas (PHY) pueden colocarse en la DU (por ejemplo, un TRP 208) o la CU (por ejemplo, ANC 202).

[0061] La FIG. 3 ilustra un ejemplo de arquitectura física de una RAN distribuida 300, de acuerdo con aspectos de la presente divulgación. Como se muestra en la FIG. 3, la RAN distribuida 300 incluye una unidad de red central centralizada (C-CU) 302, unidad de RAN centralizada (C-RU) 304, y DU 306.

[0062] La C-CU 302 puede alojar funciones de la red central. La C-CU 302 puede implementarse de forma centralizada. La funcionalidad de C-CU 302 puede descargarse (por ejemplo, para servicios inalámbricos avanzados (AWS)), en un esfuerzo para manejar su máxima capacidad. La C-RU 304 puede alojar una o más funciones del ANC. Opcionalmente, la C-RU 304 puede alojar funciones de red central localmente. La C-RU 304 puede tener una implementación distribuida. La C-RU 304 puede estar situada cerca de un extremo de la red. La DU 306 puede alojar uno o más TRP (nodo de extremo (EN), una unidad de extremo (EU), un cabezal de radio (RH), un cabezal de radio inteligente (SRH), o similares). La DU 306 puede estar situada en los extremos de la red con la funcionalidad de frecuencia de radio (RF).

[0063] La FIG. 4 ilustra los componentes de ejemplo de la BS 110 y el UE 120 que se ilustran en la FIG. 1, que pueden utilizarse para implementar aspectos de la presente divulgación para la codificación de LDPC de alto rendimiento, flexible, y compacta. Uno o más de los componentes de la BS 110 y el UE 120 ilustrados en la FIG. 4 pueden utilizarse para practicar aspectos de la presente divulgación. Por ejemplo, las antenas 452a-454r, el(los) Demodulador(es)/Modulador(es) 454a-454r, el Procesador TX MIMO 466, el Procesador de Recepción 458, el Procesador de Transmisión 464, y/o el Controlador/Procesador 480 del UE 120 y/o antena(s) 434a-434t, Demodulador(es)/Modulador(es) 432a-434t, los Procesadores TX MIMO 430, el Procesador de Transmisión 420, Procesador de Recepción 438, y/o Controlador/Procesador 440 de BS 110 pueden utilizarse para realizar las operaciones 1300 descritas en la presente y que se ilustran con referencia a la FIG.13.

[0064] Para un escenario de asociación restringida, la BS 110 puede ser una BS macro 110c en la FIG. 1, y el UE 120 puede ser UE 120y. la BS 110 también puede ser una BS de algún otro tipo. La BS 110 puede estar equipada con antenas 434a a 434t y el UE 120 puede estar equipado con antenas 452a a 452r.

[0065] En una BS 110, el procesador de transmisión 420 puede recibir datos desde la fuente de datos 412 e información de control desde el controlador/procesador 440. La información de control puede ser para el Canal de Difusión Físico (PBCH), Canal Indicador de Formato de Control Físico (PCFICH), Canal Indicador ARQ Híbrido Físico (PHICH), Canal de Control de Enlace Descendente Físico (PDCCH), u otro canal o señal de datos. Los datos pueden ser para el Canal Compartido de Enlace Descendente Físico (PDSCH), u otro canal o señal de datos. El procesador de transmisión 420 puede procesar (por ejemplo, codificar y asignar símbolos) la información de datos y control para obtener símbolos de datos y símbolos de control, respectivamente. Por ejemplo, el procesador de transmisión 420 puede codificar los bits de información utilizando diseños de código de LPDC discutidos en mayor detalle a continuación. El procesador de transmisión 420 también puede generar símbolos de referencia, por ejemplo, para la señal de sincronización principal (PSS), la señal de sincronización secundaria (SSS), y la señal de referencia específica de la celda (CRS). El procesador de transmisión (TX) de múltiples entradas y múltiples salidas (MIMO) 430 puede realizar el procesamiento espacial (por ejemplo, precodificación) sobre los símbolos de datos, los símbolos de control, y/o los símbolos de referencia si es aplicable, y puede proporcionar símbolos de salida corrientes a los moduladores (MOD) 432a a 432t. Cada modulador 432 puede procesar un flujo de símbolos de

salida respectivo (por ejemplo, para OFDM, etc.) para obtener una corriente de muestra de salida. Cada modulador 432 puede procesar adicionalmente (por ejemplo, convertir a analógico, amplificar, filtrar y realizar conversión ascendente) la corriente de muestra de salida para obtener una señal de enlace descendente. Las señales de enlace descendente de los moduladores 432a a 432t pueden transmitirse a través de antenas 434a a 434t, respectivamente.

[0066] En el UE 120, las antenas 452a a 452r pueden recibir las señales de enlace descendente desde la BS 110 y pueden proporcionar señales recibidas a los demoduladores (DEMOD) 454a a 454r, respectivamente. Cada demodulador 454 puede acondicionar (por ejemplo, filtrar, amplificar, convertir en forma descendente, y digitalizar) una señal recibida respectiva para obtener muestras de entrada. Cada demodulador 454 puede procesar adicionalmente las muestras de entrada (por ejemplo, para OFDM, etc.) para obtener símbolos recibidos. Un detector MIMO 456 puede obtener símbolos recibidos desde todos los demoduladores 454a a 454r, realizar la detección de MIMO sobre los símbolos recibidos si procede, y proporcionar símbolos detectados. Un procesador de recepción 458 puede procesar (por ejemplo, demodular, desentrelazar, y decodificar) los símbolos detectados, proporcionar datos decodificados para el UE 120 a un colector de datos 460, y proporcionar información de control decodificada a un controlador/procesador 480.

[0067] En el enlace ascendente, en el UE 120, un procesador de transmisión 464 puede recibir y procesar datos (por ej., para el Canal de Control Compartido de Enlace Ascendente Físico (PUSCH) u otro canal o señal de datos) de una fuente de datos 462 e información de control (por ejemplo, Canal de Control de Enlace Ascendente Físico (PUCCH)) desde el controlador/procesador 480. El procesador de transmisión 464 también puede generar símbolos de referencia para una señal de referencia. Los símbolos desde el procesador de transmisión 464 pueden precodificarse por un procesador MIMO TX 466 si procede, procesarse adicionalmente por los moduladores 454a a 454r (por ejemplo, para SC-FDM, etc.), y transmitirse a la BS 110. En la BS 110, las señales de enlace ascendente desde el UE 120 y otros UE pueden recibirse por las antenas 434, procesarse por los demoduladores 432, detectarse por un detector MIMO 436 si procede, y además procesarse por un procesador de recepción 438 para obtener datos decodificados e información de control enviada por el UE 120. El procesador de recepción 438 puede proporcionar los datos decodificados a un colector de datos 439 y la información de control decodificada al controlador/procesador 440.

[0068] La memoria 442 puede almacenar datos y códigos de programa para la BS 110 y la memoria 482 puede almacenar datos y códigos de programa para el UE 120. El programador 444 puede programar los UE para la transmisión de datos en el enlace descendente y/o enlace ascendente.

[0069] La FIG. 5 ilustra un diagrama 500 que muestra ejemplos para la aplicación de una pila de protocolos de comunicaciones, de acuerdo con aspectos de la presente divulgación. Las pilas de protocolos de comunicaciones ilustradas pueden implementarse mediante dispositivos que operan en un sistema de 5G (por ejemplo, un sistema que soporta la movilidad con base en enlace ascendente). El diagrama 500 ilustra una pila de protocolos de comunicaciones que incluye la capa RRC 510, la capa PDCP 515, la capa RLC 520, la capa MAC 525, y la capa PHY 530. En un ejemplo, las capas de una pila de protocolo pueden implementarse como módulos separados de software, porciones de un procesador o ASIC, porciones de dispositivos no coubicados conectados por un enlace de comunicaciones, o diversas combinaciones de los mismos. Pueden utilizarse implementaciones coubicadas y no coubicadas, por ejemplo, en una pila de protocolos para un dispositivo de acceso a la red (por ejemplo, AN, CU, y/o DU) o un UE.

[0070] Una primera opción 505-a muestra una implementación de división de una pila de protocolos, donde se divide la implementación de la pila de protocolos entre un dispositivo de acceso a la red centralizada (por ejemplo, el ANC 202) y el dispositivo de acceso a la red distribuida (por ejemplo, DU 208). En la primera opción 505-a, la capa RRC 510 y la capa PDCP 515 pueden implementarse por la CU, y la capa RLC 520, la capa MAC 525, y la capa PHY 530 pueden implementarse por la DU. En diversos ejemplos, la CU y la DU pueden estar coubicadas o no coubicadas. La primera opción 505-a puede ser útil en una implementación de celdas macro, celdas micro, o celdas pico.

[0071] Una segunda opción 505-b muestra una implementación unificada de una pila de protocolos, donde la pila de protocolos se implementa en un dispositivo de acceso a la red único (por ejemplo, nodo de acceso (AN), NR BS, un NR NB, un nodo de red (NN), TRP, gNB, etc.). En la segunda opción, la capa RRC 510, la capa PDCP 515, la capa RLC 520, la capa MAC 525, y la capa PHY 530 pueden cada una implementarse por el AN. La segunda opción 505-b puede ser útil en una implementación de celdas femto.

[0072] Independientemente de si un dispositivo de acceso a la red implementa toda o parte de una pila de protocolos, un UE puede implementar toda una pila de protocolos

(por ejemplo, la capa RRC 510, la capa PDCP 515, la capa RLC 520, la capa MAC 525, y la capa PHY 530).

[0073] La FIG. 6 es un diagrama que muestra un ejemplo de una subtrama centrada en DL 600. La subtrama centrada en DL 600 puede incluir una porción de control 602. La porción de control 602 puede existir en la porción inicial o del principio de la subtrama centrada en DL 600. La porción de control 602 puede incluir diversa información de planificación y/o información de control correspondiente a diversas porciones de la subtrama centrada en DL. En algunas configuraciones, la porción de control 602 puede ser un canal de control DL físico (PDCCH), como se indica en la FIG. 6. La subtrama centrada en DL 600 puede incluir también una porción de datos DL 604. La porción de datos DL 604 puede denominarse carga útil de la subtrama centrada en DL 600. La porción de datos DL 604 puede incluir los recursos de comunicación utilizados para comunicar datos de DL de la entidad de planificación (por ejemplo, UE o BS) a la entidad subordinada (por ejemplo, UE). En algunas configuraciones, la porción de datos DL 604 puede ser un canal compartido DL físico (PDSCH).

[0074] La subtrama centrada en DL 600 también puede incluir una porción de UL común 606. La porción de UL común 606 puede denominarse ráfaga UL, una ráfaga UL común, y/o diversos otros términos adecuados. La porción de UL común 606 puede incluir información de retroalimentación correspondiente a diversas otras porciones de la subtrama centrada en DL 600. Por ejemplo, la porción de UL común 606 puede incluir información de retroalimentación correspondiente a la porción de control 602. Los ejemplos no limitativos de información de retroalimentación pueden incluir una señal de acuse de recibo (ACK), una señal de acuse de recibo negativo (NACK), un indicador de HARQ, y/o diversos otros tipos adecuados de información. La porción de UL común 606 puede incluir información, de manera adicional o alternativa, tal como información relativa a los procedimientos de canal de acceso aleatorio (RACH), solicitudes de planificación (SR), y varios otros tipos adecuados de información. Como se ilustra en la FIG. 6, el extremo de la porción de datos DL 604 puede separarse en el tiempo desde el comienzo de la porción de UL común 606. Esta separación de tiempo puede denominarse hueco, período de guarda, intervalo de guarda, y/o otros términos adecuados. Esta separación proporciona tiempo para la conmutación de la comunicación DL (por ejemplo, operación de recepción por la entidad subordinada (por ejemplo, UE)) para la comunicación UL (por ejemplo, la transmisión por la entidad subordinada (por ejemplo, UE)). Lo anterior es simplemente

un ejemplo de una subtrama centrada en DL y de que estructuras alternativas que tienen características similares pueden existir sin desviarse necesariamente de los aspectos descritos en la presente.

[0075] La FIG. 7 es un diagrama que muestra un ejemplo de una subtrama centrada en UL 700. La subtrama centrada en UL 700 puede incluir una porción de control 702. La porción de control 702 puede existir en la porción inicial o del principio de la subtrama centrada en UL 700. La porción de control 702 en la FIG. 7 puede ser similar a la porción de control descrita con anterioridad con referencia a la FIG. 6. La subtrama centrada en UL 700 puede incluir también una porción de datos UL 704. La porción de datos UL 704 puede denominarse carga útil de la subtrama centrada en UL 700. La porción de datos UL 704 puede referirse a los recursos de comunicación utilizados para comunicar datos UL desde la entidad subordinada (por ejemplo, UE) a la entidad de planificación (por ejemplo, UE o BS). En algunas configuraciones, la porción de control 702 puede ser un PDCCH.

[0076] Como se ilustra en la FIG. 7, el extremo final de la porción de control 702 se puede separar en el tiempo del extremo inicial de la porción de datos UL 704. Esta separación en el tiempo puede denominarse hueco, período de guarda, intervalo de guarda, y/o diversos otros términos adecuados. Esta separación proporciona tiempo para la conmutación de la comunicación DL (por ejemplo, operación de recepción por la entidad de planificación) a la comunicación UL (por ejemplo, la transmisión por la entidad de planificación). La subtrama centrada en UL 700 puede incluir también una porción de UL común 706. La porción de UL común 706 en la FIG. 7 puede ser similar a la porción de UL común 606 descrita con anterioridad con referencia a la FIG. 6. La porción de UL común 706 puede incluir, de manera adicional o alternativa, información relativa al indicador de calidad de canal (CQI), señales de referencia de sondeo (SRS), y varios otros tipos adecuados de información. Lo precedente es simplemente un ejemplo de una subtrama centrada en UL y de que estructuras alternativas que tienen características similares pueden existir sin desviarse necesariamente de los aspectos descritos en la presente.

[0077] En algunas circunstancias, dos o más entidades subordinadas (por ejemplo, UE) pueden comunicarse entre sí utilizando señales sidelink. Las aplicaciones del mundo real de tales comunicaciones sidelink pueden incluir seguridad pública, servicios de proximidad, retransmisión UE a red, comunicaciones de vehículo a vehículo (V2V), comunicaciones de Internet de las cosas (IoE), comunicaciones IoT, malla de misión crítica, y/o diversas otras aplicaciones adecuadas. Generalmente, una

señal de sidelink puede referirse a una señal comunicada de una entidad subordinada (por ejemplo, UE1) a otra entidad subordinada (por ejemplo, UE2) sin retransmisión de la comunicación a través de la entidad de planificación (por ejemplo, UE o BS), a pesar de que la entidad de planificación puede utilizarse para fines de planificación y/o de control. En algunos ejemplos, las señales sidelink pueden comunicarse utilizando un espectro con licencia (a diferencia de redes de área local inalámbricas (WLAN), que típicamente utilizan un espectro sin licencia).

[0078] Un UE puede operar en varias configuraciones de recursos de radio, incluyendo una configuración asociada con transmisión de pilotos utilizando un conjunto dedicado de recursos (por ejemplo, un estado dedicado de control de recursos de radio (RRC), etc.) o una configuración asociada con transmisión de pilotos utilizando un conjunto común de recursos (por ejemplo, un estado común de RRC, etc.). Cuando se opera en el estado de RRC dedicado, el UE puede seleccionar un conjunto dedicado de recursos para transmitir una señal piloto a una red. Cuando se opera en el estado común de RRC, el UE puede seleccionar un conjunto común de recursos para transmitir una señal piloto a la red. En cualquier caso, una señal piloto transmitida por el UE puede ser recibida por uno o más dispositivos de red de acceso, tal como una AN, o una DU, o porciones de las mismas. Cada dispositivo de acceso a la red de recepción puede estar configurado para recibir y medir señales piloto transmitidas en el conjunto común de recursos, y también recibir y medir señales piloto transmitidas en conjuntos dedicados de los recursos asignados a los UE para los que el dispositivo de acceso a la red es miembro de un sistema de supervisión de dispositivos de acceso a la red para el UE. Uno o más de los dispositivos de acceso a la red de recepción, o una CU a la que el dispositivo de acceso a la red de recepción transmite las mediciones de las señales piloto, puede utilizar las mediciones para identificar las celdas que sirven a los UE, o para iniciar un cambio de celda de servicio para uno o más de los UE.

CARACTERÍSTICAS DE CODIFICACIÓN DE CORRECCIÓN DE ERROR DE EJEMPLO

[0079] Muchos sistemas de comunicaciones utilizan códigos de corrección de errores. Específicamente, los códigos de corrección de errores compensan la falta de fiabilidad intrínseca de la transferencia de información en estos sistemas mediante la introducción de redundancia en el flujo de datos. Los códigos de comprobación de paridad de baja densidad (LDPC) son un tipo particular de códigos de corrección de

errores que utilizan un sistema de codificación iterativa. Los códigos Gallager son un ejemplo temprano de los códigos de LDPC “regulares”. Los códigos de LDPC regulares son códigos de bloque lineal donde la mayor parte de los elementos de su comprobación de paridad matriz H son '0'.

[0080] Los códigos de LDPC pueden representarse por gráficos bipartitos (a menudo denominados “gráficos Tanner”). En el gráfico bipartito, un conjunto de nodos variables corresponde a los bits de una palabra de código (por ejemplo, bits de información o bits sistemáticos) y un conjunto de nodos de comprobación corresponden a un conjunto de restricciones de control de paridad que definen el código. Por lo tanto, los nodos del gráfico se separan en dos conjuntos distintivos y con los extremos que conectan los nodos de dos tipos, variables y verificaciones diferentes. Un gráfico o código regular es uno para el cual todos los nodos variables tienen el mismo grado y todos los nodos de restricción tienen el mismo grado. En este caso, el código es un código regular. Por otro lado, un código irregular tiene nodos de restricción y/o nodos variables de diferentes grados. Por ejemplo, algunos nodos variables pueden ser de grado 4, otros de grado 3 e incluso otros de grado 2.

[0081] La “elevación” permite a los códigos de LDPC implementarse utilizando codificación paralela y/o implementaciones de decodificación mientras que también reduce la complejidad asociada típicamente con grandes códigos de LDPC. Más específicamente, la elevación es una técnica para generar una cantidad relativamente grande de código de LDPC de múltiples copias de un código de base más pequeño. Por ejemplo, un código de LDPC elevado puede generarse mediante la producción de un número (Z) de copias paralelas del gráfico de base y luego por interconexión de las copias paralelas a través de permutaciones de grupos de extremo de cada copia del gráfico de base. Por lo tanto, un gráfico más grande se puede obtener mediante una operación de “copia y permuta” donde múltiples copias se superponen de manera que vértices del mismo tipo están en estrecha proximidad, pero el gráfico general consiste en múltiples subgráficos desconectados.

[0082] Un gráfico elevado se crea copiando un gráfico de base bipartito (G), que también se puede denominar protografía, un número de veces, Z que puede denominarse elevación, tamaño de elevación, o valor de tamaño de elevación. Un nodo variable y un nodo de comprobación se consideran “contiguos” si están conectados por un “extremo” (es decir, la línea que conecta el nodo variable y el nodo de comprobación) en el gráfico. Además, para cada extremo (e) del gráfico de base bipartito (G), una permutación se aplica a la Z copias del extremo (e) para

interconectar las N copias de G . La permutación es generalmente un valor entero k asociado con el extremo, que puede denominarse valor de elevación. Una secuencia de bits que tiene una asociación de uno a uno con la secuencia de nodo variable es una palabra de código válida si y sólo si, para cada nodo de comprobación, los bits asociados con todos los nodos variables contiguos suman cero en módulo de dos (es decir, incluyen un número impar de 1). El código de LDPC resultante puede ser cuasi-cíclico (QC) si las permutaciones (valores de elevación) utilizadas son cíclicas.

[0083] Las FIG. 8-8A muestran representaciones gráficas y de matriz, respectivamente, de un código de LDPC de ejemplo, de acuerdo con ciertos aspectos de la presente divulgación. Por ejemplo, la FIG. 8 muestra un gráfico bipartito 800 que representa el código de LDPC. El gráfico bipartito 800 incluye un conjunto de 5 nodos variables 810 (representado por círculos) conectados a 4 nodos de comprobación 820 (representado por cuadrados). Los extremos en el gráfico bipartito 800 conectan los nodos variables 810 a los nodos de comprobación 820 (representados por las líneas que conectan los nodos variables 810 a los nodos de comprobación 820). Por lo tanto, el gráfico bipartito 800 consiste en $|V| = 5$ nodos variables y $|C| = 4$ nodos de comprobación, conectados por $|E| = 12$ extremos.

[0084] El gráfico bipartito 800 puede representarse por una matriz de adyacencia simplificada, como se muestra en la FIG. 8A. La representación de la matriz 800A incluye una matriz de comprobación de paridad H (PCM) y una palabra de código del vector x , donde x_1-x_5 representan bits de la palabra de código x . H se utiliza para determinar si una señal recibida se decodificó con normalidad. H tiene filas C que corresponden a nodos de comprobación j y V columnas correspondientes a nodos variables i (es decir, un símbolo demodulado), donde las filas representan las ecuaciones y las columnas representan los bits de la palabra de código. En la Fig. 8A, H tiene 4 filas y 5 columnas correspondientes a 4 nodos de comprobación y 5 nodos variables en el gráfico bipartito 800, respectivamente. Si un nodo de comprobación j -ésimo está conectado a un nodo variable i -ésimo por un extremo (es decir, los dos nodos son contiguos), entonces es un "1" en la columna i -ésima y en la fila j -ésima de H . Es decir, la intersección de una fila i -ésima y una columna j -ésima contiene un "1", donde un extremo se une a los vértices correspondientes y un "0" cuando no hay extremo. La palabra de código del vector x representa una palabra de código válida si y sólo si $H_x = 0$ (por ejemplo, si, para cada nodo de restricción, los bits contiguos de la restricción (a través de su asociación con nodos variables) suma a 0 módulo 2 (es decir, que comprenden un número par de unos). Por lo tanto, si la palabra de código

se recibe correctamente, entonces $H_x = 0 \pmod{2}$. Cuando el producto de una señal recibida codificada y H se convierte en “0”, significa que no se ha producido ningún error.

[0085] El número de símbolos demodulados o nodos variables es la longitud del código de LDPC. El número de elementos distintos de cero en una fila (columna) se define como la fila (columna) de peso $d(c)d(v)$. El grado de un nodo se refiere al número de extremos conectados a ese nodo. Por ejemplo, como se muestra en la FIG. 8, el nodo variable 801 tiene tres grados de conectividad, con los extremos conectados a los nodos de comprobación 811, 812, y 813. El nodo variable 802 tiene tres grados de conectividad, con los extremos conectados a los nodos de comprobación 811, 813, y 814. El nodo variable 803 tiene dos grados de conectividad, con los extremos conectados a los nodos de comprobación 811 y 814. El nodo variable 804 tiene dos grados de conectividad, con los extremos conectados a los nodos de comprobación 812 y 814. Y el nodo variable 805 tiene dos grados de conectividad, con los extremos conectados a los nodos de comprobación 812 y 813. Esta característica se ilustra en la matriz H que se muestra en la FIG. 8A, donde el número de extremos incidentes a un nodo variable 810 es igual al número de 1 en la columna correspondiente y se denomina grado de nodo variable $d(v)$. De manera similar, el número de extremos conectados con un nodo de comprobación 820 es igual al número de 1 en una fila correspondiente y se denomina grado de nodo de comprobación $d(c)$. Por ejemplo, como se muestra en la FIG. 8A, la primera columna de la matriz H corresponde al nodo variable 801 y las entradas correspondientes en la columna (1, 1, 1, 0) indican las conexiones de extremo a los nodos de comprobación 811, 812, y 813, mientras que el 0 indica que no hay un extremo para el nodo de comprobación 814. Las entradas en la segunda, tercera, cuarta, y quinta columnas de H representan las conexiones de extremo de los nodos variables 802, 803, 804, y 805, respectivamente, a los nodos de comprobación.

[0086] La FIG. 9 es un gráfico bipartito 900 que ilustra las elevaciones de tres copias del gráfico bipartito 800 de la FIG. 8. Tres copias pueden estar interconectadas permutando extremos iguales entre las copias. Si las permutaciones están restringidas a permutaciones cíclicas, entonces el gráfico resultante corresponde a una LDPC cuasi-cíclica con elevación $Z = 3$. El gráfico original del que se realizaron tres copias se denomina en el presente gráfico de base. Para derivar los gráficos de diferentes tamaños a partir del gráfico de base, una operación de “copia y permuta” se puede aplicar al gráfico de base.

[0087] Una PCM correspondiente del gráfico elevado puede construirse a partir de la PCM del gráfico de base mediante la sustitución de cada entrada en la PCM de base con una matriz $Z \times Z$. Las “0” entradas (las que no tienen extremos de base) se sustituyen con la 0 matriz y las 1 entradas (que indican un extremo de base) se sustituyen con una matriz de permutación $Z \times Z$. En el caso de las elevaciones cíclicas, las permutaciones son permutaciones cíclicas.

[0088] Un código de LDPC cíclicamente elevado también puede interpretarse como un código sobre el anillo de polinomios binarios de módulo $x^Z + 1$. En esta interpretación, un polinomio binario, $(x) = b_0 + b_1x + b_2x^2 + \dots + b_{Z-1}x^{Z-1}$ puede estar asociado a cada nodo variable en el gráfico de base. El vector binario $(b_0, b_1, b_2, \dots, b_{Z-1})$ corresponde a los bits asociados a Z nodos variables correspondientes en el gráfico elevado, es decir, copias Z de un nodo variable de base única. Una permutación cíclica por k (denominada valor de elevación asociado a los extremos en el gráfico) del vector binario se consigue multiplicando el correspondiente polinomio binario por x^k donde la multiplicación toma el módulo $x^Z + 1$. Una comprobación de paridad de grado d en el gráfico de base puede interpretarse como una restricción lineal de los polinomios binarios contiguos $B_1(x), \dots, B_d(x)$, escritos como $x^{k_1}B_1(x) + x^{k_2}B_2(x) + \dots + x^{k_d}B_d(x) = 0$, los valores, $k_1, \dots, k_d$ son los valores de elevación cíclicos asociados a los extremos correspondientes.

[0089] Esta ecuación resultante es equivalente a las comprobaciones de paridad Z en el gráfico de Tanner cíclicamente elevado correspondiente a la única comprobación de paridad asociada en el gráfico de base. Por lo tanto, la matriz de comprobación de paridad para el gráfico elevado se puede expresar utilizando la matriz para el gráfico de base donde 1 entradas se reemplazan con monomios de la forma x^k y 0 entradas son elevadas como 0, pero ahora 0 se interpreta como el 0 polinomio binario de módulo $x^Z + 1$. Una matriz de este tipo puede escribirse dado que da el valor k en lugar de x^k . En este caso el polinomio de 0 a menudo se representa como “-1” y a menudo como otro caracter con el fin de distinguirlo de x^0 .

[0090] Típicamente, una submatriz cuadrada de la matriz de comprobación de paridad representa los bits de paridad del código. Las columnas complementarias corresponden a los bits de información que, en el momento de la codificación, se configuran iguales a los bits de información a codificar. La codificación se puede lograr mediante la resolución de las variables de la submatriz cuadrada antes mencionada con el fin de satisfacer las ecuaciones de comprobación de paridad. La matriz puede dividirse en dos partes M y N , donde M es la parte cuadrada. Por lo tanto, la

codificación se reduce a resolver $M_c = s = Nd$ donde c y d comprenden x . En el caso de códigos cuasi-cíclicos, o códigos cíclicamente elevados, el álgebra anterior puede interpretarse como estando sobre el anillo de polinomios binarios de módulo $x^z + 1$. En el caso de los códigos de LDPC 802.11, que son cuasi-cíclicos, la submatriz de codificación M tiene una representación de entero como se muestra en la FIG. 10.

[0091] Una palabra de código de LDPC recibida puede decodificarse para producir una versión reconstruida de la palabra de código original. En la ausencia de errores, o en el caso de errores corregibles, la decodificación se puede utilizar para recuperar la unidad de datos original codificada. Los bits redundantes pueden utilizarse por los decodificadores para detectar y corregir errores en los bits. Los decodificadores de LDPC generalmente operan mediante la realización de manera iterativa de cálculos locales y pasando esos resultados mediante el intercambio de mensajes dentro del gráfico bipartito 800, a lo largo de los extremos, y actualizando estos mensajes realizando cálculos en los nodos con base en los mensajes entrantes. Estos pasos pueden generalmente repetirse varias veces. Por ejemplo, cada nodo variable 810 en el gráfico 800 puede inicialmente estar provisto de un “bit de soft” (por ejemplo, que representa el bit recibido de la palabra de código) que indica una estimación del valor del bit asociado según lo determinado por las observaciones del canal de comunicaciones. Con el uso de estos bits de soft los decodificadores de LDPC pueden actualizar mensajes con una lectura iterativa, o alguna porción de los mismos, de la memoria y escribir un mensaje de actualizado, o alguna porción del mismo, nuevamente, a la memoria. Las operaciones de actualización se basan normalmente en las restricciones de comprobación de paridad del código de LDPC correspondiente. En implementaciones para códigos de LDPC elevados, los mensajes en los extremos iguales a menudo se procesan en paralelo.

[0092] Los códigos de LDPC diseñados para aplicaciones de alta velocidad a menudo utilizan construcciones cuasi-cíclicas con grandes factores de elevación y gráficos de base relativamente pequeños para soportar alta paralelismo en las operaciones de codificación y decodificación. Los códigos de LDPC con velocidades de código más altas (por ejemplo, la proporción de la longitud del mensaje a la longitud de palabra de código) tienden a tener un número relativamente menor de comprobaciones de paridad. Si el número de comprobaciones de paridad de base es menor que el grado de un nodo variable (por ejemplo, el número de extremos conectados a un nodo variable), entonces, en el gráfico de base, el nodo variable se conecta a al menos una de las comprobaciones de paridad de base por dos o más extremos (por ejemplo, el

nodo variable puede tener un “doble extremo”). Si el número de comprobaciones de paridad de base es menor que el grado de un nodo variable (por ejemplo, el número de extremos conectados a un nodo variable), entonces, en el gráfico de base, el nodo variable se conecta a al menos una de las comprobaciones de paridad de base por dos o más extremos. Tener un nodo variable de base y un nodo de comprobación de base conectados por dos o más extremos es generalmente indeseable para los propósitos de implementación de hardware paralelo. Por ejemplo, dichos extremos dobles pueden resultar en lectura simultánea múltiple y operaciones de escritura en las mismas posiciones de memoria, lo que a su vez puede crear problemas de coherencia de datos. Un extremo doble en un código de LDPC de base puede desencadenar una lectura paralela de la misma posición de memoria de valor de bit de soft dos veces durante una sola actualización de comprobación de paridad paralela. Por lo tanto, se necesita un circuito adicional normalmente para combinar los valores de bits de soft que se escriben de nuevo en la memoria, a fin de incorporar adecuadamente ambas actualizaciones. La eliminación de extremos dobles en el código de LDPC ayuda a evitar esta complejidad adicional.

[0093] Los diseños de código de LDPC con base en la elevación cíclica pueden interpretarse como códigos sobre el anillo de polinomios de módulo pueden ser polinomios binarios de módulo x^Z-1 , donde Z es el tamaño de elevación (por ejemplo, el tamaño del ciclo en el código cuasi-cíclico). Por lo tanto, la codificación de tales códigos a menudo puede interpretarse como una operación algebraica en este anillo.

[0094] En la definición de conjuntos de código de LDPC irregulares estándares (distribuciones de grado) todos los extremos en la representación gráfica de Tanner pueden ser estadísticamente intercambiables. En otras palabras, existe una sola clase de equivalencia estadística de los extremos. Para los códigos de LDPC multi-extremo, múltiples clases de equivalencia de extremos pueden ser posibles. Mientras que en la definición del conjunto de LDPC irregular estándar, los nodos en el gráfico (tanto variables como de restricción) se especifican por su grado, es decir, el número de extremos a los que están conectados, en el ajuste tipo multi-extremo, un grado de extremo es un vector; especifica el número de extremos conectados al nodo de cada clase de equivalencia de extremo (tipo) de forma independiente. Un tipo de conjunto multi-extremo se compone de un número finito de tipos de extremo. El tipo de grado de un nodo de restricción es un vector de enteros (no negativos); la entrada i -ésima de este vector registra el número de tomas del tipo i -ésimo conectado a un nodo tal. Este vector puede denominarse un grado extremo. El tipo de grado de un nodo variable

tiene dos partes a pesar de que se puede observar como un vector de enteros (no negativos). La primera parte se refiere a la distribución recibida y se denomina grado recibido y la segunda parte especifica el grado extremo. El grado extremo juega el mismo papel que para los nodos de restricción. Los extremos se emparejan como pares de tomas del mismo tipo. La restricción, que las tomas deben emparejarse con tomas de tipo similar, caracteriza el tipo de concepto multi-extremo. En una descripción de tipo multi-extremo, diferentes tipos de nodos pueden tener diferentes distribuciones recibidas (por ejemplo, los bits asociados pueden ir a través de diferentes canales).

[0095] La perforación se realiza mediante la eliminación de los bits de una palabra de código para generar una palabra de código más corta. Por lo tanto, los nodos variables perforados corresponden a los bits de la palabra de código que no se transmiten realmente. La perforación de un nodo variable en un código de LDPC crea un código abreviado (por ejemplo, debido a la eliminación de un bit), mientras que también elimina de forma eficaz un nodo de comprobación. Específicamente, para una representación de matriz de un código de LDPC, incluyendo bits a perforar, donde el nodo variable a perforar tiene un grado de uno (por ejemplo, por combinación de fila), perforar el nodo variable retira el bit asociado del código y retira de forma eficaz su nodo de comprobación contiguo único del gráfico. Como resultado, el número de nodos de comprobación en el gráfico se reduce en uno. La perforación se puede realizar de acuerdo con un patrón de perforación. El patrón de perforación especifica los bits a perforar.

[0096] La FIG. 11 es un diagrama de bloques simplificado que ilustra un codificador, de acuerdo con ciertos aspectos de la presente divulgación. La FIG. 11 es un diagrama de bloques simplificado 1100 que ilustra una porción de un módem de radiofrecuencia (RF) 1150 que puede ser configurado para proporcionar una señal que incluye un mensaje codificado para la transmisión inalámbrica. En un ejemplo, un codificador convolucional 1102 en una BS 110 (o un UE 120 en el camino inverso) recibe un mensaje 1120 para la transmisión. El mensaje 1120 puede contener datos y/o voz codificada u otros contenidos dirigidos al dispositivo de recepción. El codificador 1102 codifica el mensaje usando un esquema adecuado de modulación y codificación (MCS), típicamente seleccionado con base en una configuración definida por la BS 110 u otra entidad de red. Un flujo de bits codificado 1122 producido por el codificador 1102 puede entonces perforarse selectivamente por un módulo de perforación 1104, que puede ser un dispositivo o componente independiente, o que

puede estar integrado con el codificador 1102. El módulo de perforación 1104 puede determinar que el flujo de bits debe perforarse antes de la transmisión, o transmitirse sin perforar. La decisión de perforar el flujo de bits 1122 típicamente se realiza con base en las condiciones de red, configuración de red, preferencias definidas por RAN y/o por otras razones. El flujo de bits 1122 se puede perforar según un patrón de perforación 1112 y utilizar para codificar el mensaje 1120. El módulo de perforación 1104 proporciona una salida 1124 a un asignador 1106 que genera una secuencia de símbolos Tx 1126 que se modulan, amplifican, y de otra manera procesan por la cadena Tx 1108 para producir una señal de RF 1128 para la transmisión a través de antena 1110.

[0097] La salida 1124 del módulo de perforación 1104 puede ser el flujo de bits sin perforar 1122 o una versión perforada del flujo de bits 1122, de acuerdo con si la porción de módem 1150 está configurada para perforar el flujo de bits 1122. En un ejemplo, la paridad y/u otros bits de corrección de errores pueden perforarse en la salida 1124 del codificador 1102 con el fin de transmitir el mensaje 1120 dentro de un ancho de banda limitado del canal de RF. En otro ejemplo, el flujo de bits puede perforarse para reducir la potencia necesaria para transmitir el mensaje 1120, para evitar la interferencia, o por otras razones relacionadas con la red. Estos bits de palabra de código perforados no se transmiten.

[0098] Los decodificadores y algoritmos de decodificación utilizados para decodificar palabras de código de LDPC operan mediante el intercambio de mensajes dentro del gráfico a lo largo de los extremos y la actualización de estos mensajes realizando cálculos en los nodos con base en los mensajes entrantes. Cada nodo variable en el gráfico está inicialmente provisto con un bit de soft, denominado valor recibido, que indica una estimación del valor del bit asociado de acuerdo a lo determinado por las observaciones de, por ejemplo, el canal de comunicaciones. Idealmente, las estimaciones para bits separados son estadísticamente independientes. Este ideal puede ser violado en la práctica. Una palabra recibida se compone de una colección de valores recibidos.

[0099] La FIG. 12 es un diagrama de bloques simplificado que ilustra un decodificador, de acuerdo con ciertos aspectos de la presente divulgación. La FIG. 12 es un esquema simplificado 1200 que ilustra una porción de un módem de RF 1250 que puede ser configurado para recibir y decodificar una señal transmitida de forma inalámbrica que incluye un mensaje codificado perforado. Los bits de palabras de código perforados pueden ser tratados como borrados. Por ejemplo, el LLR de los

nodos perforados pueden ser ajustados a "0" en la inicialización. En diversos ejemplos, el módem 1250 que recibe la señal puede residir en el UE, en la BS, o en cualquier otro aparato o medios adecuado para llevar a cabo las funciones descritas. Una antena 1202 proporciona una señal de RF 1220 a un UE. Una cadena de RF 1204 procesa y demodula la señal de RF 1220 y puede proporcionar una secuencia de símbolos 1222 a un desasignador 1206, que produce un flujo de bits 1224 representativo del mensaje codificado.

[0100] El desasignador 1206 puede proporcionar un flujo de bits desperforados 1224. En un ejemplo, el desasignador 1206 puede incluir un módulo de anulación de perforación que puede ser configurado para insertar valores nulos en ubicaciones en el flujo de bits donde los bits perforados se han eliminado por el transmisor. El módulo de desperforación se puede utilizar cuando el patrón de perforación 1210 utilizado para producir el flujo de bits perforado en el transmisor es conocido. El patrón de perforación 1210 se puede utilizar para identificar LLR 1228 que pueden ser ignorados durante la decodificación del flujo de bits 1224 por el decodificador convolucional 1208. Los LLR pueden estar asociados con un conjunto de ubicaciones de bit desperforados en el flujo de bits 1224. Por consiguiente, el decodificador 1208 puede producir el mensaje decodificado 1226 con una reducción de la sobrecarga de procesamiento ignorando los LLR identificados 1228. El decodificador LDPC puede incluir una pluralidad de elementos de procesamiento para realizar las operaciones de comprobación de paridad o de nodo variable en paralelo. Por ejemplo, durante el procesamiento de una palabra de código con el tamaño de elevación Z , el decodificador LDPC puede utilizar un número (Z) de elementos de procesamiento para realizar operaciones de comprobación de paridad en todos los extremos Z de un gráfico elevado, al mismo tiempo.

[0101] La eficiencia de procesamiento de un decodificador 1208 puede mejorarse mediante la configuración del decodificador 1208 para ignorar LLR 1228 que corresponden a bits perforados en un mensaje transmitido en un flujo de bits de perforación 1222. El flujo de bits perforado 1222 puede haberse perforado de acuerdo con un esquema de perforación que define ciertos bits a eliminar de un mensaje codificado. En un ejemplo, cierta paridad u otros bits de corrección de errores pueden retirarse. Un patrón de perforación se puede expresar en una matriz de perforación o una tabla que identifica la ubicación de bits a perforar en cada mensaje. Un esquema de perforación puede seleccionarse para reducir la sobrecarga de procesamiento utilizada para decodificar el mensaje 1226 mientras se mantiene el cumplimiento de

las velocidades de datos en el canal de comunicación y/o con las limitaciones de potencia de transmisión establecidas por la red. Un flujo de bits perforado resultante exhibe típicamente las características de corrección de errores de un código de corrección de errores de alta velocidad, pero con menos redundancia. Por consiguiente, la perforación se puede emplear eficazmente para reducir el procesamiento de sobrecarga en el decodificador 1208 en el receptor cuando las condiciones del canal producen una relación señal a ruido relativamente alta (SNR).

[0102] Un decodificador convolucional 1208 se puede utilizar para decodificar cadenas de información de m-bits de un flujo de bits codificado mediante un código convolucional. El decodificador 1208 puede comprender un decodificador de Viterbi, un decodificador algebraico, u otro decodificador adecuado. En un ejemplo, un decodificador Viterbi emplea el algoritmo de Viterbi conocido para encontrar la secuencia más probable de señalización de estados (la vía de Viterbi) que corresponde a un flujo de bits 1224 recibido. El flujo de bits 1224 se puede decodificar con base en un análisis estadístico de LLR calculado para el flujo de bits 1224. En un ejemplo, un decodificador de Viterbi puede comparar y seleccionar la vía de Viterbi correcta que define una secuencia de estados de señalización utilizando una prueba de cociente de probabilidad para generar LLR del flujo de bits 1224. Pueden utilizarse relaciones de probabilidad para comparar de manera estadística el ajuste de una pluralidad de vías de Viterbi candidatas utilizando una prueba de relaciones de probabilidad que compara el logaritmo de una relación de probabilidad para cada vía de Viterbi candidata (es decir, LLR) para determinar la vía más probable a dar cuenta de la secuencia de símbolos que produjeron el flujo de bits 1224.

[0103] En el receptor, el mismo decodificador utilizado para decodificar flujos de bits no perforados típicamente puede utilizarse para la decodificación de flujos de bits perforados, independientemente de cuántos bits se han perforado. En los receptores convencionales, la información LLR es típicamente desperforada antes del intento de decodificación rellenando LLR para los estados o posiciones perforados (LLR desperforados) con ceros. Un decodificador puede prescindir de LLR desperforado que no lleva ninguna información efectivamente.

CARACTERÍSTICAS MEJORADAS DE PERFORACIÓN Y ESTRUCTURA DE CÓDIGO DE LDPC DE EJEMPLO

[0104] Una de las propiedades deseables para códigos de comprobación de paridad de baja densidad (LDPC) pretendidos para la transmisión inalámbrica es el alto

rendimiento para canales de ruido gaussiano y de atenuación. También es deseable que el grado máximo de nodos variables (por ejemplo, el grado de conectividad, o número de conexiones, de los nodos variables en el gráfico para los nodos de comprobación en el gráfico) no sea muy grande (por ejemplo, respecto a un código de LDPC de referencia).

[0105] Ciertos sistemas (por ejemplo, 802.11n, 802.11ad, WiMAX, ATSC, etc.) pueden utilizar una estructura de código de tipo LDPC multi-extremo. Los códigos de LDPC de tipo multi-extremo pueden tener ventajas sobre los códigos de LDPC irregulares estándares. Por ejemplo, la estructura de código de LDPC tipo multi-extremo puede proporcionar muchos más grados de libertad que los códigos de LDPC irregulares estándares, que pueden explotarse para diseñar códigos con un excelente rendimiento, baja codificación/decodificación de complejidad, y/u otras propiedades deseables.

[0106] Las construcciones de tipo de multi-extremo pueden introducir nodos variables perforados de grado alto en el diseño de manera que la diferencia con la capacidad se puede reducir con grados de nodo unidos. Aunque los nodos perforados ayudan a lograr el objetivo de diseño conocido como la condición de compatibilidad, los nodos perforados pueden causar que el decodificador iterativo reduzca la velocidad en el inicio del proceso de decodificación. Por ejemplo, los nodos perforados enviar información de borrado a lo largo de extremos salientes que causan que los nodos de comprobación conectados envíen poca o ninguna información en las primeras iteraciones. En el contexto de los códigos de LDPC elevados, para un código construido por elevación (por ejemplo, copiado) de un código de base relativamente pequeño, a menudo es deseable que el código de base no tenga o tenga pocos extremos dobles (por ejemplo, un nodo variable conectado a un nodo de comprobación por dos extremos). Debido a que los nodos variables de grado alto están conectados a numerosos nodos de comprobación, los nodos variables de grado alto pueden derivar en la creación de extremos dobles, por ejemplo, a mayores velocidades cuando el número de nodos de comprobación es relativamente pequeño.

[0107] Otra propiedad deseable para códigos de LDPC es el soporte para las extensiones de solicitudes de repetición automáticas híbridas (HARQ). Las extensiones HARQ pueden implicar la adición de bits de paridad adicionales y comprobaciones de paridad preexistentes de división con la adición de un nodo variable de un grado. Si ambas mitades de la división están conectadas a un nodo variable de perforado, lo que puede ser deseable con el fin de lograr un rendimiento

deseado, el nodo de comprobación predividido puede tener al menos dos extremos conectados a los nodos variables perforados. Por ejemplo, el código de LDPC diseña con un único nodo variable perforado de grado alto la presencia de extremos dobles en el código de base. Por lo tanto, puede ser deseable tener múltiples nodos variables perforados de grado más pequeño en lugar de un nodo variable de grado alto perforado; sin embargo, para los códigos de alta velocidad, puede ser difícil lograr un buen rendimiento. En otras palabras, puede haber una negociación entre evitar extremos dobles y lograr velocidades de código mayores.

[0108] Por consiguiente, son deseables técnicas para la perforación de los códigos de LDPC que tienen extremos dobles, pero que son aún capaces de lograr un alto rendimiento en un amplio rango de velocidades de código.

[0109] Se proporcionan técnicas en la presente para una perforación mejorada de múltiples nodos variables del grado más alto en el gráfico de base, pero de nodos variables de grados relativamente bajos en relación con otros tipos de códigos de LDPC, y estructuras de código de LDPC que tienen bits de paridad adicionales añadidos al tipo de estructura de código de LDPC de multi-extremo que pueden ayudar a lograr una velocidad de código y rendimiento deseados a través de canales de Gauss y de atenuación.

[0110] La FIG. 13 ilustra operaciones de ejemplo 1300 para la comunicación inalámbrica, de acuerdo con ciertos aspectos de la presente divulgación. Pueden llevarse a cabo operaciones 1300, por ejemplo, por un dispositivo de transmisión (por ejemplo, UE 120 o BS 110). Las operaciones 1300 pueden comenzar, en 1302, mediante la codificación de un conjunto de bits de información con base en un código de LDPC (por ejemplo, un código de tipo LDPC multi-extremo) para producir una palabra de código. El código de LDPC se define por una matriz de base que tiene un primer número de nodos variables (columnas en la matriz de base) y un segundo número de nodos de comprobación (filas en la matriz de base). Los nodos variables pueden tener un grado bajo de conectividad a los nodos de comprobación en relación con los nodos variables en un código de LDPC de referencia (por ejemplo, un código de LDPC que tiene un nodo único perforado de grado alto) y la matriz de base tiene al menos un bit de paridad adicional (por ejemplo, $M - 1$ nodos variables extra o un nodo variable extra por cada par de nodos variables perforados) para los nodos variables perforados. En 1304, el dispositivo de transmisión perfora la palabra de código de acuerdo con un patrón de perforación diseñado para perforar los bits correspondientes a al menos dos (por ejemplo, M nodos variables) de los nodos variables (por ejemplo,

los dos nodos variables de grados más altos de la matriz de base) para producir una palabra de código perforada. En 1306, el dispositivo de transmisión añade al menos un bit de paridad adicional al gráfico de base para al menos un par de los al menos dos nodos variables perforados.

[0111] En 1308, el dispositivo de transmisión transmite la palabra de código perforada. De acuerdo con ciertos aspectos, el al menos un nodo variable de adicional está formado por una paridad de dos nodos variables perforados. La al menos una variable de nodos extra puede tener un grado de conectividad de los nodos de comprobación de uno.

[0112] De acuerdo con ciertos aspectos, un código de LDPC puede estar diseñado de modo que tenga múltiples nodos perforados de menor grado en lugar de un nodo único de grado alto perforado. Por ejemplo, dos nodos de un cierto grado pueden estar perforados en lugar de un nodo perforado del doble de grado. Los nodos variables perforados pueden ser los nodos variables de grado más alto en la estructura del código de LDPC, pero, aún así, los nodos variables de grado relativamente bajo en relación con otros códigos de LDPC (por ejemplo, convencionales) con un nodo único variable de grado alto perforado. La presencia de dos nodos perforados que son nodos de grado más bajo puede contribuir a una convergencia de decodificación más lenta para aquellos nodos, que pueden hacer que sea más difícil lograr un buen rendimiento para los códigos de alta velocidad, en particular, donde el número de nodos de comprobación es relativamente pequeño. En algunos casos, los nodos perforados pueden ser los nodos de grado más alto en el gráfico de base (es decir, los nodos variables que tienen los extremos más conectados a los nodos de comprobación en el gráfico de base); sin embargo, los nodos perforados pueden tener un grado bajo de conectividad en relación con un mayor grado posible de conectividad o el grado de los nodos perforados en un código de LDPC de referencia.

[0113] De acuerdo con ciertos aspectos, pueden añadirse bits no perforados adicionales a la estructura de código de LDPC. Los bits no perforados adicionales pueden formarse tomando la paridad de los dos nodos perforados (por ejemplo, los bits de paridad pueden ser nodos variables de un grado). La adición de los bits adicionales no perforados a la estructura del código de LDPC puede tener el efecto de reducir la tasa de perforación neta. La estructura general de dos nodos perforados y un bit de paridad transmitido adicionalmente perfora eficazmente sólo un grado de libertad del código. Los nodos perforados permanecen de modo tal que sus beneficios están todavía presentes, pero el bit de paridad puede permitir la convergencia más

rápida y, de ese modo, facilitar la determinación de los valores de los bits perforados en el proceso de decodificación. Esta estructura ayuda a mejorar el rendimiento del diseño general en los canales gaussianos y de atenuación mientras proporciona soporte a las otras características deseables discutidas con anterioridad.

[0114] De acuerdo con ciertos aspectos, se pueden utilizar estructuras de código de LDPC donde el gráfico de base tiene un pequeño número de nodos variables perforados de grado moderado (por ejemplo, relativamente bajo) (por ejemplo, de grado 3 a grado 7). La estructura de código de LDPC también puede contener bits de paridad adicionales, cada uno formado a partir de dos de tales nodos perforados.

[0115] En una implementación de ejemplo, puede utilizarse una estructura de código de LDPC que tiene un gráfico de base de longitud 27 o 28. En el gráfico de base, dos nodos variables de bajo grado pueden ser perforados y un bit de paridad adicional puede añadirse a la estructura del código de LDPC, formada por una paridad de los dos nodos perforados. Esta estructura de código de LDPC puede ser útil, por ejemplo, para velocidades de código de un cuarto a ocho novenos.

[0116] De acuerdo con ciertos aspectos, las estructuras de código de LDPC que tienen un gráfico de base grande pueden implicar un mayor número de nodos de bajo grado perforados y un mayor número de bits de paridad asociados añadidos. Por ejemplo, para m nodos variables perforados, se pueden añadir $m - 1$ bits de paridad de un grado. Aunque en otros casos se puede añadir un número diferente de bits de paridad, por ejemplo, en algunos casos se pueden utilizar menos de $m - 1$ bits de paridad. En otro ejemplo de realización ilustrado en la FIG. 14, puede utilizarse una estructura de código de LDPC 1400 que tiene un gráfico de base de la longitud 36. En el gráfico de base, los tres nodos variables de más grado alto 1304 en la estructura del código de LDPC 1400, que tienen un grado relativamente bajo, se perforan y dos bits de paridad adicionales 1306 se añaden a la estructura del código de LDPC 1400, cada uno formado por una paridad de dos de los nodos perforados y se conectan a uno de los nodos de comprobación 1402.

[0117] Se puede observar que el grado de los nodos perforados de grado relativamente bajo no incluye extremos utilizados para formar los bits de paridad adicionales. En extensiones de HARQ, los grados de los nodos perforados pueden aumentar sustancialmente debido a la adición de otros bits de paridad. Una de las ventajas de los diseños de tipo multi-extremo es que permiten la introducción de nodos variables de grado uno de una manera controlada. Al perforar todos los nodos variables de grado uno y vaciar los nodos variables fuera del gráfico de código

mediante la eliminación de su nodo de comprobación asociado, se puede obtener un gráfico “central”. El “grado” de los nodos variables perforados puede ser el grado de los nodos en el gráfico central.

[0118] Las técnicas y los aparatos descritos en la presente para la generación de la estructura de código de LDPC que tienen al menos dos nodos variables perforados de grado relativamente bajo, y la adición de bits de paridad adicionales a los pares perforados de nodos variables pueden proporcionar mejores operaciones de codificador/decodificador y, por lo tanto, el aumento de rendimiento de un sistema de procesador y/o procesamiento. Por ejemplo, el uso de nodos perforados inferiores ayuda a evitar la presencia de doble extremo en el gráfico que puede ralentizar la decodificación iterativa. Mediante la adición de los bits de paridad adicionales al gráfico de base para los nodos variables perforados, todavía puede obtenerse un buen rendimiento, incluso en presencia de los nodos variables perforados, y velocidades de código más altas se pueden lograr al mismo tiempo que se evita la creación de dobles extremos en el gráfico. Por lo tanto, la codificación/decodificación utilizando las estructuras de código de LDPC propuestas lleva a tiempos de procesamiento mejorados.

[0119] Los métodos descritos en la presente comprenden uno o más pasos o acciones para lograr el procedimiento descrito. Los pasos y/o acciones del procedimiento pueden intercambiarse entre sí sin apartarse del alcance de las reivindicaciones. En otras palabras, a menos que se especifique un orden específico de pasos o acciones, el orden y/o el uso de pasos y/o acciones específicos pueden modificarse sin apartarse del alcance de las reivindicaciones.

[0120] De acuerdo con lo utilizado en la presente, el término “determinar” abarca una amplia variedad de acciones. Por ejemplo, “determinar” puede incluir calcular, computar, procesar, derivar, investigar, buscar (por ejemplo, buscar en una tabla, una base de datos u otra estructura de datos), establecer y similares. Además, “determinar” puede incluir recibir (por ejemplo, recibir información), acceder (por ejemplo, acceder a datos en una memoria) y similares. Además, “determinar” puede incluir resolver, seleccionar, elegir, establecer y similares.

[0121] En algunos casos, en lugar de efectivamente transmitir una trama, un dispositivo puede tener una interfaz para dar salida a una trama para la transmisión. Por ejemplo, un procesador puede dar salida a una trama, a través de una interfaz de bus, a un RF de extremo frontal para la transmisión. De manera similar, en lugar de efectivamente recibir una trama, un dispositivo puede tener una interfaz para obtener

una trama recibida de otro dispositivo. Por ejemplo, un procesador puede obtener (o recibir) una trama, a través de una interfaz de bus, de un RF de extremo frontal para la transmisión.

[0122] Las diversas operaciones de los métodos descritos con anterioridad se pueden realizar por cualquier medio adecuado capaz de realizar las funciones correspondientes. Los medios pueden incluir una variedad de componentes y/o módulos de hardware y/o software que incluyen, entre otros, un circuito, un circuito integrado de aplicación específica (ASIC), o procesador. En general, donde hay operaciones ilustradas en las figuras, esas operaciones pueden tener componentes de medios más función homólogos correspondientes con una numeración similar.

[0123] Los diversos bloques lógicos, módulos y circuitos ilustrativos descritos en conexión con la presente divulgación pueden implementarse o realizarse con un procesador de propósito general, un procesador de señal digital (DSP), un circuito integrado de aplicación específica (ASIC), una matriz de puertas programables de campo (FPGA) u otro dispositivo lógico programable (PLD), puerta discreta o lógica transistor, componentes de hardware discretos, o cualquier combinación de los mismos diseñada para realizar las funciones descritas en la presente. Un procesador de propósito general puede ser un microprocesador, pero como alternativa, el procesador puede ser cualquier procesador, controlador, microcontrolador, o máquina de estado disponible en el mercado. Un procesador también puede implementarse como una combinación de dispositivos informáticos, por ejemplo, una combinación de un DSP y un microprocesador, una pluralidad de microprocesadores, uno o más microprocesadores junto con un DSP central, o cualquier otra de tal configuración.

[0124] Si se implementa en hardware, un ejemplo de configuración de hardware puede comprender un sistema de procesamiento en un nodo inalámbrico. El sistema de procesamiento puede implementarse con una arquitectura de bus. El bus puede incluir cualquier número de buses de interconexión y puentes en función de la aplicación específica del sistema de procesamiento y las restricciones globales de diseño. El bus puede unir diversos circuitos que incluyen un procesador, medios legibles por máquina, y una interfaz de bus. La interfaz de bus puede utilizarse para conectar un adaptador de red, entre otras cosas, al sistema de procesamiento a través del bus. El adaptador de red puede utilizarse para implementar las funciones de procesamiento de señal de la capa PHY. En el caso de un terminal de usuario (véase la FIG. 1), una interfaz de usuario (por ejemplo, teclado, pantalla, ratón, palanca de mando, etc.) también puede conectarse al bus. El bus también puede enlazar varios

otros circuitos como fuentes de temporización, periféricos, reguladores de voltaje, circuitos de administración de energía, y similares, que son bien conocidos en la técnica, y, por lo tanto, no se describen en forma adicional. El procesador puede implementarse con uno o más procesadores de propósito general y/o de propósito especial. Los ejemplos incluyen microprocesadores, microcontroladores, procesadores DSP, y otros circuitos que pueden ejecutar el software. Aquellos con experiencia en la técnica reconocerán cómo implementar mejor la funcionalidad descrita para el sistema de procesamiento dependiendo de la aplicación particular y las limitaciones globales de diseño impuestas sobre el sistema global.

[0125] Si se implementan en software, las funciones pueden almacenarse o transmitirse como una o más instrucciones o código en un medio legible por computadora. Software se interpreta en sentido amplio para significar instrucciones, datos, o cualquier combinación de los mismos, si se hace referencia como software, firmware, middleware, microcódigo, lenguaje de descripción de hardware, o de otra manera. Los medios legibles por computadora incluyen medios de almacenamiento de computadora y medios de comunicación incluyendo cualquier medio que facilite la transferencia de un programa informático de un lugar a otro. El procesador puede ser responsable de gestionar el bus y el procesamiento general, incluyendo la ejecución de módulos de software almacenados en el soporte de almacenamiento legible por máquina. Un medio de almacenamiento legible por computadora puede estar acoplado a un procesador de tal manera que el procesador pueda leer información de, y escribir información en, el medio de almacenamiento. Como alternativa, el medio de almacenamiento puede ser integral al procesador. A modo de ejemplo, el medio legible por máquina puede incluir una línea de transmisión, una onda portadora modulada por datos, y/o un medio de almacenamiento legible por computadora con instrucciones almacenadas en el mismo separadas del nodo inalámbrico, a las que se puede acceder por el procesador a través de la interfaz de bus. Alternativamente, o además, los medios legibles por máquina, o cualquier porción de los mismos, pueden estar integrados en el procesador, como puede ser el caso con la memoria caché y/o archivos de registro general. Los ejemplos de medios de almacenamiento legibles por máquina pueden incluir, a modo de ejemplo, memoria RAM (Memoria de Acceso Aleatorio), memoria flash, una ROM (Memoria de Sólo Lectura), PROM (Memoria de Sólo Lectura Programable), EPROM (Memoria de Sólo Lectura Programable y Borrable), EEPROM (Memoria de Sólo Lectura Eléctricamente Programable y Borrable), registros, discos magnéticos, discos ópticos, discos duros, o cualquier otro

medio de almacenamiento adecuado, o cualquier combinación de los mismos. Los medios legibles por máquina pueden incorporarse en un producto de programa informático.

[0126] Un módulo de software puede comprender una sola instrucción, o muchas instrucciones y puede distribuirse sobre varios segmentos de código diferentes, entre los diferentes programas, y a través de los medios de almacenamiento múltiple. Los medios legibles por computadora pueden comprender un número de módulos de software. Los módulos de software incluyen instrucciones que, cuando se ejecutan por un aparato tal como un procesador, hacen al sistema de procesamiento realizar diversas funciones. Los módulos de software pueden incluir un módulo de transmisión y un módulo de recepción. Cada módulo de software puede residir en un único dispositivo de almacenamiento o estar distribuido a través de múltiples dispositivos de almacenamiento. A modo de ejemplo, un módulo de software puede estar cargado en la memoria RAM de un disco duro cuando se produce un evento de activación. Durante la ejecución del módulo de software, el procesador puede cargar algunas de las instrucciones en la memoria caché para aumentar la velocidad de acceso. Una o más líneas de caché pueden estar cargadas en un archivo de registro general para la ejecución por el procesador. Cuando se hace referencia a la funcionalidad de un módulo de software a continuación, se comprenderá que tal funcionalidad se implementa por el procesador en la ejecución de instrucciones de tal módulo de software.

[0127] Además, cualquier conexión se denomina correctamente un medio legible por computadora. Por ejemplo, si el software se transmite desde un sitio web, un servidor u otra fuente remota utilizando un cable coaxial, cable de fibra óptica, par trenzado, línea de abonado digital (DSL), o tecnologías inalámbricas tal como de infrarrojos (IR), radio y microondas, entonces el cable coaxial, fibra óptica cable de par trenzado, DSL o tecnologías inalámbricas tal como de infrarrojos, radio y microondas se incluyen en la definición de medio. *Disk* y *disc*, de acuerdo con lo utilizado en la presente, incluyen disco compacto (CD), disco láser, disco óptico, disco versátil digital (DVD), disco flexible, y disco Blu-ray® donde los *disks* generalmente reproducen datos magnéticamente, mientras que los *discs* reproducen datos ópticamente con láseres. Así, en algunos aspectos, los medios legibles por computadora pueden comprender medios no transitorios legibles por computadora (por ejemplo, medios tangibles). Además, para otros aspectos, los medios legibles por computadora pueden comprender medios transitorios legibles por computadora (por ejemplo, una señal).

También deben incluirse combinaciones de los anteriores dentro del alcance de los medios legibles por computadora.

[0128] Por lo tanto, ciertos aspectos pueden comprender un producto de programa informático para realizar las operaciones presentadas en la presente. Por ejemplo, un producto de programa informático puede comprender un medio legible por computadora que tiene instrucciones almacenadas (y/o codificadas) en el mismo, cuyas instrucciones son ejecutables por uno o más procesadores para realizar las operaciones descritas en la presente.

[0129] Además, se debe apreciar que los módulos y/u otros medios apropiados para realizar los métodos y técnicas descritos en la presente pueden ser descargados y/u obtenidos de otro modo por un terminal de usuario y/o estación base según sea aplicable. Por ejemplo, un dispositivo de este tipo puede estar acoplado a un servidor para facilitar la transferencia de medios para realizar los métodos descritos en la presente. Alternativamente, diversos métodos descritos en la presente pueden proporcionarse a través de medios de almacenamiento (por ejemplo, RAM, ROM, un medio de almacenamiento físico tal como un disco compacto (CD) o disco flexible, etc.), de tal manera que un terminal de usuario y/o estación base pueden obtener los diversos métodos tras el acoplamiento o suministro de los medios de almacenamiento al dispositivo. Por otra parte, puede utilizarse cualquier otra técnica adecuada para proporcionar los métodos y técnicas descritos de la presente a un dispositivo.

[0130] Debe comprenderse que las reivindicaciones no se limitan a la configuración y componentes precisos ilustrados con anterioridad. Diversas modificaciones, cambios y variaciones pueden realizarse en la disposición, operación y detalles de los métodos y aparatos descritos con anterioridad sin apartarse del alcance de las reivindicaciones.