

CIRCUITO DE ALIMENTACIÓN DE HISTÉRESIS

CAMPO DE LA INVENCION

[0001] Esta invención se refiere al campo de los aparatos
5 eléctricos de bajo voltaje y, de manera particular, a un
circuito de suministro de energía para suministrar energía a
interruptores automáticos.

ANTECEDENTES DE LA INVENCION

[0002] Con la mejora continua de la industria de los aparatos
10 eléctricos de baja tensión, los interruptores automáticos de
caja de plástico (interruptores automáticos de caja moldeada)
están evolucionando hacia sistemas más inteligentes y con
mayor capacidad de comunicación. Dicha inteligencia de los
interruptores automáticos de caja moldeada se logra
15 principalmente mediante dispositivos electrónicos y, por lo
tanto, también se requiere un circuito de alimentación para
suministrar energía a los interruptores automáticos de caja
moldeada. La confiabilidad y estabilidad de los controladores
inteligentes se encuentran asociadas a la mejora del
20 rendimiento y la confiabilidad del circuito de
alimentación. Al mismo tiempo, el circuito de alimentación
eléctrica es propenso a sobretensiones, sobrecorrientes,
averías, interferencias electromagnéticas y otros problemas
debidos a la conversión en circuitos de corriente fuerte y

débil. Es imprescindible mejorar su estabilidad y capacidad de eliminar interferencias para que el circuito de la fuente de alimentación no solo pueda recibir una entrada de alta potencia sin sufrir daños, sino que también proporcione una salida estable con una entrada de baja potencia. Por lo tanto, es imprescindible diseñar un circuito de suministro de energía que sea simple, efectivo, estable, seguro y confiable.

[0003] En el estado de la técnica se propone un circuito de suministro de energía que comprende un transformador de corriente de saturación rápida, un circuito rectificador, una unidad de circuito de conmutación y una unidad de control. La unidad de control controla la unidad de circuito de conmutación que se enciende o apaga, y la unidad de control utiliza una unidad de histéresis de retroalimentación positiva que presenta un amplificador operacional. En este caso se utiliza un amplificador operacional para generar una señal de histéresis. Por lo tanto, el circuito es complicado, costoso y propenso a fallas.

[0004] También se proponen anteriormente en el estado de la técnica, un circuito de suministro de energía que comprende un circuito de filtro de entrada, un circuito de filtro de rectificación, un circuito de conversión de interruptor de un solo extremo, un circuito de control de

suministro de energía de conmutación y un circuito de filtro de rectificación secundario. El circuito de la fuente de alimentación puede detectar la amplitud de una salida de energía por una bobina de energía cuando dicha bobina de energía es alimentada por separado y realizar el control de una fuente de alimentación de dos vías según la amplitud. En este caso se utiliza una fuente de alimentación de conmutación aislada, de manera que el circuito de control presenta una estructura compleja y un tamaño grande, que no es adecuado para un interruptor automático de caja moldeada miniaturizada.

[0005] En la técnica también se proporciona un circuito de suministro de energía, que comprende un módulo de muestreo de sobretensión para determinar si se genera una señal de sobretensión, un módulo de muestreo de subtensión para determinar si se genera una señal de subtensión, y un módulo de generación de señal para generar una señal de protección con la señal de sobretensión o subtensión, así como un módulo de señal de histéresis para el procesamiento retrasado de la señal de protección y la salida de la señal de protección procesada. En este caso, el efecto de histéresis se logra cambiando el valor del divisor de resistencia, que requiere cálculos y operaciones complicados, y el muestreo separado de la señal de sobretensión y la señal de subtensión aumenta la

complejidad del circuito. Además, también se requiere una fuente de alimentación auxiliar de CC.

[0006] En la técnica anterior se proporciona además un circuito de suministro de energía, que comprende un circuito de muestreo de voltaje, un circuito de control, un circuito de histéresis, un terminal de voltaje de entrada de suministro de energía, un terminal de voltaje de polarización de CC y un terminal de control de suministro de energía de conmutación. El circuito de muestreo de entrada utiliza tres resistencias en serie para formar un divisor de resistencia. El circuito de control utiliza un amplificador de error, y dicho amplificador de error está conectado a una resistencia de polarización para controlar el nivel del terminal de control de la fuente de alimentación de conmutación del punto de protección de acuerdo con la señal de muestreo del circuito de muestreo de entrada. Cuando la fuente de alimentación de conmutación es mayor que un valor establecido, la fuente de alimentación de conmutación se apaga para proteger la fuente de alimentación de conmutación. En este esquema, se utilizan tres resistencias en serie como resistencia divisora de voltaje, lo que hace que el cálculo sea más complicado y también requiere la utilización de una fuente de alimentación de CC auxiliar.

[0007] En resumen, la técnica anterior generalmente

presenta los problemas de un circuito complejo, un gran volumen, múltiples dispositivos, un proceso de cálculo complicado y un alto costo.

BREVE DESCRIPCIÓN DE LA INVENCION

5 [0008] La presente invención describe un circuito de alimentación de histéresis, que comprende: un circuito de entrada, un circuito de combinación de conmutación, un circuito de muestreo y control, un circuito de realimentación y un circuito de salida. El circuito de entrada está

10 conectado a un terminal de entrada de alimentación, rectifica una entrada de alimentación y proporciona protección de aislamiento para el terminal de entrada. El circuito de combinación de interruptor está conectado al circuito de entrada y se enciende o apaga para controlar la potencia de

15 salida de un terminal de salida de la fuente de alimentación. El circuito de muestreo y control lleva a cabo el muestreo del voltaje de salida y compara el voltaje de salida con un voltaje de referencia, y el circuito de muestreo y control controla el circuito de combinación del

20 interruptor para que se encienda o apague según el resultado de la comparación. El circuito de realimentación está conectado entre el circuito de combinación del interruptor y el circuito de muestreo y control. El circuito de combinación de interruptores envía una señal de retroalimentación

positiva al circuito de muestreo y control a través del
circuito de retroalimentación, y la señal de
retroalimentación positiva causa un efecto de histéresis en
la acción de comparación de un chip de fuente de alimentación
5 de referencia. El circuito de salida está conectado al
circuito de combinación de interruptores, filtra una salida
de dicho circuito de combinación de interruptores y
proporciona protección de aislamiento para el terminal de
salida, y una salida del circuito de salida sirve como una
10 salida de un circuito de alimentación de histéresis.

[0009] En una realización, la salida del circuito de
salida suministra energía a un controlador en un interruptor
de caja moldeada.

[0010] En una realización, la salida del circuito de
15 salida alimenta un controlador en un interruptor de circuito
de caja moldeada y un controlador de flujo magnético de un
disparador en el interruptor de circuito de caja moldeada.

[0011] En una realización, el circuito de salida también
está conectado a una fuente de alimentación de CC
20 auxiliar. El circuito de salida comprende una pluralidad de
rutas entre el terminal de entrada de la fuente de
alimentación, la fuente de alimentación de CC auxiliar, el
terminal de salida de la fuente de alimentación y el terminal
de salida de la fuente de alimentación de flujo magnético de

disparo.

[0012] En una realización, el circuito de combinación de interruptor comprende un transistor de efecto de campo (FET) y un tubo regulador de voltaje, y controla la potencia de salida del terminal de salida de la fuente de alimentación al controlar la activación o desactivación del transistor de efecto de campo y el tubo regulador de voltaje.

[0013] En una realización, el transistor de efecto de campo comprende un transistor de efecto de campo de potencia de alta corriente.

[0014] En una realización, el FET incluye un FET mejorado y un FET de potencia de alta corriente; la compuerta del FET de potencia de alta corriente está conectada al drenaje del FET mejorado, y el punto de conexión sirve como un punto de retroalimentación.

[0015] En una realización, el circuito de muestreo y control comprende un chip de fuente de alimentación de referencia que produce un voltaje de referencia. El circuito de muestreo y control controla el encendido o apagado del transistor de efecto de campo y el tubo regulador de voltaje en el circuito combinado del interruptor de acuerdo con el resultado de la comparación.

[0016] En una realización, el circuito de muestreo y control comprende un circuito de muestreo, que a su vez

comprende un par de resistencias de muestreo, y la relación de los valores de resistencia del par de resistencias de muestreo es $1:[(V_{out}/V_{ref})-1]$, en donde V_{out} es el voltaje de salida, y V_{ref} es el voltaje de referencia, y un punto entre
5 el par de resistencias de muestreo es un punto de muestreo.

[0017] En una realización, el circuito de realimentación es una resistencia de realimentación conectada entre el punto de realimentación y el punto de muestreo; el punto de muestreo está conectado a un extremo de referencia del chip
10 de fuente de alimentación de referencia.

[0018] En una realización, el circuito de salida comprende un circuito de filtro.

[0019] En una realización, un dispositivo de protección de aislamiento está comprendido en el circuito de entrada y
15 el circuito de salida.

[0020] El circuito de alimentación de histéresis de la presente invención usa un chip de fuente de alimentación de referencia en lugar de un amplificador operacional para generar una señal de control, lo que hace que el circuito sea
20 más simple en estructura y más bajo en costo. El circuito de retroalimentación conecta directamente el punto de retroalimentación y el punto de muestreo, y se retroalimenta al chip de fuente de alimentación de referencia. El circuito es simple, pero puede aumentar la histéresis del chip de

fuente de alimentación de referencia, de modo que el control del chip de fuente de alimentación de referencia sea más estable y presente una mayor capacidad anti-interferencia. Como se dispone de un gran FET de potencia de corriente en el circuito, éste puede absorber y consumir el exceso de energía cuando se produce una entrada de corriente grande, protegiendo el circuito posterior de un gran impacto de corriente, de modo que el límite superior de la corriente de entrada es mejorado significativamente.

[0021] En general, el circuito de alimentación de histéresis de la presente invención presenta un tamaño reducido, bajo costo, baja pérdida de dispositivos, larga vida útil y es capaz de reducir la interferencia electromagnética de alta frecuencia.

BREVE DESCRIPCIÓN DE LAS FIGURAS

[0022] La anterior y otras características, aspectos y ventajas de la presente invención se harán más evidentes a partir de la descripción de las reivindicaciones adjuntas, en las que:

[0023] Figura 1 Es un diagrama de bloques que muestra la estructura de un circuito de alimentación de histéresis de acuerdo con una

realización de la presente invención.

[0024] Figura 2

5

Ilustra un esquema del circuito de la primera realización de un circuito de alimentación de histéresis de acuerdo con la presente invención.

[0025] Figura 3

10

Ilustra un esquema del circuito de la segunda realización de un circuito de alimentación de histéresis de acuerdo con la presente invención.

DESCRIPCIÓN DETALLADA DE LA INVENCIÓN

[0026] De acuerdo con la Figura 1, dicha FIG. 1 es un
15 diagrama de bloques que muestra la estructura de circuito de alimentación de histéresis de acuerdo con una realización de la presente invención. Como se muestra en la Figura 1, el circuito de alimentación de histéresis de la presente invención comprende un circuito de entrada 102, un circuito
20 de combinación de conmutadores 104, un circuito de retroalimentación 106, un circuito de muestreo y control 108, y un circuito de salida 110.

[0027] El circuito de entrada 102 está conectado a un terminal de entrada de la fuente de alimentación, y el

circuito de entrada 102 rectifica una entrada de la fuente de alimentación y proporciona protección de aislamiento en el terminal de entrada.

[0028] El circuito de combinación de interruptor 104
5 está conectado al circuito de entrada 102 y se enciende o apaga para controlar la potencia de salida de un terminal de salida de la fuente de alimentación. En una realización, el circuito de combinación de interruptor 104 comprende un transistor de efecto de campo y un tubo regulador de voltaje,
10 y controla la potencia de salida del terminal de salida de la fuente de alimentación al controlar el encendido o apagado del transistor de efecto de campo y el tubo regulador de voltaje.

[0029] El circuito de muestreo y control 108 muestrea un
15 voltaje de salida y compara el voltaje de salida con un voltaje de referencia, y el circuito de muestreo y control 108 controla el circuito de combinación del interruptor que se enciende o apaga según el resultado de la comparación. En una realización, el circuito de muestreo y control 108
20 comprende un chip de fuente de alimentación de referencia que produce el voltaje de referencia. El circuito de muestreo y control 108 controla el encendido o apagado del transistor de efecto de campo y el tubo regulador de voltaje en el circuito de combinación del interruptor 104 de acuerdo con el

resultado de la comparación.

[0030] El circuito de realimentación 106 está conectado entre el circuito de combinación de interruptores 104 y el circuito de muestreo y control 108. El circuito de combinación de conmutadores 104 envía una señal de retroalimentación positiva al circuito de muestreo y control 108 a través del circuito de realimentación 106, que causa la acción de comparación del chip de la fuente de alimentación de referencia para producir un efecto de histéresis. La señal de retroalimentación positiva permite que el chip de la fuente de alimentación de referencia sea más estable con base en la comparación del voltaje de referencia y el voltaje de salida muestreado, evitando la conmutación frecuente del circuito de combinación del interruptor debido a la fluctuación de inestabilidad del voltaje, y reduciendo así la pérdida de energía y la interferencia electromagnética debida al cambio frecuente.

[0031] El circuito de salida 110 está conectado al circuito de combinación de conmutadores 104, filtra la salida del circuito de combinación de conmutadores 104 y proporciona protección de aislamiento para el terminal de salida, y la salida del circuito de salida 110 sirve como una salida del circuito de suministro de energía de histéresis. La salida del circuito de salida 110 puede suministrar energía a un

controlador en un interruptor de circuito de caja moldeada o proporcionar un voltaje de disparo para un controlador de flujo magnético de un disparador en el interruptor de circuito de caja moldeada.

5 [0032] Con referencia a la Figura 2, dicha FIG. 2 ilustra un esquema de circuito de la primera realización de un circuito de alimentación de histéresis de acuerdo con la presente invención. En la primera realización mostrada en la Figura 2, el circuito de entrada 102 es un primer diodo

10 D1. El primer diodo D1 cumple la función de rectificar y aislar una entrada de alimentación. El circuito de combinación de interruptores 104 comprende un primer FET V1, un segundo FET V2, un segundo diodo D2, un tercer diodo D3, una primera resistencia R1, una segunda resistencia R2, una

15 tercera resistencia R3 y una cuarta resistencia R4. El primer FET V1 es un transistor de efecto de campo de tipo de mejora de canal N, y el segundo FET V2 es un transistor de efecto de campo de potencia de alta corriente de canal N. El segundo diodo D2 y el tercer diodo D3 funcionan como un regulador de

20 voltaje y son tubos reguladores de voltaje. El circuito de realimentación 106 es una séptima resistencia R7. El circuito de muestreo y control 108 comprende un chip de fuente de alimentación de referencia U1, una quinta resistencia R5 y una sexta resistencia R6. El chip de fuente de alimentación

de referencia U1 es un chip de fuente de alimentación de referencia de derivación ajustable de tres terminales, y el chip de fuente de alimentación de referencia U1 genera una fuente de alimentación de referencia. La quinta resistencia R5 y la sexta resistencia R6 se usan como resistencias de división de voltaje, y la quinta resistencia R5 y la sexta resistencia R6 se usan para muestrear la tensión de salida y suministrarla al chip de fuente de alimentación de referencia U1. El circuito de salida 110 comprende un cuarto diodo D4, un primer condensador C1 y un segundo condensador C2, y el primer condensador C1 y el segundo condensador C2 constituyen un circuito de filtro.

[0033] El terminal de entrada Vin de la fuente de alimentación está conectado al ánodo del primer diodo D1 y al drenaje del segundo FET (FET de potencia de corriente alta de canal N) V2. El cátodo del primer diodo D1 está conectado al primer extremo de la primera resistencia R1, al primer extremo de la cuarta resistencia R4 y al primer extremo de la quinta resistencia R5; la primera resistencia R1, la cuarta resistencia R4 y la quinta resistencia R5 implementan la función de una resistencia divisoria de voltaje, siendo su función aumentar el potencial; la primera resistencia R1, la cuarta resistencia R4 y la quinta resistencia R5 se utilizan como resistencias de pull-up. El segundo extremo de la

primera resistencia R1 está conectado al cátodo del segundo diodo (tubo regulador de voltaje) D2. El ánodo del segundo diodo D2 está conectado a la compuerta del segundo FET V2, al drenaje del primer FET (transistor de efecto de campo de mejora del canal N) V1, al primer extremo de la séptima resistencia R7 y a la segunda resistencia R2. El punto de intersección de los circuitos anteriores es el punto de retroalimentación A. La séptima resistencia R7 es una resistencia de realimentación, la segunda resistencia R2 es una resistencia de división de voltaje, y la segunda resistencia R2 cumple la función de reducir el potencial y se usa como una resistencia de pull-down. La fuente del segundo FET V2 está conectada a tierra. El segundo extremo de la séptima resistencia (resistencia de realimentación) R7 está conectado al polo de referencia del chip de fuente de alimentación de referencia (chip de fuente de alimentación de referencia de derivación ajustable de tres terminales) U1, y la intersección del circuito mencionado anteriormente es el punto de muestreo B. El segundo extremo de la segunda resistencia R2 está conectado a tierra. La compuerta del primer FET V1 está conectada al ánodo del tercer diodo (tubo regulador de voltaje) D3 y al primer extremo de la tercera resistencia R3, y la fuente del primer FET V1 está conectada a tierra. La tercera resistencia R3 es una resistencia de

división de voltaje, y la tercera resistencia R3 se utiliza para reducir el potencial y se usa como una resistencia desplegable. El segundo extremo de la tercera resistencia R3 está conectado a tierra. El cátodo del tercer diodo D3 está

5 conectado al cátodo del chip de fuente de alimentación de referencia U1 y al segundo extremo de la cuarta resistencia R4. El ánodo del chip de fuente de alimentación de referencia U1 está conectado a tierra. El polo de referencia del chip de fuente de alimentación de referencia U1 está conectado al

10 segundo extremo de la séptima resistencia R7, al segundo extremo de la quinta resistencia R5 y al primer extremo de la sexta resistencia R6. La séptima resistencia R7 es una resistencia de realimentación. La resistencia de realimentación, es decir, la séptima resistencia R7, está

15 conectada entre el punto de realimentación y el punto de muestreo, es decir, el punto A y el punto B, formando así una retroalimentación positiva del circuito de combinación de interruptor 104 al circuito de muestreo y control 108. La quinta resistencia R5 y la sexta resistencia R6 son

20 resistencias divisorias de tensión, donde la tensión de referencia se divide. El primer extremo de la quinta resistencia R5 está conectado al primer extremo de la cuarta resistencia R4 y también está conectado al ánodo del cuarto diodo D4. El segundo extremo de la sexta resistencia R6 está

conectado a tierra. El primer condensador C1 y el segundo condensador C2 están conectados entre el ánodo del cuarto diodo D4 y la tierra, y el primer condensador C1 y el segundo condensador C2 son condensadores de filtro. El cátodo del
5 cuarto diodo D4 está conectado al terminal de salida de la fuente de alimentación PVcc.

[0034] En la primera realización mostrada en la Figura 2, el circuito de salida 110 tiene solo una salida de fuente de alimentación PVcc para suministrar energía a un
10 controlador en un interruptor de caja moldeada.

[0035] En la primera realización mostrada en la Figura 2, el modelo o parámetro de cada componente se selecciona de la siguiente manera: el chip de fuente de alimentación de referencia es un chip de fuente de alimentación de referencia
15 de derivación ajustable de tres terminales, que se puede seleccionar del modelo TL431AIDBZR. El primer FET V1 es un transistor de efecto de campo de tipo de mejora de canal N, que se puede seleccionar desde el modelo 2N7002K. El segundo FET es un FET de potencia de corriente alta de canal N, que
20 puede ser seleccionado del modelo STD60NF06. El segundo diodo D2 es un tubo regulador de voltaje, que puede ser seleccionado del modelo BZX84-C15. El tercer diodo D3 es un tubo regulador de voltaje, que puede ser seleccionado del modelo BZX84-C5V1. El primer diodo D1 y el segundo diodo D4

se pueden seleccionar del modelo M7. La primera resistencia R1 es una resistencia de pull-up que tiene un valor de resistencia de 1k. La segunda resistencia R2 es una resistencia de pull-down que tiene un valor de resistencia de 10k. La tercera resistencia R3 es una resistencia de pull-down que tiene un valor de resistencia de 10k. La cuarta resistencia R4 es una resistencia de pull-up que tiene un valor de resistencia de 4.7k. La quinta resistencia R5 y la sexta resistencia R6 sirven como resistencias de muestreo y división de tensión, y la relación de resistencia cumple los siguientes requisitos: $R5 / R6 = (V_{out} / V_{ref}) - 1$, donde V_{ref} es la tensión de referencia generada por el terminal de referencia del chip de fuente de alimentación de referencia. Los valores de resistencia de R5 y R6 se seleccionan de acuerdo con los requisitos de la tensión de salida V_{out} . En una realización, la quinta resistencia R5 tiene un valor de resistencia de 100k, y la sexta resistencia R6 tiene un valor de resistencia de 10k. La séptima resistencia R7 es una resistencia de realimentación que tiene un valor de resistencia de 100k. El primer condensador C1 y el segundo condensador C2 son condensadores de filtro. La capacitancia del primer condensador C1 es de 220uF, y la capacitancia del segundo condensador C2 es de 100nF.

[0036] El principio de funcionamiento del circuito de alimentación de histéresis de la primera realización es el siguiente. Cuando se acaba de conectar una tensión de alimentación externa, la tensión de entrada del terminal de entrada Vin de la fuente de alimentación aumenta lentamente desde cero. El valor de voltaje de salida del terminal de salida PVcc es menor que un valor preestablecido, y las resistencias de muestreo R5 y R6 de la relación de resistencia apropiada se seleccionan para muestrear el valor de voltaje de salida. Se genera un valor de división de voltaje en el punto de conexión en serie de las resistencias R5 y R6, y el valor de división de voltaje se compara con un voltaje de referencia Vref generado por el terminal de referencia del chip de fuente de alimentación de referencia de derivación ajustable de tres terminales U1. En una realización, el voltaje de referencia Vref es 2.5V. Si el valor de división de voltaje mencionado anteriormente es menor que el voltaje de referencia de 2.5V, el chip U1 de la fuente de alimentación de referencia de derivación ajustable de tres terminales se encuentra en estado apagado, y su cátodo se mantiene a un nivel alto, momento en el cual se enciende el tubo regulador de voltaje D3, de modo que la compuerta del primer FET V1 se encuentra en un nivel alto, y el primer FET V1 está en estado activado. El drenaje del

primer FET V1 está conectado a tierra de manera que el segundo FET V2 se apague y no afecte el aumento continuo del voltaje de entrada.

[0037] Cuando la tensión de entrada del terminal de entrada de la fuente de alimentación V_{in} aumenta lentamente, y el valor de la tensión de salida del terminal de salida de la fuente de alimentación PV_{cc} alcanza y supera el valor preestablecido, el valor de división de tensión obtenido al muestrear los valores de tensión de salida por las resistencias de muestreo R5 y R6 es comparado con el voltaje de referencia del terminal de referencia del chip de fuente de alimentación de referencia de derivación ajustable de tres terminales U1. Cuando el valor divisor de voltaje alcanza y es mayor al voltaje de referencia de 2.5V, el chip de fuente de alimentación de referencia de derivación ajustable de tres terminales U1 se encuentra en estado activo, cuyo voltaje de cátodo es bajo y genera el encendido de voltaje de 2V. El voltaje de encendido hace que el tubo regulador de voltaje D3 se apague, y la compuerta del primer FET V1 es llevada al nivel inferior por la resistencia R3, estando el primer FET V1 está en estado de apagado. Debido a la división de tensión de la resistencia R1, el tubo regulador de tensión D2 y la resistencia R2, la tensión de drenaje del primer FET V1 es mayor que 7V, y el punto de realimentación A alimenta

positivamente la tensión al extremo de referencia del chip de referencia de fuente de alimentación de derivación ajustable de tres terminales U1. El chip de la fuente de alimentación de referencia de derivación ajustable de tres terminales U1 se enciende continuamente y el segundo FET V2 es encendido. Después de encender el segundo FET V2, el terminal de entrada de la fuente de alimentación Vin está conectado a tierra. Dado que el segundo FET es un FET de potencia de alta corriente de canal N, la entrada de energía a la entrada de alimentación es consumida por el segundo FET V2 en forma de energía térmica. La tensión de entrada del terminal de entrada de la fuente de alimentación Vin disminuye gradualmente, pero debido a la retroalimentación positiva del punto de retroalimentación A, el chip U1 de la fuente de alimentación de referencia de derivación ajustable de tres terminales permanece encendido hasta que la tensión del punto de retroalimentación A disminuye a cierto valor, de modo que el punto de muestreo B sea nuevamente menor al voltaje de referencia 2.5V, y el chip de fuente de alimentación de referencia de derivación ajustable de tres terminales U1 se apague nuevamente. El encendido del primer FET V1 hace que el segundo FET V2 se apague de nuevo, y la tensión de entrada del terminal de entrada Vin de la fuente de alimentación ya no se reduce. Sin embargo, en este momento el nivel del punto

de retroalimentación A es todavía bajo y es devuelto al punto de referencia del chip de fuente de alimentación de referencia de derivación ajustable de tres terminales U1, de modo que el chip de fuente de alimentación de referencia de derivación ajustable de tres terminales U1 se apaga
5 continuamente hasta que la tensión de entrada del terminal de entrada de la fuente de alimentación V_{in} vuelve a subir al valor preestablecido.

[0038] La señal de realimentación positiva del circuito
10 de realimentación provoca un efecto de histéresis en la acción de comparación del chip de fuente de alimentación de referencia. La señal de retroalimentación positiva permite que el chip de la fuente de alimentación de referencia sea más estable con base en la comparación del voltaje de
15 referencia y el voltaje de salida muestreado, evitando la conmutación frecuente del circuito de combinación del interruptor debido a la fluctuación de voltaje, y reduciendo así la pérdida de energía y la interferencia electromagnética debida al cambio frecuente.

20 [0039] El segundo FET en el circuito de combinación del interruptor 104 es un FET de potencia de alta corriente de canal N, como el modelo STD60NF06. El FET de alta potencia de corriente puede absorber el exceso de potencia en caso de una gran sobrecarga de corriente y consumir energía en forma de

energía térmica, lo cual aumenta el límite de corriente de entrada, y dicho límite de corriente de entrada puede aumentarse de decenas de miliamperios a varios amperios.

[0040] Con referencia a la Figura 3, dicha FIG. 3
5 ilustra un esquema del circuito de la segunda realización de un circuito de alimentación de histéresis de acuerdo con la presente invención. Como se muestra en la Figura 3, la segunda realización incluye algunas modificaciones al
circuito de salida 110 basándose en el esquema del circuito
10 de la primera realización. En la segunda realización, el circuito de salida 110 comprende un cuarto diodo D4, un quinto diodo D5, un sexto diodo D6, un séptimo diodo D7, un primer condensador C1 y un segundo condensador C2, tres
condensadores C3 y un cuarto condensador C4. El circuito de
15 salida 110 presenta dos entradas y dos salidas. Respecto a las salidas, además del terminal de salida de la fuente de alimentación PVcc, también se incluye el terminal de salida de la fuente de alimentación de flujo magnético TVcc. Respecto a las entradas, además del terminal de entrada
20 de la fuente de alimentación Vin, se incluye una fuente de alimentación de CC auxiliar Vcc. Como se muestra en la Figura 3, a través del quinto diodo D5, el sexto diodo D6 y el séptimo diodo D7, el circuito de salida 110 establece una pluralidad de rutas entre los dos terminales de entrada y los

dos terminales de salida. El quinto diodo D5, el sexto diodo D6 y el séptimo diodo D7 descritos anteriormente cumplen la función de rectificar y aislar la entrada de la fuente de alimentación.

5 [0041] El circuito de entrada 102 continúa siendo el primer diodo D1. El primer diodo D1 cumple la función de rectificar y aislar una entrada de alimentación. El circuito de combinación de interruptores 104 aún comprende un primer FET V1, un segundo FET V2, un segundo diodo D2, un tercer

10 diodo D3, una primera resistencia R1, una segunda resistencia R2, una tercera resistencia R3 y una cuarta resistencia R4. El primer FET V1 es un transistor de efecto de campo de tipo de mejora de canal N, y el segundo FET V2 es un transistor de efecto de campo de potencia de alta corriente

15 de canal N. El segundo diodo D2 y el tercer diodo D3 funcionan como reguladores de voltaje y son tubos reguladores de voltaje. El circuito de realimentación 106 es una séptima resistencia R7. El circuito de muestreo y control 108 comprende un chip de fuente de alimentación de referencia U1,

20 una quinta resistencia R5 y una sexta resistencia R6. El chip de fuente de alimentación de referencia U1 es un chip de fuente de alimentación de referencia de derivación ajustable de tres terminales, y el chip de fuente de alimentación de referencia U1 genera una fuente de alimentación de

referencia. La quinta resistencia R5 y la sexta resistencia R6 se usan como resistencia de división de voltaje, y la quinta resistencia R5 y la sexta resistencia R6 se usan para muestrear la tensión de salida y suministrarla al chip de
5 fuente de alimentación de referencia U1.

[0042] El diagrama de circuito de la primera realización permanece sin cambios como parte del diagrama de circuito de la segunda realización, proporcionando una ruta de corriente desde el terminal de entrada de la fuente de alimentación Vin
10 al terminal de salida de la fuente de alimentación PVcc, y el terminal de salida de la fuente de alimentación PVcc se usa para alimentar un controlador en un interruptor de caja moldeada.

[0043] El ánodo del quinto diodo D5 está conectado al
15 terminal de entrada de la fuente de alimentación Vin, y el cátodo del quinto diodo D5 está conectado al terminal de salida de la fuente de alimentación de flujo magnético TVcc. El ánodo del sexto diodo D6 está conectado a la fuente de alimentación CC auxiliar Vcc, y el cátodo del sexto diodo
20 D6 está conectado al terminal de salida de la fuente de alimentación PVcc. El ánodo del séptimo diodo D7 está conectado a la fuente de alimentación CC auxiliar Vcc, y el cátodo del séptimo diodo D7 está conectado al terminal de salida de la fuente de alimentación de flujo magnético

TVcc. El primer condensador C1 y el segundo condensador C2 constituyen un circuito de filtro. El tercer condensador C3 y el cuarto condensador C4 están conectados entre el terminal de salida de potencia de flujo magnético TVcc y tierra, y el

5 tercer condensador C3 y el cuarto condensador C4 son condensadores de filtro. El tercer condensador C3 y el cuarto condensador C4 forman un circuito de filtro para disparar el terminal de salida de alimentación de flujo magnético TVcc, y el primer condensador C1 y el segundo condensador C2 forman

10 un circuito de filtro para el terminal de salida de fuente de alimentación PVcc. El terminal de salida de la fuente de alimentación de flujo magnético de disparo TVcc proporciona un voltaje de disparo para un controlador de flujo de un disparador en un interruptor de caja moldeada. En la segunda

15 realización, hay dos terminales de salida Pvcc y TVcc, de modo que la salida del circuito de salida 110 puede suministrar energía al controlador en el disyuntor de caja moldeada y al mismo tiempo proporcionar la tensión de disparo al controlador de flujo magnético del disparador en el

20 interruptor de caja moldeada.

[0044] En la selección del modelo de dispositivo, el quinto diodo D5, el sexto diodo D6 y el séptimo diodo D7 pueden ser del mismo modelo que el del primer diodo D1 y el segundo diodo D4, para los cuales se puede seleccionar el

modelo M7. El tercer condensador C3 tiene un valor de capacitancia de 100 nF, y el cuarto condensador C4 tiene un valor de capacitancia de 220uF.

[0045] En términos del principio de funcionamiento, dado
5 que el circuito de entrada 102, el circuito de combinación del interruptor 104, el circuito de realimentación 106 y el circuito de muestreo y control 108 en la segunda realización son los mismos que en la primera realización, el proceso de funcionamiento y el principio de la segunda realización son
10 los mismos que en la primera realización, por lo cual no se repetirán.

[0046] El circuito de alimentación de histéresis de la presente invención emplea un chip de fuente de alimentación de referencia en lugar de un amplificador operacional para
15 generar una señal de control, lo que hace que el circuito sea más simple en estructura y más bajo en costo. El circuito de retroalimentación conecta directamente el punto de retroalimentación y el punto de muestreo, y se retroalimenta al chip de fuente de alimentación de referencia. El circuito
20 es simple, pero puede aumentar la histéresis de operación del chip de fuente de alimentación de referencia, de modo que el control del chip de fuente de alimentación de referencia sea más estable y presente una mayor capacidad anti-interferencia. Como se dispone de un gran FET de potencia de

corriente en el circuito, éste puede absorber y consumir el exceso de energía cuando se produce una entrada de corriente grande, protegiendo el circuito posterior de un gran impacto de corriente, de modo que el límite superior de la corriente de entrada es mejorado significativamente.

[0047] En general, el circuito de alimentación de histéresis de la presente invención presenta un tamaño reducido, bajo costo, baja pérdida de dispositivos, larga vida útil y es capaz de reducir la interferencia electromagnética de alta frecuencia.

[0048] Las realizaciones anteriores se proporcionan a los expertos en la técnica con el fin de implementar o utilizar la presente invención, y dichos expertos en la técnica pueden realizar diversas modificaciones o cambios en las realizaciones anteriores sin apartarse del concepto de la invención. El alcance de protección de la presente invención no está limitado por las realizaciones anteriores, sino que debería ser el rango máximo de las características innovadoras mencionadas en las reivindicaciones.