

REPÚBLICA DE COLOMBIA
SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO

Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

Señor(a)
QUALCOMM INCORPORATED

TÍTULO DE LA SOLICITUD: ***“DEPURACIÓN DEL BUS SERIE UNIVERSAL (USB) INTEGRADA (EUD) PARA LA DEPURACIÓN MULTI-INTERFAZ EN LOS SISTEMAS ELECTRÓNICOS”***

NÚMERO DE SOLICITUD INTERNACIONAL: PCT/US2015/053938

FECHA DE PRESENTACIÓN INTERNACIONAL: 5 de octubre de 2015.

PRIORIDAD: US (ESTADOS UNIDOS DE AMÉRICA), 14/527,873 del 30 de octubre de 2014.

Como resultado del examen de patentabilidad realizado a la solicitud indicada en la referencia, atendiendo a lo consagrado en el artículo 45 de la Decisión 486 de 2000, se le comunica que esta Dirección ha encontrado que la materia objeto de solicitud no cumple con algunos requisitos establecidos en la Decisión, con fundamento en los siguientes aspectos:

1. Modificaciones presentadas (Art. 34 Decisión 486)

Se aceptan las modificaciones radicadas el 27 de abril de 2020, bajo el número NC2019/0006709, por ajustarse a los requisitos legales.

2. Objeto de la invención

De acuerdo con lo establecido en el numeral 1.2.2.2 del Capítulo Primero del Título X de la Circular Única para efectos del examen de patentabilidad, cuando la solicitud contenga más de diez (10) reivindicaciones y no se haya pagado la tasa complementaria, sólo se estudiarán las cubiertas por la tasa pagada al momento de realizar el examen de patentabilidad consagrado en el artículo 45 de la Decisión 486.

Por lo tanto, se estudiarán las reivindicaciones 1 a 3 del radicado N° NC2019/0006709 del 27 de abril de 2020.

El problema planteado en esta solicitud consiste en la necesidad de suministrar un método y un dispositivo capaz de depurar sistemas electrónicos presentes en el estado de la técnica con distintas metodologías y herramientas como USB, JTAG, SWD, UART, entre otras.

Para resolver este problema técnico, la solicitud en estudio proporciona un dispositivo de depuración del bus serie universal (USB) integrada (EUD) para la depuración multi interfaz en sistema electrónicos. Los sistemas electrónicos contienen circuitos integrados completos (ICs) que requieren pruebas y depuración extensas para garantizar una buena calidad y rendimiento. En aspectos ejemplares, se proporciona una EUD en un sistema electrónico. La EUD está configurada para enviar información de control y/o recolectar información de depuración de múltiples interfaces de depuración interna en el sistema electrónico. La EUD también está configurada para convertir la información de depuración en un formato de USB de modo que se puede acceder a la información de depuración en forma externa a través de una interfaz USB provista por el sistema electrónico. La EUD puede proporcionar el control no invasivo del sistema electrónico. El sistema electrónico es capaz de usar un puerto USB para las



Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

comunicaciones en un modo de misión mientras que la EUD está habilitada. En forma adicional, el sistema electrónico puede encender o apagar todos los relojes del sistema durante el modo de ahorro de energía mientras que la EUD continúa funcionando (Resumen).

3. Determinación del Estado de la Técnica

La fecha para determinar el estado de la técnica es el 30 de octubre de 2014 que corresponde a la fecha de presentación de la solicitud de prioridad.

Consultadas las fuentes de información con que se cuenta, se encontró el siguiente documento que anticipa el objeto de esta solicitud:

Ítem	Documento	Título	Fecha de Publicación
D1	US6732301	“Serial bus diagnostic port of a digital system”	04 de mayo de 2004
D2	US2004143710	“Cache updating method and apparatus”	22 de julio de 2004

El documento D1¹ divulga un sistema digital que proporciona un puerto de diagnóstico de bus en serie como, por ejemplo, un puerto de diagnóstico de bus serie universal (USB). El puerto de diagnóstico USB puede incluir un dispositivo esclavo USB operable para conectarse a un bus serie universal, una interfaz de controlador de memoria flash acoplada al dispositivo esclavo USB y operable para interactuar con un controlador de memoria flash y un controlador de puerto de acceso de prueba acoplado al USB dispositivo esclavo y operable para interactuar con un puerto de acceso de prueba. El puerto de diagnóstico puede incluir además una interfaz de sistema acoplada al dispositivo esclavo USB y operable para conectarse a un controlador integrado independientemente de un sistema operativo. A través del puerto de diagnóstico, una herramienta de prueba USB con software de prueba puede acceder y depurar la lógica interna del sistema digital (Resumen).

El documento D2² divulga método para actualizar un caché en un circuito integrado que comprende: el caché; un procesador conectado al caché a través de un bus de caché; una interfaz de memoria conectada al caché a través de un primer bus y al procesador a través de un segundo bus, siendo el primer bus más ancho que el segundo bus o el bus de caché; y memoria conectada a la interfaz de memoria a través de un bus de memoria; el método comprende los pasos de: (a) seguir un fallo de caché, usar el procesador para emitir una solicitud de primeros datos a través de una primera dirección, siendo los primeros datos asociados con el fallo de caché; (b) en respuesta a la solicitud, usar la interfaz de memoria para obtener los primeros datos de la memoria y enviar los primeros datos al procesador; (c) enviar, desde la interfaz de memoria y a través del primer bus, los primeros datos y datos adicionales, siendo los datos adicionales los almacenados en la memoria adyacente a los primeros datos; (d) actualizar el caché con los primeros datos y los datos adicionales a través del primer bus; y (e) actualizar banderas en la caché asociadas con los primeros datos y los datos adicionales, de modo que los primeros datos actualizados y los datos adicionales en la caché sean válidos (Resumen).

4. Examen de Patentabilidad (Art. 14 Decisión 486)

¹ <https://patentimages.storage.googleapis.com/18/e9/60/0343a873f0e016/US6732301.pdf>

² <https://worldwide.espacenet.com/patent/search/family/032471018/publication/US2004143710A1?q=pn%3DUS2004143710A1>

Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

4.1. Nivel inventivo (Art 18 Decisión 486)

La reivindicación 1 consiste en: “Un método para habilitar un proceso de depuración en un sistema electrónico mediante una depuración del bus serie universal (USB) integrada (EUD), que comprende: (...)” (Radicado N° NC2019/0006709 del 27 de abril de 2020).

Tabla 1. Comparación de las características técnicas esenciales, con las del estado de la técnica

Características esenciales	D1	D2
Un método para habilitar un proceso de depuración en un sistema electrónico mediante una depuración del bus serie universal (USB) integrada (EUD), que comprende.	Un sistema digital proporciona un puerto de diagnóstico de bus en serie como, por ejemplo, un puerto de diagnóstico de bus serie universal (USB) (Resumen).	Método y aparato de actualización de caché (Título).
Conectar el sistema electrónico a un puerto USB.	El conector de diagnóstico USB (112) se muestra compartido por el puerto de diagnóstico USB (104) y un maestro USB (114) (Col. 3, Líneas 14-17, Fig. 1 y 2)	Un dispositivo, que no sea un SoPEC con una conexión USB, que proporciona datos de impresión a varios SoPEC esclavos. Un chip de puente generalmente tendrá una conexión de ancho de banda alto, como USB2.0, Ethernet o IEEE1394, a un host y puede tener una DRAM externa conectada para el almacenamiento de páginas comprimido. Un chip de puente tendría una o más interfaces ISI. El uso de múltiples buses ISI permitiría la construcción de sistemas de impresión independientes dentro de una sola impresora. El ISI-Bridge sería el ISIMaster para cada uno de los buses ISI con los que interactúa (Párr. 0627).
Detectar la presencia del puerto USB mediante la EUD.	El modo de diagnóstico puede ingresarse o mantenerse en respuesta a la detección de la herramienta de prueba USB (126) por el conector de diagnóstico USB (112) (Col. 3, líneas 60 a 62).	No menciona.
Detectar si el proceso de depuración es permitido en el sistema electrónico por la EUD.	El controlador JTAG (202) permite probar el sistema digital (100) sin interferir con el funcionamiento normal del sistema digital (100) (Col. 4, líneas 31 a 33). A través del puerto de diagnóstico, una herramienta de prueba USB con software de prueba puede acceder y depurar la lógica interna del sistema digital (Col. 2, líneas 17 a 19).	No menciona.
Recibir al menos una configuración de la EUD del puerto USB.	La herramienta de prueba USB (126) se puede configurar para identificar el sistema digital (100) y luego cargar el software de prueba apropiado (128) para probar el sistema digital (100). Antes de la identificación del sistema digital (100) por la herramienta de prueba	No menciona.

Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

	USB (126), puede aparecer el Sistema digital (100) igual que cualquier otro Sistema (100) digital. Las funciones de prueba pueden ser proporcionadas exclusivamente por el Software de prueba (128) Para que las funciones de prueba estén fuera o detrás de la interfaz USB (Col. 3, líneas 1 a 8).	
Recibir al menos un comando de depuración por la EUD del puerto USB.	A través del puerto de diagnóstico, una herramienta de prueba USB con software de prueba puede acceder y depurar la lógica interna del sistema digital (Col. 2, líneas 17 a 19).	No menciona.
Recolectar la información de depuración de acuerdo con al menos un comando de depuración	Un administrador de nodo USB serie acoplado a dicho bus serie para transferir comandos y recibir información del nodo del bus serie para gestionar eventos en dicho bus serie, en el que dicho puerto de diagnóstico del bus serie permite acceso de prueba y depuración controlado desde el conector del bus serie Said a través de Said Interfaz lógica interna maestra para dicho controlador de memoria flash y dicha lógica interna (Reiv. 17). El administrador de nodos de bus serie (310) es básicamente un nodo con control de nivel de gestión de otros nodos. El administrador (310) del nodo del bus serie puede proporcionar comandos a un nodo del bus serie y puede recibir información de estado de un nodo del bus serie. El administrador de nodos de bus serie (310) básicamente gestiona eventos en el bus serie (406) (Col. 5, líneas 36 a 41).	No menciona.
Donde detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar un fusible de incapacidad de depuración en un estado falso.	No menciona.	El chip QA determina si el fusible interno se ha fundido o no (al leer la palabra 0 de 32 bits del bloque de información de la memoria flash) (Párr. 6243). Si se ha fundido el fusible, se ignora el comando del modo de programa y el chip QA vuelve al modo inactivo (Párr. 6244). Si el fusible aún está intacto, el chip ingresa al Modo de Programa y borra todo el contenido de la memoria Flash. El QA Chip luego valida la eliminación. Si la eliminación fue exitosa, el chip QA recibe hasta 4096 bytes de datos correspondientes al nuevo código de programa y datos variables. Los bytes se transfieren en orden byte 0 al byte 4095 (Párr. 6245).

El documento D1 se considera el estado de la técnica más cercano a la invención definida en la reivindicación 1 porque divulga un sistema digital que proporciona un

Oficio N° **6794** de **10 de junio de 2020**

Ref. Expediente N° NC2019/0006709

puerto de diagnóstico de bus en serie como, por ejemplo, un puerto de diagnóstico de bus serie universal (USB) (Resumen).

La diferencia entre la invención definida en la reivindicación 1 y el método divulgado de D1 consiste en que la solicitud en estudio incluye la etapa de detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar un fusible de incapacidad de depuración en un estado falso.

El efecto que se logra al incluir la etapa de detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar un fusible de incapacidad de depuración en un estado falso es permitir o no que el proceso de depuración proceda.

Por lo tanto, el problema técnico objetivo que pretende resolver esta invención se puede formular así: ¿Cómo modificar el método conocido en D1 con el fin de permitir o no que el proceso de depuración proceda?

Sin embargo, el incluir la etapa de detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar un fusible de incapacidad de depuración en un estado falso para permitir o no que el proceso de depuración proceda, ya está divulgado en el documento D2 en el siguiente aparte: El chip QA determina si el fusible interno se ha fundido o no (al leer la palabra 0 de 32 bits del bloque de información de la memoria flash) (Párr. 6243). Si se ha fundido el fusible, se ignora el comando del modo de programa y el chip QA vuelve al modo inactivo (Párr. 6244). Si el fusible aún está intacto, el chip ingresa al Modo de Programa y borra todo el contenido de la memoria Flash. El QA Chip luego valida la eliminación. Si la eliminación fue exitosa, el chip QA recibe hasta 4096 bytes de datos correspondientes al nuevo código de programa y datos variables. Los bytes se transfieren en orden byte 0 al byte 4095 (Párr. 6245).

En consecuencia, la persona normalmente versada en la materia al verse enfrentada al problema técnico objetivo de permitir o no que el proceso de depuración proceda, estaría motivada a incluir la etapa de detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar un fusible de incapacidad de depuración en un estado falso del documento D2 en el método de D1, para así llegar al objeto de la reivindicación 1. Por lo cual se considera obvia.

Asimismo, el documento D1 divulga las características de las reivindicaciones dependientes así:

- Reivindicación 2: El bus serie (406) puede ser una interfaz externa de alta velocidad. Bus serie que interactúa internamente con el sistema digital (300). Por ejemplo, el bus serie (406) puede incluir una capa de transacción, una capa de enlace y una capa física. La capa de transacción puede detectar el tipo de transacción de paquete de datos transferidos hacia o desde un nodo de serie USB. La capa física puede proporcionar los medios físicos del bus serie, manejar la transmisión y la recepción de los datos del paquete, y proporciona la interfaz eléctrica y mecánica para el bus serie (406). La capa de enlace puede interactuar tanto con la capa de transacción como con la capa física. La capa de enlace básicamente puede responder a cambios en el estado del bus serie (406) y puede preparar paquetes para la transmisión a través de la capa física. Un ejemplo de dicho bus serie (406) es el bus serie de alto rendimiento definido por el I.E.E.E. Norma 1394–1995 (A.K.A. "Firewire") publicada por el I.E.E.E. el 30 de agosto de 1996, que se incorpora aquí como referencia como si se estableciera

Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

en su totalidad (Col 5, Lin 18-35).

De igual manera, el documento D2 divulga las características de las reivindicaciones dependientes así:

- Reivindicación 2: Prueba de PHY USB (Párr. 4434). La macro analógica PHY USB contendrá una estructura de prueba incorporada, a la que puede acceder la CPU o el puerto JTAG (Párr. 3345).

La reivindicación dependiente 2 no menciona alguna característica que, junto con las características de la reivindicación independiente, aporte nivel inventivo al método de la reivindicación 1, por lo cual se considera que no tiene nivel inventivo.

La reivindicación 3 consiste en: *“Una depuración del bus serie universal (USB) integrada (EUD) en un sistema electrónico, que comprende (...)”* (Radicado N° NC2019/0006709 del 27 de abril de 2020).

Tabla 2. Comparación de las características técnicas esenciales, con las del estado de la técnica:

Características esenciales	D1	D2
Una depuración del bus serie universal (USB) integrada (EUD) en un sistema electrónico, que comprende.	Un sistema digital proporciona un puerto de diagnóstico de bus serie, como, por ejemplo, un puerto de diagnóstico de bus serie universal (USB) (...) A través del puerto de diagnóstico, una herramienta de prueba USB con software de prueba puede acceder y depurar la lógica interna del sistema digital (resumen).	Método y aparato de actualización de caché (Título).
Un medio para conectar el sistema electrónico a un puerto USB.	El conector de diagnóstico USB (112) se muestra compartido por el puerto de diagnóstico USB (104) y un maestro USB (114) (Col. 3, Líneas 14-17, Fig. 1 y 2)	Un dispositivo, que no sea un SoPEC con una conexión USB, que proporciona datos de impresión a varios SoPEC esclavos. Un chip de puente generalmente tendrá una conexión de ancho de banda alto, como USB2.0, Ethernet o IEEE1394, a un host y puede tener una DRAM externa conectada para el almacenamiento de páginas comprimido. Un chip de puente tendría una o más interfaces ISI. El uso de múltiples buses ISI permitiría la construcción de sistemas de impresión independientes dentro de una sola impresora. El ISI-Bridge sería el ISIMaster para cada uno de los buses ISI con los que interactúa (Párr. 0627).
Un medio para detectar la presencia del puerto USB mediante la EUD.	El modo de diagnóstico puede ingresarse o mantenerse en respuesta a la detección de la herramienta de prueba USB (126) por el conector de diagnóstico USB (112) (Col. 3, líneas 60 a 62).	No menciona.

Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

Un medio para detectar si el proceso de depuración es permitido en el sistema electrónico por la EUD.	El controlador JTAG (202) permite probar el sistema digital (100) sin interferir con el funcionamiento normal del sistema digital (100) (Col. 4, líneas 31 a 33). A través del puerto de diagnóstico, una herramienta de prueba USB con software de prueba puede acceder y depurar la lógica interna del sistema digital (Col. 2, líneas 17 a 19).	No menciona.
Un medio para recibir al menos una configuración de la EUD por la EUD del puerto USB.	La herramienta de prueba USB (126) se puede configurar para identificar el sistema digital (100) y luego cargar el software de prueba apropiado (128) para probar el sistema digital (100). Antes de la identificación del sistema digital (100) por la herramienta de prueba USB (126), puede aparecer el Sistema digital (100) igual que cualquier otro Sistema (100) digital. Las funciones de prueba pueden ser proporcionadas exclusivamente por el Software de prueba (128) Para que las funciones de prueba estén fuera o detrás de la interfaz USB (Col. 3, líneas 1 a 8).	No menciona.
Un medio para recibir al menos un comando de depuración por la EUD del puerto USB.	A través del puerto de diagnóstico, una herramienta de prueba USB con software de prueba puede acceder y depurar la lógica interna del sistema digital (Col. 2, líneas 17 a 19).	No menciona.
Y un medio para recolectar información de depuración de acuerdo con al menos un comando de depuración.	Un administrador de nodo USB serie acoplado a dicho bus serie para transferir comandos y recibir información del nodo del bus serie para gestionar eventos en dicho bus serie, en el que dicho puerto de diagnóstico del bus serie permite acceso de prueba y depuración controlado desde el conector del bus serie Said a través de Said Interfaz lógica interna maestra para dicho controlador de memoria flash y dicha lógica interna (Reiv. 17). El administrador de nodos de bus serie (310) es básicamente un nodo con control de nivel de gestión de otros nodos. El administrador (310) del nodo del bus serie puede proporcionar comandos a un nodo del bus serie y puede recibir información de estado de un nodo del bus serie. El administrador de nodos de bus serie (310) básicamente gestiona eventos en el bus serie (406) (Col. 5, líneas 36 a 41).	No menciona.
Donde detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar	No menciona.	El chip QA determina si el fusible interno se ha fundido o no (al leer la palabra 0 de 32 bits del bloque de información

Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

un fusible de incapacidad de depuración en un estado falso.		de la memoria flash) (Párr. 6243). Si se ha fundido el fusible, se ignora el comando del modo de programa y el chip QA vuelve al modo inactivo (Párr. 6244). Si el fusible aún está intacto, el chip ingresa al Modo de Programa y borra todo el contenido de la memoria Flash. El QA Chip luego valida la eliminación. Si la eliminación fue exitosa, el chip QA recibe hasta 4096 bytes de datos correspondientes al nuevo código de programa y datos variables. Los bytes se transfieren en orden byte 0 al byte 4095 (Párr. 6245).
---	--	--

El documento D1 se considera el estado de la técnica más cercano a la invención definida en la reivindicación 3 porque divulga un sistema digital que proporciona un puerto de diagnóstico de bus en serie como, por ejemplo, un puerto de diagnóstico de bus serie universal (USB) (Resumen).

La diferencia entre la invención definida en la reivindicación 3 y el método de depuración divulgado de D1 consiste en que la solicitud en estudio incluye detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar un fusible de incapacidad de depuración en un estado falso.

El efecto que se logra al incluir detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar un fusible de incapacidad de depuración en un estado falso es permitir o no que el proceso de depuración proceda.

Por lo tanto, el problema técnico objetivo que pretende resolver esta invención se puede formular así: ¿Cómo modificar la depuración conocida en D1 con el fin de permitir o no que el proceso de depuración proceda?

Sin embargo, el incluir detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar un fusible de incapacidad de depuración en un estado falso para permitir o no que el proceso de depuración proceda, ya está divulgado en el documento D2 en el siguiente aparte: El chip QA determina si el fusible interno se ha fundido o no (al leer la palabra 0 de 32 bits del bloque de información de la memoria flash) (Párr. 6243). Si se ha fundido el fusible, se ignora el comando del modo de programa y el chip QA vuelve al modo inactivo (Párr. 6244). Si el fusible aún está intacto, el chip ingresa al Modo de Programa y borra todo el contenido de la memoria Flash. El QA Chip luego valida la eliminación. Si la eliminación fue exitosa, el chip QA recibe hasta 4096 bytes de datos correspondientes al nuevo código de programa y datos variables. Los bytes se transfieren en orden byte 0 al byte 4095 (Párr. 6245).

En consecuencia, la persona normalmente versada en la materia al verse enfrentada al problema técnico objetivo de permitir o no que el proceso de depuración proceda, estaría motivada a incluir detectar si está permitido el proceso de depuración en el sistema electrónico comprende detectar un fusible de incapacidad de depuración en un estado falso del documento D2 en la depuración de D1, para así llegar al objeto de la reivindicación 3. Por lo cual se considera obvia.

Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

5. Conclusión con respecto a novedad y/o nivel inventivo

Los requisitos de Patentabilidad de la presente solicitud están afectados así:

Ítem	Documento	Reivindicaciones afectadas	Requisito que afecta
D1	US6732301	1 a 3	Nivel Inventivo
D2	US2004143710	1 a 3	Nivel inventivo

6. Respuesta a los argumentos del solicitante

El solicitante indica que: *“El documento D1 no describe el uso de un fusible de desactivación de depuración o el uso de cualquier tipo de fusible de depuración que pueda determinar un estado falso. Por lo tanto, las Reivindicaciones independientes 1 y 4 (nueva Reivindicación 3) ahora deben considerarse novedosas en vista del documento D1”*.

Con respecto a lo anterior se le indica al señor solicitante que si bien las modificaciones realizadas superan la novedad ante lo revelado por el documento D1, se ha realizado una nueva búsqueda encontrando en nuevo documento D2 que anticipa la característica que describe *“un fusible de desactivación de depuración o el uso de cualquier tipo de fusible de depuración que pueda determinar un estado falso”*, en el siguiente aparte: *“El chip QA determina si el fusible interno se ha fundido o no (al leer la palabra 0 de 32 bits del bloque de información de la memoria flash) (Párr. 6243). Si se ha fundido el fusible, se ignora el comando del modo de programa y el chip QA vuelve al modo inactivo (Párr. 6244). Si el fusible aún está intacto, el chip ingresa al Modo de Programa y borra todo el contenido de la memoria Flash. El QA Chip luego valida la eliminación. Si la eliminación fue exitosa, el chip QA recibe hasta 4096 bytes de datos correspondientes al nuevo código de programa y datos variables. Los bytes se transfieren en orden byte 0 al byte 4095 (Párr. 6245)”*. Por tal razón la solicitud no supera el requisito de Nivel Inventivo a partir de lo revelado por los documentos D1 y D2, y se trasladan objeciones por Nivel Inventivo como lo muestra el presente oficio.

En cumplimiento del artículo 45 de la Decisión 486 de 2000, se le indica que debe dar respuesta dentro del término de sesenta (60) días contados a partir de la fecha de notificación de la presente comunicación. En caso de no dar respuesta al presente requerimiento, o si a pesar de la respuesta subsistieran los impedimentos para la concesión, se denegará la patente.

Si como respuesta a este requerimiento, el solicitante modifica: i) el capítulo reivindicatorio, ii) la descripción de la invención a proteger, iii) o presenta un nuevo capítulo reivindicatorio deberá observar las instrucciones contenidas en el numeral 1.2.2.1.1., del Capítulo Primero del Título X de la Circular Única y la Dirección de Nuevas Creaciones seguirá el procedimiento descrito en el numeral 1.2.2.5.1.

Notifíquese el presente oficio conforme a lo dispuesto en el numeral 6.2 del Capítulo Sexto del Título I de la Circular Única, informándoles que contra el mismo no procede recurso alguno en actuación administrativa.

Oficio N° **6794** de **10 de junio de 2020**

Ref. Expediente N° NC2019/0006709



Edna Marcela Ramirez Orozco
DIRECTORA DE NUEVAS CREACIONES



Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

**INFORME DE BÚSQUEDA
EXAMEN DE PATENTABILIDAD**

Solicitud No.		Examen de patentabilidad							
NC2019/0006709		1°		2°	X	3°		Revoca	
Solicitud Internacional No.		Fecha solicitud internacional: (DD/MM/AÑO)							
PCT/US2015/053938		5 de octubre de 2015							
Fecha de determinación estado de la técnica (DD/MM/AÑO)				Prioridad		Presentación			
30/10/2014				X					
Solicitante									
QUALCOMM INCORPORATED									
Reivindicaciones que no son objeto de búsqueda por:									
Art. 14	-	Art. 15	-	Art. 20	-	Art. 25 (Falta de unidad de invención)		-	

CRITERIOS DE BÚSQUEDA	
Reivindicaciones objeto de búsqueda	1 a 3
Palabras clave utilizadas	Fuse, USB, debug, EUD, JTAG, PYT, data, packet, source, device, computer, pc, SOC, IP SIP, peripheral.
Clasificaciones utilizadas para la búsqueda	CIP: G06F 11/267

DOCUMENTOS CONSIDERADOS RELEVANTES (Documentos patente, Literatura no patente (LNP): Artículos, catálogos, etc.)					
Informes de búsqueda / Bases de datos consultadas	N° de solicitud de patente / N° de patente / Autor LNP ⁽¹⁾	Fecha de Publicación /Presentación (DD/MM/AAAA)	Reivindicaciones /Secuencias afectadas	Citas relevantes del estado de la técnica	Categoría del documento citado ⁽²⁾
SIPI	10147280	24/11/2010	-	-	A
WIPO	US6732301	4/05/2004	1 a 3	Todo el documento	Y
Google	US2004143710	22/07/204	1 a 3	Todo el documento	Y
Patbase	WO12087330	13/06/2013	-	-	A
⁽¹⁾ Cita completa literatura no patente (LNP)					
Apellido, A. A. (Fecha). Título del artículo. <i>Nombre de la revista. Volumen</i> (Número), pp-pp.					
O					
Apellido, A. A. (Fecha). Título del artículo. Nombre de la revista. Recuperado de http://xxxxxxx.					
⁽²⁾ Categorías de documentos citados					
“A” Documento que define el estado general de la técnica no considerado como particularmente relevante.			“T” Documento publicado en fecha posterior a la de presentación o la de prioridad de la solicitud internacional y no entra en conflicto con dicha solicitud, pero puede ser útil para la mejor comprensión del principio o teoría en que se basa la invención, o para demostrar que el razonamiento o los hechos en los que se basa dicha invención son incorrectos.		
“E” Solicitud de patente o patente anterior pero publicada en la fecha de presentación internacional o en fecha posterior.			“X” Documento particularmente relevante; la invención reivindicada no puede considerarse nueva o que implique una actividad inventiva por referencia al documento aisladamente considerado.		
“L” Documento citado para llamar la atención sobre por ejemplo, dudas acerca de una reivindicación de prioridad o para determinar la fecha de publicación de otra cita, siempre van acompañados de una explicación, por la cual se citan.			“Y” Documento particularmente relevante; la invención reivindicada no puede considerarse que implique una actividad inventiva cuando el documento se asocia a otro u otros documentos de la misma naturaleza, cuya combinación resulta evidente para un experto en la materia.		
“O” Documento del tipo actas de conferencia, este tipo de documentos siempre estará acompañado por otra letra que indique la pertinencia del documento, por ejemplo, O,X, O,Y o bien O,A.					
“P” Documento publicado antes de la fecha de presentación internacional pero con posterioridad a la fecha de prioridad					

Oficio N° 6794 de 10 de junio de 2020

Ref. Expediente N° NC2019/0006709

reivindicada.
Fecha del reporte de búsqueda: (21/05/2020)
Examinador: JUAN SEBASTIAN RONCANCIO AREVALO