

TRANSFERENCIA EFICIENTE DE DATOS DE MUESTRA DE IQ

ANTECEDENTES

- 5 En las redes de comunicaciones inalámbricas, se usa una interfaz de fronthaul cuando diferentes partes de una estación base, por ejemplo, procesamiento de base de datos y radio, se separan en diferentes dispositivos físicos o incluso en diferentes ubicaciones.
- La Figura 1 muestra una unidad de banda base, BBU 101 conectada a través de un enlace de fronthaul red principal a una unidad de radio remota, RRU 102 a través de un enlace de
- 10 fronthaul 103. La BBU 101 está típicamente conectada a una red central (no mostrada) a través de un enlace de retroceso (backhaul) 104. La RRU por ejemplo, puede estar ubicada en la parte superior de una torre de antena o en un edificio alto. La BBU puede estar o no localizada juntamente con la RRU, por ejemplo, en un recinto en el suelo cerca de la torre de antena o en un centro de datos remoto.
- 15 En las redes de comunicación inalámbrica, las muestras de datos transferidas a través de enlaces de fronthaul generalmente se representan en el formato IQ bien conocido, en el que una señal se describe mediante dos señales de componentes con una diferencia de fase de 90 grados.
- Las implementaciones de la Interfaz de radio pública común clásica, CPRI, a menudo usan 30
- 20 bits para una muestra de IQ (15 bits I, 15 bits Q). Sin embargo, los formatos de datos más eficientes para muestras de IQ se están volviendo cada vez más importantes con la llegada de MIMO Masivo que utiliza una gran cantidad de antenas, así como amplias portadoras NR de 5G que requieren altas velocidades de muestreo. La tasa de bits de red principal se escala linealmente con el número de antenas (o capas o haces en algunas implementaciones) y la
- 25 frecuencia de muestreo, por lo que es posible que se requieran tasas de bits muy altas.
- Al disminuir el número de bits en el formato IQ, el requisito de velocidad de bits de fronthaul se reduce proporcionalmente. Esto también es cierto para otras divisiones funcionales de capa baja, por ejemplo, divisiones intra-PHY para LTE y NR. Un número reducido de bits significa, por otro lado, un aumento del ruido de cuantificación.
- 30 Un ejemplo de una división intra-PHY la División de capa baja en xRAN (LLS) [*Grupo de trabajo de Fronthaul de xRAN, especificación técnica XRAN-FH.CUS.0-v02.00, "Especificación del plano de control, usuario y sincronización", publicada el 2018-07-27 en www.xran.org*]

El grupo de trabajo de fronthaul de xRAN ha publicado una especificación de fronthaul para la interfaz entre una LLS-CU (unidad central dividida de capa baja) y una RU (unidad de radio). La especificación es compatible con 3GPP LTE y NR.

- 5 Las muestras de IQ a menudo se manejan en bloques. Para CPRI (con división PHY - RF), el tamaño del bloque puede estar relacionado con el número de muestras de IQ de una portadora que encaja en un marco básico CPRI. Para divisiones funcionales donde las muestras de IQ en el dominio de frecuencia (por ejemplo, por capa, por haz o por antena) se transportan a través de la interfaz de fronthaul, el tamaño del bloque puede estar relacionado con el tamaño
- 10 de un bloque de recursos (12 elementos de recursos en LTE y NR). Este es el caso, por ejemplo, para LLS de xRAN, que tiene un tamaño de bloque de 24 (12 valores complejos). Para los coeficientes de formación de haces (también llamados pesos de haz), puede ser natural usar un tamaño de bloque que sea igual al número de antenas, o una fracción entera del número de antenas. Por lo general, esto significa que el tamaño del bloque es una potencia de
- 15 2.

Los formatos de números de punto fijo son fáciles de implementar, pero requieren muchos bits para lograr un rango dinámico grande, que es necesario para las muestras de enlace ascendente. El punto flotante puede lograr un rango dinámico mayor para un número determinado de bits. Un formato de punto flotante común en computadoras es IEEE 754.

20 Admite radix 2 (binario) y 10. Radix 2 es más común ya que la complejidad de implementación es menor mientras que radix 10 se usa, por ejemplo, en finanzas donde es necesario representar con precisión las fracciones decimal. Un número representado es la mantisa multiplicada por la base (aquí 2 o 10) elevada a la potencia del exponente.

- 25 El punto flotante de bloque, BFP, es un formato en el que varias muestras comparten un exponente. Para datos en los que las muestras adyacentes tienen niveles de potencia similares, BFP puede resultar ventajoso ya que es más eficiente que el punto flotante normal. Se adapta bien a la manipulación muestras de IQ o bloques de peso de haz.

- 30 La Figura 2 muestra un formato de bloque de punto flotante con 12 pares de muestras de IQ y 8 bits de exponente. En un formato típico que utiliza una base de 2, las muestras originales se cambian en bits para que sean lo más grandes posible, mientras que la muestra más grande

todavía encaja en el tamaño de mantisa del bloque de transferencia. Los valores resultantes se redondean y truncan según el tamaño de la mantisa y se transfieren junto con los bits del exponente que indican el número de cambios de bits realizados. Una muestra original se restaura invirtiendo el cambio de bits como lo indican los bits del exponente. El cambio equivale a multiplicar la muestra transferida por 2 elevado a la potencia del exponente indicado por el bit de exponente.

Dada la creciente necesidad de transferencia de datos a través de enlaces de fronthaul, existe la necesidad de una mayor mejora de la eficiencia.

La granularidad de las velocidades de enlace disponibles para el transporte de fronthaul es bastante burda. Esto es cierto tanto para CPRI (Interfaz de radio pública común) como para eCPRI con transporte Ethernet. Además, la cantidad de antenas, haces o capas soportadas por una radio es típicamente una potencia de 2. Si la configuración deseada no encaja en un enlace de fronthaul específico, se necesita una velocidad de enlace más alta o más enlaces. En ambos casos, el costo aumentará.

Para el punto flotante binario (base 2), un cambio en el exponente de un paso significa un cambio de 6 dB en el rango de valores y un cambio igual en el ruido de cuantificación. Si el ancho de bit de la mantisa se reduce o aumenta en 1 bit, el ruido de cuantificación aumenta o disminuye en 6 dB respectivamente. En ciertos casos, el costo de un bit de mantisa adicional no se puede permitir debido a las limitaciones de la velocidad de bits de fronthaul, aunque se desea disminuir el ruido de cuantificación para cumplir, por ejemplo, la Magnitud del vector de error (EVM) u otros requisitos de desempeño.

Por lo tanto, en los casos de tipos de enlaces estándar en los que la tasa de datos requerida está cerca de la tasa máxima, o el nivel de ruido está cerca del nivel máximo requerido, incluso pequeñas mejoras en la eficiencia o el ruido pueden ser de gran valor.

RESUMEN

Un objetivo es aumentar la eficiencia de la transferencia de datos de fronthaul en redes de

comunicación inalámbrica.

Un objetivo es permitir la transmisión con una tasa de bits reducida o un ruido de cuantificación reducido.

Un objetivo es encajar un flujo de datos de fronthaul en un tipo de enlace que permita una
5 velocidad de bits determinada y, al mismo tiempo, cumplir con los requisitos para la máxima distorsión de señal permitida.

Según un primer aspecto, se proporciona un método para la transferencia de datos de fronthaul que se realiza en un primer nodo de red de una red de comunicaciones inalámbricas. El método
10 comprende enviar pares de muestras de IQ o coeficientes de haz en un formato de bloque de punto flotante a un segundo nodo de red de la red de comunicaciones inalámbricas a través de un enlace de fronthaul. Los bloques tienen un tamaño N_s igual o mayor que 4 e incluyen N_e bits de exponente entero y N_f bits de exponente fraccionario, siendo N_f al menos 1.

15 Los N_e bits de exponentes enteros de un bloque pueden ser aplicables a todas las muestras en el bloque y dos o más conjuntos disyuntos de bits de exponentes fraccionarios del conjunto completo de N_f bits de exponentes fraccionarios pueden ser aplicables a los correspondientes subconjuntos disyuntos de muestras de conjunto completo de muestras de N_s en el bloque.

Un bloque de tamaño $N_s=24$ puede comprender 12 pares de muestras IQ, el número de bits
20 de exponentes enteros N_e puede ser 4 y el número de bits de exponentes fraccionarios N_f puede ser 4, siendo cada bit de exponente fraccionario aplicable a 3 pares de muestras de IQ. Un bloque de tamaño $N_s=24$ puede comprender 12 pares de muestras de IQ, el número de bits de exponente entero N_e puede ser 2 y el número de bits de exponente fraccionario N_f puede ser 6, siendo cada bit de exponente fraccionario aplicable a 2 pares de muestras de IQ.

25

El bloque de tamaño N_s puede ser 8 o mayor y N_f puede ser al menos 2.

N_e puede ser menor que 8 y N_f menor o igual que $8-N_e$.

Al menos un bit de exponente fraccionario puede significar para un par de IQ un cambio de magnitud por un factor de 2 elevado a la potencia de $N/2$, donde N es un número entero impar,
30 y una rotación en el plano complejo de un múltiplo entero impar de 45 grados.

Según un segundo aspecto, se proporciona un nodo de red que comprende medios para realizar cualquiera de los métodos según el primer aspecto.

Según un tercer aspecto, se proporciona un programa de computador para realizar cualquiera de los métodos según el primer aspecto en un nodo de red según el segundo aspecto.

Según un cuarto aspecto, se proporciona un método según el primer aspecto, o un nodo de red según el segundo aspecto, o un programa de computador según el tercer aspecto, en el que el primer nodo de red es una Unidad de banda base, BBU, y el segundo nodo de red es una Unidad de radio remota, RRU.

Según un quinto aspecto, se proporciona un método según el primer aspecto, o un nodo de red según el segundo aspecto, o un programa de computador según el tercer aspecto, en el que el primer nodo de red es una Unidad de radio remota, RRU, y el segundo nodo de red es una Unidad de banda base, BBU.

Según un sexto aspecto, se proporciona un nodo de red que comprende un procesador y memoria que almacena instrucciones que, cuando son ejecutadas por el procesador, hacen que el nodo de red para llevar a cabo los métodos según el primer aspecto.

Según un séptimo aspecto, se proporciona un método para la transferencia de datos de fronthaul realizada en un primer nodo de red de una red de comunicaciones inalámbricas. El método comprende los pasos de:

obtener un conjunto de al menos dos pares de muestras de CI, determinar que el mayor exponente entero sea tal que, al multiplicar cada muestra con una base elevada a la potencia del exponente, cada muestra encajará en un tamaño de mantisa fijo, multiplique cada muestra en consecuencia, para todas las muestras, o por separado para las muestras de dos o más subconjuntos de estas, determinar un exponente fraccionario entre 1 y 2 de modo que las muestras cuando se multipliquen por la base elevada a la potencia del exponente encajarán en el tamaño fijo de la mantisa, multiplique cada muestra en consecuencia; y enviar a un segundo nodo de red de la red de comunicación inalámbrica a través de un enlace de fronthaul las muestras multiplicadas junto con una indicación del exponente entero determinado y el uno o más exponentes fraccionarios determinados.

El primer nodo de red puede ser una Unidad de banda base, BBU, y el segundo nodo de red

una Unidad de radio remota, RRU.

El primer nodo de red puede ser una Unidad de radio remota, RRU, y el segundo nodo de red una Unidad de banda base, BBU.

5

De acuerdo con un octavo aspecto, se proporciona un nodo de red que comprende un procesador y memoria que almacena instrucciones que, cuando se ejecutan por el procesador, hacen que el nodo de red obtenga un conjunto de al menos dos pares de muestras de IQ, determine el máximo exponente entero siendo tal que, al multiplicar cada muestra con una base elevada a la potencia del exponente, cada muestra encajará en un tamaño de mantisa fijo, multiplique cada muestra en consecuencia, para todas las muestras, o por separado para las muestras de dos o más subconjuntos de estas, determine un exponente fraccionario entre 1 y 2 de modo que las muestras cuando se multipliquen por la base elevada a la potencia del exponente encajarán en el tamaño fijo de la mantisa, multiplique cada muestra en consecuencia; y envíe a un segundo nodo de red de la red de comunicación inalámbrica a través de un enlace de fronthaul las muestras multiplicadas junto con una indicación del exponente entero determinado y el uno o más exponentes fraccionarios determinados.

El primer nodo de red puede ser una Unidad de banda base, BBU, y el segundo nodo de red una Unidad de radio remota, RRU.

25 El primer nodo de red puede ser una Unidad de radio remota, RRU, y el segundo nodo de red una Unidad de banda base, BBU.

Según un noveno aspecto, se proporciona un producto de programa de computador que comprende un código de programa de computador que cuando se ejecuta en un nodo de red hace que el nodo de red realice el método de acuerdo con el séptimo aspecto, y un medio legible por computador en el que el código del programa de computador está almacenado.

30

BREVE DESCRIPCIÓN DE LAS GRÁFICAS

La Figura 1 es un diagrama esquemático de un entorno en el que se pueden aplicar las realizaciones aquí presentadas.

5 La Figura 2 es un diagrama esquemático de un formato de bloque de punto flotante.

La Figura 3 es un diagrama de flujo de un método para la transferencia eficiente de datos de muestra de IQ utilizando un formato de bloque de punto flotante y exponentes fraccionarios en donde los bits de exponente fraccionario se aplican a todas las muestras de un bloque.

10 La Figura 4 es un diagrama esquemático de un formato de bloque de punto flotante con los bits de exponente fraccionario aplicable a un subconjunto del conjunto completo de muestras en el bloque.

La Figura 5 es un diagrama de flujo de un método para la transferencia eficiente de datos de muestra de IQ utilizando un formato de bloque de punto flotante y exponentes fraccionarios en donde los bits de exponente fraccionario se aplican a sub-bloques dentro del bloque.

15 La Figura 6 es un diagrama que muestra una relación de señal a ruido de cuantificación frente a un logaritmo de la intensidad de la señal.

La Figura 7 es un diagrama esquemático que muestra módulos funcionales de nodos de red según una realización.

20 La Figura 8 es un diagrama esquemático que muestra módulos funcionales de un codificador según una realización.

La Figura 9 es un diagrama esquemático que muestra módulos funcionales de un decodificador según una realización.

La Figura 10 muestra un ejemplo de un producto de programa de computador que comprende medios legibles por computador.

25 La Figura 11 es un diagrama esquemático que ilustra los componentes de un nodo de red según una realización.

DESCRIPCIÓN DETALLADA

30 Los bits de exponente fraccionario son bits que especifican un multiplicador de la base, elevado a una potencia no entera, por ejemplo, $\frac{1}{2}$.

Los números de punto flotante suelen utilizar mantisa binaria y exponente binario ya que esto da la aplicación más eficiente en computadores binarios. Al incluir bits de exponente fraccionario además de los bits de exponente entero, es posible, bajo ciertas condiciones, mejorar el rendimiento. Por encima de un cierto tamaño de bloque, agregar bits de exponente fraccionario significa un aumento de la tasa de bits de fronthaul más bajo que agregar bits de mantisa para una mejora de la relación de señal a ruido de cuantificación, SQNR.

El exponente fraccionario podría ser beneficioso incluso para tamaños de bloque más pequeños (menos valores que compartan el mismo exponente) ya que podría ser difícil agregar anchos de bits fraccionarios a la mantisa. Los bits de mantisa fraccionarios, es decir que los bits de mantisa son compartidos por varios valores de una manera que distribuye a cada valor un rango que no corresponde a una potencia entera de dos.

Para las aplicaciones en las que se utiliza el relleno de ceros para lograr la alineación de bytes/palabras, la adición de bits de exponente fraccionario no conduce necesariamente a un aumento de la tasa de bits si se utilizan al menos algunos de los bits de relleno de ceros. Como ejemplo, el formato de bloque de punto flotante en xRAN tiene un exponente entero de cuatro bits y se usa relleno de ceros para la alineación de bytes. Por lo tanto, se podrían agregar hasta 4 bits de exponente fraccionario sin aumentar la tasa de bits de fronthaul.

Los bits de exponente fraccionario son útiles no solo para muestras de IQ en el dominio del tiempo, sino que también se pueden usar para diferentes divisiones de capa baja donde se envían muestras de IQ en el dominio de frecuencia, por ejemplo, en el espacio de elementos, el espacio de haz o por capa MIMO. También se pueden aplicar a pesos de formación de haces. A continuación, se especifican los formatos de punto flotante de bloque, por ejemplo, como $N_s \times N_m + N_e$ donde N_s es el número de muestras reales que comparten un exponente, N_m es el número de bits en cada mantisa y N_e es el número de bits de exponente entero. El tamaño del contenedor C, es decir, el número de bits necesarios para almacenar un bloque completo con mantisas y exponente se puede encontrar evaluando la especificación del formato. Por ejemplo, el formato $2 \times 11 + 2$ tiene un tamaño de contenedor de 24 bits.

Los formatos de punto flotante utilizados en computadoras y procesadores de señales digitales

(DSP) comúnmente tienen una mantisa binaria de un cierto ancho y un exponente binario (con o sin signo) con N_e bits. Aumentar el exponente en un paso significa duplicar el rango de valores de entrada. Si un valor es sólo ligeramente demasiado grande para caber en el rango de mantisa para un determinado exponente, entonces el exponente tiene que ser aumentado, lo que a su vez aumenta el ruido de cuantificación por 6 dB.

Aquí se muestra que es ventajoso usar uno o más bits de exponente fraccionario para formatos de bloque de punto flotante aplicados a muestras de IQ (tiempo, frecuencia y/o dominio espacial) así como a pesos de formación de haces. Con los bits de exponente fraccionario, se pueden dar pasos menores a 6 dB.

Incrementar el ancho de mantisa en 1 bit da aproximadamente 6 dB de reducción en el ruido de cuantificación a costa de aumento del número de bits necesarios para representar los datos (por ejemplo, tasa de bits más alta en enlaces de fronthaul o el uso de memoria más grande en los nodos de procesamiento). Se ha encontrado empíricamente para tamaños de bloque comunes que el primer bit de exponente fraccionario proporciona una reducción de aproximadamente 1,7 dB del ruido de cuantificación, mientras que el segundo bit proporciona una reducción de aproximadamente 0,85 dB. Por lo tanto, agregar el primer bit de exponente fraccionario es ligeramente mejor desde la perspectiva de la distorsión de la velocidad que aumentar el ancho de la mantisa en $\frac{1}{4}$ de bit (1,5 dB). Esto significa que cuando 4 o más valores comparten el mismo exponente, es mejor agregar un primer bit de exponente fraccionario en lugar de aumentar el ancho de mantisa en $\frac{1}{4}$ de bit. El segundo bit de exponente fraccionario es beneficioso cuando 8 o más valores comparten un exponente y así sucesivamente. Como puede verse, los rendimientos están disminuyendo, lo que significa que el beneficio de agregar más de cuatro bits de exponente fraccionario es bastante pequeño.

La complejidad de la implementación aumenta algo con el número de bits de exponente fraccionario. En xRAN, el exponente fraccionario se puede señalar como un nuevo método de compresión en el campo `udCompMethod` utilizando uno de los códigos reservados 0100b–1111b, o agregando un nuevo parámetro `udlqFracExpWidth`, que describe el número de bits del exponente fraccionario. También es posible describir esto en el plano de gestión.

Puede ser suficiente que una unidad transmisora esté informada de cuántos bits de exponente fraccionario admite como máximo la unidad receptora. La unidad de transmisión puede optar por utilizar un subconjunto de los bits de exponente fraccionario que admite el receptor y establecer los restantes en cero, por ejemplo, si la unidad de transmisión admite menos bits de exponente fraccionario que la unidad de recepción. Esto podría reducir la necesidad de señalización. Si, por ejemplo, la unidad remota informa (a través del plano de gestión) soporte para recibir 4 bits de exponente fraccionario, entonces la unidad central puede decidir usar 0-4 bits de exponente fraccionario al codificar muestras de IQ o pesos de haz para enviar a la unidad remota.

Incluso podría ser posible que una unidad aprenda lo que admite la otra unidad sin ninguna señalización adicional. Esto podría hacerse si una unidad establece todos los bits fraccionarios que admite en 1 en los primeros mensajes. Si el otro extremo puede admitir estos bits, los decodificará como de costumbre y asumirá que la primera unidad también puede recibir mensajes con el mismo número de bits de exponente fraccionario.

Una forma de implementar un codificador para exponente fraccionario es la siguiente. El número de bits de exponente entero se denota N_e , el número de bits de exponente fraccionario se denota N_f , el número de bits de mantisa es N_m , el número de valores de mantisa que comparten un exponente es N_s :

1. Calcular previamente un conjunto de multiplicadores 2^{N_f} . El conjunto de multiplicadores podría ser, por ejemplo, $K = \{2^{k\varphi}\}$, donde $k = 0, 1, \dots, 2^{N_f} - 1$ y $\varphi = 2^{-N}$. Para $N_f = 1$, los multiplicadores resultantes luego serán $\{1, \sqrt{2}\}$. El primer multiplicador (para $k=0$) es siempre 1 y podría omitirse. Se incluye aquí para simplificar la descripción. Los multiplicadores se pueden codificar, por ejemplo, en punto fijo o punto flotante, dependiendo de lo que admita la arquitectura.

2. Encontrar el exponente entero ε con métodos del arte previo para bloque de punto flotante.

3. Encontrar el multiplicador más grande en el conjunto K , que se puede aplicar a todos los valores de mantisa dentro de un bloque de valores de N_s y aun así mantener todas las mantisas escaladas dentro del rango de mantisa. Esto se puede hacer, por ejemplo, mediante prueba y error, o calculando un umbral por multiplicador y comparando los valores

con los umbrales. Si se omite el primer multiplicador de la lista, simplemente establezca $k=0$ si ninguno de los otros multiplicadores funcionó.

4. Aplicar el multiplicador encontrado en el paso 3. También aplique el esquema de redondeo deseado y seleccione qué bits conservar para las mantisas de acuerdo con el exponente entero encontrado previamente, por ejemplo, cambiando los bits a la derecha y manteniendo N_m bits menos significativos de la representación (es decir, los más significativos bits del valor). Establecer los bits del exponente fraccionario en el resultado de acuerdo con el índice del multiplicador seleccionado.

5. Opcional: si lo desea, calcular el exponente entero como $\varepsilon - k\varphi$. Por tanto, si $k = 0$, se mantuvo el exponente entero.

Entonces, con referencia a la Figura 3, un método eficaz para la transferencia de muestras de IQ, pesos de haz o similares es el siguiente. La base está aquí 2.

La unidad de transmisión puede ser una BBU, que transmite datos de enlace descendente a una RRU, o la RRU puede transmitir datos de enlace ascendente a la BBU. Los métodos aquí descritos pueden aplicarse a ambos casos simultáneamente.

En una etapa 301, la unidad transmisora obtiene muestras de IQ. En un paso 302, se determina un exponente entero de modo que el valor más grande en el bloque dividido por la base elevada a la potencia del exponente sea tan grande como sea posible mientras aún se ajusta al tamaño de la mantisa del bloque de transferencia.

En un paso 303, se determina el multiplicador más grande para el cual el valor más grande todavía encajará en el tamaño de la mantisa.

En un paso 304, todos los valores del bloque a transferir se multiplican por el multiplicador del paso 303.

En un paso 305, los valores se redondean al número de bits de la mantisa. En un paso 306, todos los valores del bloque son cambiados en bit correspondiente a una división de acuerdo con el exponente determinado en el paso 302.

En un paso 307, los bits más significativos de la representación superando el tamaño de la mantisa y que contienen ahora sólo ceros son truncados, para formar un número binario con el

número de bits igual al tamaño de la mantisa.

En un paso 308, se envían los valores, junto con los bits de exponente que indican el exponente entero determinado del paso 302 y los bits de exponente fraccionario que indican el
5 multiplicador determinado del paso 303.

En el nodo de la red de recepción, los valores se someten a un proceso inverso en el que se realiza un cambio de bit opuesto, como lo indican los bits de exponente entero, y se divide por el multiplicador indicado por los bits de exponente fraccionario.

10

Una alternativa menos compleja para el uso de $N_f > 1$ es dividir el bloque de BFP en sub-bloques y usar 1 bit exponente fraccionario por sub-bloque. Como un ejemplo para xRAN, un bloque de BFP de 24 muestras podría dividirse en 4 sub-bloques. El exponente entero seguiría siendo un exponente común para todas las 24 muestras, pero cada sub-bloque tendría su
15 propio bit exponente fraccionario. El rendimiento será peor que cuando se utilizan los 4 bits de exponente fraccionario para todo el bloque, pero mejor que en el caso en el que solo se utiliza 1 bit de exponente fraccionario para todo el bloque.

20

La Figura 4 muestra un formato de este tipo, donde cada uno de los cuatro bits de exponente fraccionario 401 se aplica a un sub-bloque de tres muestras de IQ, mientras que cuatro bits 402 de exponente entero se aplican a todas las muestras en el bloque.

25

Si no es necesario disponer de exponente entero de 4 bits (por ejemplo, para el enlace descendente), sería posible tener, por ejemplo, exponente entero de 2 bits y 6 sub-bloques, cada uno con 1 bit the exponente fraccionario cubriendo 4 muestras.

30

La Figura 5 muestra un método que es similar al método de la Figura 3, pero donde se determina un multiplicador individual para cada sub-bloque. Cuando el multiplicador se denota por un solo bit por sub-bloque, el multiplicador puede ser 1 o un valor entre uno y dos, por ejemplo, $\sqrt{2}$.

En un paso 501, la unidad transmisora obtiene muestras de IQ.

En un paso 502, se determina un exponente entero de modo que el valor más grande en el bloque dividido por la base elevada a la potencia del exponente sea tan grande como sea posible mientras aún se ajusta al tamaño de la mantisa del bloque de transferencia. En un paso 503, for each sub-block se determina el multiplicador más grande para el cual el valor más grande of the sub-block todavía encajará en el tamaño de la mantisa. En un paso 504, all values of each sub-block to be transferred are multiplied by the corresponding multiplier determined in step 503.

En un paso 505, los valores se redondean al número de bits de la mantisa. En un paso 506, todos los valores del bloque son cambiados en bit correspondiente a una división de acuerdo con el exponente determinado en el paso 502.

En un paso 507, los bits más significativos de la representación superando el tamaño de la mantisa y que contienen ahora sólo ceros son truncados, para formar un número binario con el número de bits igual al tamaño de la mantisa. En un paso 508, se envían los valores, junto con los bits de exponente que indican el exponente entero determinado del paso 502 y los bits de exponente fraccionario que indican el multiplicador determinado del paso 503.

En el nodo de la red de recepción, los valores se someten a un proceso inverso en el que se realiza un cambio de bits opuesto, como lo indican los bits de exponente entero, y los valores de cada sub-bloque se dividen por el multiplicador correspondiente según lo indicado por los bits de exponente fraccionario correspondiente.

Con respecto a los pasos 302 y 502, la operación de encontrar el exponente también puede expresarse como encontrar el mayor exponente entero para el cual el valor, cuando se multiplica por la base elevada al valor del exponente, aún cabría en la mantisa. Cuando se formula de esta manera, el signo del exponente sería el opuesto del signo del exponente cuando se determina como se describe en los pasos 302 y 502.

Un ejemplo que muestra las operaciones de acuerdo con las Figuras 3 o 5 para un solo valor es el siguiente.

La base es 2 y hay un bit de exponente fraccionario, que representa un multiplicador de $\sqrt{2}$ cuando es 1, y de lo contrario un multiplicador de 1 (es decir, sin multiplicación. El tamaño de la mantisa del formato de transferencia en bloque es de 5 bits de valor más un bit de signo que no se muestra aquí.

Se obtiene un valor a transmitir (paso 301, 501), en este caso es 000000101011110 binary (350 decimal) en una representación con 15 bits de valor y un bit de signo (el bit de signo no se muestra aquí).

Suponiendo que este es el valor más grande en el bloque, se determina que el exponente entero es 4, ya que un cambio de bit de cuatro posiciones a la derecha (división por 2 a la potencia de 4) encajaría en los bits más significativos del valor en los cinco bits de valor de la mantisa. (paso 302, 502)

A continuación, se determina el multiplicador más grande para el exponente fraccionario (paso 303, 503). En este caso, solo se puede elegir entre 1 (sin multiplicación) o $\sqrt{2}$. En este caso, es posible una multiplicación por $\sqrt{2}$ ya que no aumentaría el número de bits en el valor.

El valor se multiplica por $\sqrt{2}$ (paso 304, 504) y se convierte en

000000111101111 (495 decimal)

El valor se redondea a 5 bits de valor significativo (paso 305, 505) y se convierte en

000000111110000 (496 decimal, o 31 multiplicado por 2 elevado a la 4)

A continuación, los bits se cambian a la derecha 4 pasos de acuerdo con el exponente entero seleccionado de 4 (paso 306, 506), lo que da como resultado

000000000011111 (31 decimal).

Los cuatro bits menos significativos del valor quedan así truncados por la operación de cambio.

Los bits más significativos de la representación (que contienen todos los ceros) se truncan (paso 307, 507), lo que da como resultado la representación de 5 bits

11111

11111 se transmite (paso 308, 508), junto con los otros valores del bloque, una indicación del exponente entero (4) y una indicación del exponente fraccionario (un 1 en este caso, indicando

que se hizo una multiplicación por $\sqrt{2}$)

En el nodo de la red de recepción, los bits recibidos 11111 se cargan en una representación más grande, en este caso los mismos 15+1 bits que antes, lo que da como resultado 000000000011111

- 5 Los bits se cambian a la izquierda 4 pasos según lo especificado por el exponente entero, lo que da como resultado

000000111110000 (496 decimal)

Finalmente, la multiplicación por $\sqrt{2}$ i se invierte dividiendo por $\sqrt{2}$, lo que da como resultado 000000101011111 (351 decimal)

10

Cuando se usa un bit de exponente fraccionario que significa un multiplicador de $\sqrt{2}$ i para pares de valores como muestras de IQ, la eficiencia del cálculo se puede mejorar considerablemente aplicando un procedimiento modificado. El par de valores de IQ se trata como un número complejo y se multiplica por el número complejo (a+jb) donde a= +/-1 y b= +/-1, por ejemplo (1+j). Esto aumenta la magnitud del número complejo en $\sqrt{2}$ y lo rota, en este caso, 45 grados. En el extremo receptor, una multiplicación correspondiente por (a-jb), en este caso (1-j) restablece la rotación y se multiplica por un factor adicional $\sqrt{2}$. Finalmente, un cambio de un solo bit para I y Q se divide por 2 y restaura el par de valores originales. Una ventaja particular de este procedimiento es que, de hecho, la multiplicación se puede llevar a cabo utilizando una mera suma y/o resta que es computacionalmente eficiente.

20

Por ejemplo, $y_k = (1 + j) \cdot x_k = (\text{Re}\{x_k\} - \text{Im}\{x_k\}) + j \cdot (\text{Re}\{x_k\} + \text{Im}\{x_k\})$ donde y_k es el resultado de rotar y aumentar en magnitud el par de valores de IQ original x_k .

En general, un cambio de magnitud del número complejo por un factor de 2 elevado a la potencia de N/2 donde N es un número entero impar combinado con una rotación en el número complejo de un múltiplo entero impar de 45 grados se puede implementar de manera eficiente de este modo. Estas alternativas se logran mediante las diferentes combinaciones de +1 o -1 para a y b arriba.

25

El procedimiento es ventajoso en todos los casos en los que un par de valores antes de la transmisión se multiplica por $\sqrt{2}$ o en general 2 elevado a la potencia de N/2, donde N es un número entero impar y para ser restaurada después de la recepción.

30

La Figura 6 muestra los resultados de la simulación para cuatro formatos diferentes con mantisa de 7 bits; un formato del arte previo (BFP de xRAN $24 \times 7 + 4 + 0$ donde todas las muestras en un PRB comparten un exponente de 4 bits) y tres formatos nuevos: $24 \times 7 + 4 + 1$, $24 \times 7 + 4 + 2$, y $24 \times 7 + 4 + 4$, que tienen 1, 2, y 4 bits de exponente fraccionario respectivamente. Como puede verse en la figura, los nuevos formatos tienen SQNR que es mejor y con un máximo rango dinámico más grande de los formatos del arte previo. Además, la ondulación SQNR en el formato BFP de xRAN desaparece después de agregar un bit de exponente fraccionario.

Puede verse que el rendimiento del formato de datos se acerca más al límite de distorsión de velocidad de Shannon. Esto puede ser una ventaja importante, ya que incluso una mejora de unos pocos dB en la calidad de la señal puede ser la diferencia entre la aprobación o no de los requisitos de calidad de la señal en una capacidad de enlace determinada. También puede significar la diferencia entre lograr la tasa máxima de interfaz aérea y no alcanzar la tasa máxima en cualquier condición del canal.

Para una realización de la invención con 4 bits de exponente fraccionario, el rendimiento es por tanto aproximadamente 3,2 dB mejor que cualquier exponente fraccionario. Para un esquema de bloque de punto flotante con 24 valores (por ejemplo, 12 muestras complejas) que comparten un exponente, este aumento de rendimiento corresponde a un aumento en el ancho de bit de mantisa de un poco más de $1/2$ bit por muestra real, mientras que el costo es solo $4/24 = 1/6$ bit por muestra real. En el caso de xRAN, el costo podría ser cero si se envían bits de exponente fraccionario en los bits de relleno de ceros para el exponente.

En algunos casos, puede ser ventajoso tener un formato de bloque de punto flotante que cambie dinámicamente, de modo que, por ejemplo, se pueda usar un tamaño de bloque mayor cuando sea necesario reducir la velocidad de datos. El número de bits de exponente fraccionario podría seleccionarse entonces dinámicamente.

Como regla general, si el tamaño del bloque es mayor que una constante K multiplicada por 2 elevado a la F potencia, donde F es el número actual de exponentes fraccionarios, entonces el ruido reducido se logra de manera más eficiente agregando un bit fraccionario (aumentar F)

que aumentar el número de bits de mantisa. Por lo general, K se puede aproximar a $20 \times \log_{10}(2) / 1,75$, que es aproximadamente 3,44. Para tamaños de mantisa menores de 5, K es algo más grande, aproximadamente $20 \times \log_{10}(2) / 1.65$ para tamaños de mantisa 4, y aún mayor para tamaños de mantisa aún más pequeños.

5

Por el contrario, si el tamaño del bloque es mayor que $K \cdot 2^F$ y es necesario reducir la velocidad de bits, es mejor reducir el número de bits de mantisa; de lo contrario, es mejor reducir el número de bits de exponente fraccionario.

10 La Figura 7 muestra una BBU conectada a una RRU a través de un enlace de fronthaul. La BBU 714 recibe datos de enlace descendente a través del enlace de retroceso (backhaul) 713 y el procesador de banda base 701 produce a partir de las muestras de señales de datos que se van a transmitir por aire. Las muestras de señal son codificadas por el codificador 702 en una estructura de bloque de punto flotante con uno o más exponentes fraccionarios como
15 se describió anteriormente y transmitidas a través del enlace de fronthaul 712 por el transmisor 703. Los bloques son recibidos por el receptor 707 en la RRU 715 decodificada por el decodificador 706 como se describió anteriormente y transmitido por aire por la radio 710 a través de la antena 711.

20 Los datos de enlace ascendente de, por ejemplo, un UE se reciben en la RRU 715 por la radio 710 a través de la antena 711. Los datos se codifican como se describe anteriormente por el codificador 709 y se transmiten a través del enlace de fronthaul 712 por el transmisor 708. En la BBU 714 es recibido por el receptor 704, decodificado por el decodificador 705 como se describe anteriormente. Las muestras decodificadas son procesadas por el procesador de
25 banda base 701 y finalmente transmitidas por el enlace de retroceso (backhaul) 713.

La Figura 8 muestra un codificador 801 que podría usarse como el codificador 702 o 709 de la Figura 7. El selector de exponente entero 802 selecciona un exponente tal que el bit distinto de
30 cero más significativo de la muestra más grande en el bloque (o sub-bloque) estará en la posición de bit más significativa de la mantisa del formato de transferencia de bloque después del cambio de bit según el exponente, redondeo y truncamiento. El selector de exponente fraccionario 803 selecciona un exponente fraccionario correspondiente al multiplicador más

grande por el que el valor con cambio de bits, redondeado y truncado podría multiplicarse y aún encajar en la mantisa del formato de transferencia de bloques. El multiplicador de exponente fraccionario 804 multiplica el valor con el multiplicador seleccionado por el selector de exponente fraccionario 803. El redondeador 805 redondea el valor al número de bits de la mantisa del formato de transferencia del bloque, el cambiador de bits 806 cambia los bits de acuerdo con el exponente seleccionado por el selector de exponente entero 802 y el exceso de bits menos significativos del valor son truncados por el truncador de bits 807.

La Figura 9 muestra un decodificador 901 que podría ser utilizado como el decodificador 705 o 706 de la Figura 7.

El cambiador de bits 902 desplaza los bits de una muestra recibida de acuerdo con el exponente entero para revertir el cambio realizado por el cambiador de bits 806 de la Figura 8. El desmultiplicador de exponente fraccionario divide el valor de acuerdo con el exponente fraccionario para revertir la multiplicación hecha por el multiplicador de exponente fraccionario 804 de la Figura 8.

La Figura 10 muestra una portadora 1002 en la que está almacenado un programa de computador 1001 que comprende instrucciones que, cuando son ejecutadas por un procesador, hacen que el procesador realice uno o más de los métodos descritos en este documento.

La Figura 11 muestra un nodo de red 1101 que comprende un procesador 1102, una memoria 1103, un transmisor de fronthaul 1104 y un receptor de fronthaul 1105 para comunicación sobre el enlace de fronthaul 1106. Cuando el nodo es una RRU, puede comprender una radio (no mostrada). Cuando el nodo es una BBU, puede comprender una conexión de retroceso (backhaul) (no mostrada).

Mediante la programación adecuada del procesador 1102, se pueden implementar los elementos de las Figuras 7, 8 y 9, así como los métodos de las Figuras 3 y 5 y otros elementos y métodos descritos en este documento.

REIVINDICACIONES

1. Un método para la transferencia de datos de fronthaul realizado en un primer nodo de red de una red de comunicaciones inalámbricas que comprende enviar pares de muestras de IQ o coeficientes de haz en un formato de bloque de punto flotante a un segundo nodo de red de la red de comunicaciones inalámbricas a través de un enlace de fronthaul, los bloques que tienen un tamaño N_s igual o mayor que 4 e incluyen N_e bits de exponente entero y N_f los bits de exponente fraccionario, N_f siendo al menos 1.
2. Un método según la reivindicación 1, caracterizado porque los N_e bits de exponente entero de un bloque son aplicables a todas las muestras en el bloque y dos o más conjuntos disjuntos de los bits de exponente fraccionario del conjunto completo de bits de exponente fraccionario N_f son aplicables a subconjuntos disjuntos de muestras correspondientes fuera del conjunto completo de muestras N_s en el bloque.
3. Un método según la reivindicación 2, caracterizado porque un bloque de tamaño $N_s=24$ comprende 12 pares de muestras de IQ, el número de bits de exponente entero N_e es 4 y el número de los bits de exponente fraccionario N_f es 4, siendo cada bit de exponente fraccionario aplicable a 3 pares de muestras de IQ.
4. Un método según la reivindicación 2, caracterizado porque un bloque de tamaño $N_s=24$ comprende 12 pares de muestras de IQ, el número de bits de exponente entero N_e es 2 y el número de los bits de exponente fraccionario N_f es 6, siendo cada bit de exponente fraccionario aplicable a 2 pares de muestras de IQ.
5. Un método según cualquiera de las reivindicaciones 1-2, caracterizado porque el bloque de tamaño N_s es 8 o mayor y N_f es al menos 2.
6. Un método según cualquiera de las reivindicaciones 1-5, caracterizado porque N_e es menor que 8 y N_f es menor o igual que $8-N_e$.
7. Un método según cualquiera de las reivindicaciones 1-6, caracterizado porque al menos

un bit de exponente fraccionario significa para un par de IQ un cambio de magnitud por un factor de 2 elevado a la potencia de $N/2$, donde N es un número entero impar, y una rotación en el plano complejo de un múltiplo entero impar de 45 grados.

5 8. Un nodo de red que comprende medios para realizar el método de cualquiera de las reivindicaciones 1-7.

9. Un medio de almacenamiento legible por computador para realizar un método según cualquiera de las reivindicaciones 1 a 7 en un nodo de red según la reivindicación 8.

10

9. Un método según cualquiera de las reivindicaciones 1-7, o un nodo de red según la reivindicación 8, o un medio de almacenamiento legible por computador según la reivindicación 9, en donde el primer nodo de red es una Unidad de banda base, BBU, y el segundo nodo de red es una Unidad de radio remota, RRU.

15

10. Un método según cualquiera de las reivindicaciones 1-7, o un nodo de red según la reivindicación 8, o un programa de computador según la reivindicación 9, en donde el primer nodo de red es una Unidad de radio remota, RRU, y el segundo nodo de red es una Unidad de banda base, BBU.

20

11. Un nodo de red que comprende un procesador y memoria que almacena instrucciones que, cuando se ejecutan por el procesador, hacen que el nodo de red realice el método según cualquiera de las reivindicaciones 1-7.

25 12. Un método para la transferencia de datos de fronthaul realizado en un primer nodo de red de una red de comunicaciones inalámbricas que comprende los pasos de:

obtener un conjunto de al menos dos pares de muestras de CI,

determinar que el mayor exponente entero sea tal que, al multiplicar cada muestra con una base elevada a la potencia del exponente, cada muestra encajará en un tamaño de mantisa fijo, multiplique cada muestra en consecuencia, para todas las muestras, o por separado para las muestras de dos o más subconjuntos de estas, determinar un exponente fraccionario entre 1 y 2 de modo que las muestras cuando se multipliquen por la base elevada a la potencia del

30

exponente encajarán en el tamaño fijo de la mantisa, multiplique cada muestra en consecuencia;
y

5 enviar a un segundo nodo de red de la red de comunicación inalámbrica a través de un enlace de fronthaul las muestras multiplicadas junto con una indicación del exponente entero determinado y el uno o más exponentes fraccionarios determinados.

13. Un método según la reivindicación 12 en donde el primer nodo de red es una Unidad de banda base, BBU, y el segundo nodo de red es una Unidad de radio remota, RRU.

10 14. Un método según la reivindicación 12 en donde el primer nodo de red es una Unidad de radio remota, RRU, y el segundo nodo de red es una Unidad de banda base, BBU.

15 15. Un nodo de red que comprende un procesador y memoria que almacena instrucciones que, cuando se ejecutan por el procesador, hacen que el nodo de red obtenga un conjunto de al menos dos pares de muestras de IQ,

determine el máximo exponente entero siendo tal que, al multiplicar cada muestra con una base elevada a la potencia del exponente, cada muestra encajará en un tamaño de mantisa fijo, multiplique cada muestra en consecuencia, para todas las muestras, o por separado para las muestras de dos o más subconjuntos de estas, determine un exponente fraccionario entre 1 y 2
20 de modo que las muestras cuando se multipliquen por la base elevada a la potencia del exponente encajarán en el tamaño fijo de la mantisa, multiplique cada muestra en consecuencia;
y

25 envíe a un segundo nodo de red de la red de comunicación inalámbrica a través de un enlace de fronthaul las muestras multiplicadas junto con una indicación del exponente entero determinado y el uno o más exponentes fraccionarios determinados.

16. Un nodo de red según la reivindicación 15 en donde el primer nodo de red es una Unidad de banda base, BBU, y el segundo nodo de red es una Unidad de radio remota, RRU.

30 17. Un nodo de red según la reivindicación 15 en donde el primer nodo de red es una Unidad de radio remota, RRU, y el segundo nodo de red es una Unidad de banda base, BBU.

18. Un medio de almacenamiento legible por computador que comprende un código de almacenamiento legible por computador que cuando se ejecuta en un nodo de red hace que el nodo de red realice el método según cualquiera de las reivindicaciones 12-14, y un medio legible por computador en el que se almacena el código del programa de computador.

RESUMEN

En las redes de comunicaciones móviles, los requisitos de distorsión de la señal pueden cumplirse a una tasa de bits más baja o, alternativamente, se puede reducir el ruido de cuantificación para una tasa de bits determinada, incluyendo bits de exponente fraccionario en un formato de bloque de punto flotante. Se pueden aplicar uno o más bits de exponente fraccionario a todas las muestras del bloque. Alternativamente, los bits fraccionarios se pueden aplicar a los sub-bloques dentro del bloque. El número óptimo de bits fraccionarios depende del número de muestras en el bloque.

(La Figura 6)