

LO QUE SE REIVINDICA ES:

1. Una estación base (22) que comprende:
sistema de circuitos de procesador (30) configurado para generar:

un bloque de señales de sincronización SSB, que incluye al menos una señal de sincronización primaria PSS, una señal de sincronización secundaria SSS, un canal físico de difusión (PBCH), y una señal de referencia de demodulación de PBCH,

una secuencia de la señal de referencia de demodulación generada en base a una secuencia pseudoaleatoria que se inicializa con un valor de inicialización, y

donde el valor de inicialización se determina en base a (a) una identidad de la celda de la capa física (PCID) y (b) un índice de tiempo del bloque de señales de sincronización SSB; y

sistema de circuitos de transmisor (34) configurado para transmitir el bloque de señales de sincronización SSB.
2. Un método de una estación base (22) que comprende:

generar un bloque de señales de sincronización SSB que incluye al menos una señal de

sincronización primaria PSS, una señal de sincronización secundaria SSS, un canal físico de difusión (PBCH), y una señal de referencia de demodulación de PBCH;

una secuencia de la señal de referencia de demodulación generada en base a una secuencia pseudoaleatoria que se inicializa con un valor de inicialización, y

donde el valor de inicialización se determina en base a (a) una identidad de la celda de la capa física (PCID) y (b) un índice de tiempo del bloque de señales de sincronización SSB; y

transmitir el bloque de señales de sincronización SSB.

3. Un equipo de usuario (26) que comprende:
sistema de circuitos de receptor (46) configurado para recibir un bloque de señales de sincronización SSB que incluye al menos una señal de sincronización primaria (PSS), una señal de sincronización secundaria (SSS), un canal físico de difusión (PBCH) y una señal de referencia de demodulación para el PBCH, donde una secuencia de la señal de referencia de demodulación es generada en base a una secuencia pseudoaleatoria que se inicializa con un valor de inicialización;

sistema de circuitos de procesador (40) configurado para determinar el valor en base a (a) una identidad de la celda de la capa física (PCID) y (b) un índice de tiempo del bloque de señales de sincronización SSB.

4. Un método de un equipo de usuario (26), el método comprende:

recibir un bloque de señales de sincronización SSB que incluye al menos una señal de sincronización primaria (PSS), una señal de sincronización secundaria (SSS), un canal físico de difusión (PBCH), y una señal de referencia de demodulación para el PBCH donde una secuencia de la señal de referencia de demodulación es generada en base a una secuencia pseudoaleatoria que se inicializa con un valor de inicialización; y

determinar el valor en base a (a) una identidad de la celda de la capa física (PCID) y (b) un índice de tiempo del bloque de señales de sincronización SSB.