

MÓDULO DE CHIP Y MÉTODO DE FORMACIÓN DEL MISMO

CAMPO DE LA INVENCION

5 Esta invención se refiere a un módulo de chip, como un módulo de chip de circuito integrado (IC), una incrustación de tarjeta de módulo de chip con dicho módulo de chip, un método de formación de dicho módulo de chip y un método de formación de tal incrustación de tarjeta de módulo de chip.

ANTECEDENTES DE LA INVENCION

10 Las incrustaciones de tarjetas de módulo chip se utilizan con frecuencia para la producción de tarjetas inteligentes, por ejemplo, tarjetas de crédito, tarjetas de identidad, etc. Estas tarjetas se utilizan con frecuencia, y pueden ser sometidas a deformación y flexión cuando son transportadas por los usuarios o en uso. Tal deformación y flexión de las tarjetas puede afectar negativamente a la integridad estructural y el funcionamiento adecuado de las tarjetas. Además, los módulos de chip convencionales en la industria de tarjetas inteligentes
15 no proporcionan una superficie superior plana y uniforme, lo que afecta negativamente el proceso de fabricación de incrustaciones de tarjetas de módulo de chip y tarjetas inteligentes. En particular, los módulos de chip son convencionalmente de una estructura escalonada de dos niveles o formados con una carcasa superior desigual, como en el método de chip a bordo.

20 Por lo tanto, es un objetivo de la presente invención proporcionar un módulo de chip, una incrustación de tarjeta de módulo de chip, un método de formación de un módulo de chip y un método de formación de una incrustación de tarjeta de módulo de chip en el que se mitiga la deficiencia mencionada, o al menos se proporciona una alternativa útil al comercio y al público.

25

BREVE DESCRIPCIÓN DE LA INVENCION

De acuerdo con un primer aspecto de la presente invención, se proporciona un módulo de chip que incluye un chip de circuito integrado (IC), una primera capa de sustrato hecha al menos en parte de un material flexible y con un primer agujero, una segunda capa de sustrato hecha al menos en parte de un material adhesivo y con un segundo agujero, y una tercera capa de sustrato hecha al menos en parte de un material conductor eléctricamente, en donde dicha segunda capa de sustrato está intercalada y fijamente acoplada con dicha primera capa de sustrato y dicha tercera capa de sustrato, en donde dicho primer agujero de dicha primera capa de sustrato y dicho segundo agujero de dicha segunda capa de sustrato están alineados entre sí para formar una primera cavidad, y en donde al menos una primera parte de dicho chip IC se recibe dentro de dicha primera cavidad.

De acuerdo con un segundo aspecto de la presente invención, se proporciona una incrustación de tarjeta de módulo de chip que incluye al menos un módulo de chip, dicho módulo de chip incluye un chip de circuito integrado (IC), una primera capa de sustrato hecha al menos en parte de un material flexible y con un primer agujero, una segunda capa de sustrato hecha al menos en parte de un material adhesivo y con un segundo agujero, y una tercera capa de sustrato hecha al menos en parte de un material conductor eléctricamente, en donde dicha segunda capa de sustrato está intercalada y fijamente acoplada con dicha primera capa de sustrato y dicha tercera capa de sustrato, en donde dicho primer agujero de dicha primera capa de sustrato y dicho segundo agujero de dicha segunda capa de sustrato están alineados entre sí para formar una primera cavidad, y en donde al menos una primera parte de dicho chip IC se recibe dentro de dicha primera cavidad.

De acuerdo con un tercer aspecto de la presente invención, se proporciona un método de formación de un módulo de chip que incluye proporcionar una primera capa de sustrato hecha al menos en parte de un material flexible y con una pluralidad de primeros agujeros, proporcionar una segunda capa de sustrato hecha al menos en parte de un material adhesivo y con una pluralidad de segundos agujeros, proporcionar una tercera capa de sustrato hecha al menos en parte de un material conductor eléctricamente, alinear dichos primeros agujeros de dicha primera capa de sustrato con dichos segundos agujeros de dicha segunda capa de sustrato para formar una pluralidad de primeras cavidades, intercalar

dicha segunda capa de sustrato entre dicha primera capa de sustrato y dicha tercera capa de sustrato, acoplar fijamente dicha primera capa de sustrato, dicha segunda capa de sustrato y dicha tercera capa de sustrato para formar una primera estructura en capas, acoplar fijamente al menos una primera parte de un chip de circuito integrado (IC) dentro de una de dichas primeras cavidades de dicha primera estructura en capas, y cortar al menos un módulo de chip de dicha primera estructura en capas fijamente acoplada con dicho chip IC.

De acuerdo con un cuarto aspecto de la presente invención, se proporciona un método de formación de una incrustación de tarjeta de módulo de chip que incluye formar al menos un módulo de chip que incluye proporcionar una primera capa de sustrato hecha al menos en parte de un material flexible y con una pluralidad de primeros agujeros, proporcionar una segunda capa de sustrato hecha al menos en parte de un material adhesivo y con una pluralidad de segundos agujeros, proporcionar una tercera capa de sustrato hecha al menos en parte de un material conductor eléctricamente, alinear dichos primeros agujeros de dicha primera capa de sustrato con dichos segundos agujeros de dicha segunda capa de sustrato para formar una pluralidad de primeras cavidades, intercalar dicha segunda capa de sustrato entre dicha primera capa de sustrato y dicha tercera capa de sustrato, comprometer fijamente dicha primera capa de sustrato, dicha segunda capa de sustrato y dicha tercera capa de sustrato para formar una primera estructura en capas, acoplar fijamente al menos una primera parte de un chip de circuito integrado (IC) dentro de una de dichas primeras cavidades de dicha primera estructura en capas, y cortar al menos un módulo de chip de dicha primera estructura en capas fijamente acoplada con dicho chip IC.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

Las modalidades de la presente invención se describirán ahora, solo a modo de ejemplos, con referencia a los dibujos adjuntos, en los que:

La FIGURA 1 es una vista en perspectiva de una longitud del soporte de carcasa de chip formado por cinco capas de sustrato adecuadas para formar un módulo de chip y una incrustación de tarjeta de módulo de chip de acuerdo con una modalidad de la presente

invención;

La FIGURA 2 es una vista de perspectiva desmontada de la longitud del soporte de carcasa del chip de la FIGURA 1;

5 La FIGURA 3 es una vista superior de las cinco capas de sustrato que forman la longitud del soporte de carcasa del chip de la FIGURA 1;

La FIGURA 4 es una vista frontal de un chip de circuito integrado (IC) volteado;

La FIGURA 5 muestra los pasos de formación de módulos de chip a partir de la longitud del soporte de carcasa de chip de la FIGURA 1 y el chip IC invertido de la FIGURA 4;

10 Las FIGURAS 6 a 9 muestran los pasos de formación de una incrustación de tarjeta de módulo de chip desde el módulo de chip formado en la FIGURA 5; y

La FIGURA 10 es una vista en secciones de una incrustación de tarjeta de módulo de chip de acuerdo con una modalidad de la presente invención.

DESCRIPCIÓN DETALLADA DE LA INVENCION

15 La FIGURA 1 muestra una longitud del soporte de carcasa de chip 10 formado por cinco capas de sustrato para formar un módulo de chip y una incrustación de tarjeta de módulo de chip de acuerdo con una modalidad de la presente invención. El soporte de carcasa de chip 10 es alargado en forma y puede ser enrollado alrededor de sí mismo en forma de carrete, y luego desenrollado para los pasos posteriores para formar el módulo de chip y la

20 incrustación de la tarjeta del módulo de chip. A lo largo del soporte de carcasa de chip 10 se forma un número de cavidades 12. Las cavidades 12 pueden ser de una forma transversal cuadrada, rectangular o circular. Como se muestra como un ejemplo en la FIGURA 1, las cavidades 12 están dispuestas en tres filas, aunque debe entenderse que el soporte de carcasa de chip 10 puede formarse con otros números de filas de cavidades 12.

La FIGURA 2 es una vista de perspectiva desmontada de la longitud del soporte de carcasa de chip 10 que se muestra en la FIGURA 1. Este soporte de carcasa de chip 10 de acuerdo con esta modalidad está hecho de cinco capas de sustrato 14, 16, 18, 20, 22 apiladas una encima de la otra. Debe entenderse que, de acuerdo con la presente invención, el soporte de carcasa de chip 10 puede estar formado por un número diferente de capas de sustrato, por ejemplo, solo de las capas de sustrato 14, 16, 18.

Las cinco capas de sustrato 14, 16, 18, 20 y 22 se muestran por separado en la FIGURA 3. La capa de sustrato 14 está hecha de cobre (u otro material o materiales eléctricamente conductores). Tres filas de ranuras 24 se forman a lo largo de la longitud de la capa de sustrato 14. En la parte superior de la capa de sustrato 14 está la capa de sustrato 16 con tres filas de agujeros 26 a lo largo de su longitud. La capa de sustrato 16 está hecha de un material adhesivo. En la parte superior de la capa de sustrato 16 está la capa de sustrato 18 con tres filas de agujeros 28 a lo largo de su longitud. La capa de sustrato 18 es flexible, por ejemplo, está hecha de un material flexible, como uno o más de políimida (PI), tereftalato de polietileno (PET) y un material laminado epoxi reforzado con vidrio (como "FR-4", que es un material compuesto elaborado a partir de tela de fibra de vidrio tejida con un aglutinante de resina epoxi que es resistente a las llamas).

En la parte superior de la capa de sustrato 18 está la capa de sustrato 20 con tres filas de agujeros 30 a lo largo de su longitud. La capa de sustrato 20 está hecha de un material adhesivo. En la parte superior de la capa de sustrato 20 está la capa de sustrato 22 con tres filas de agujeros 32. La capa de sustrato 22 está hecha o electrochapada con uno o más materiales conductores eléctricamente, por ejemplo, cobre y níquel.

Los agujeros 26, 28, 30, 32 de las respectivas capas de sustrato 16, 18, 20, 22 son del mismo tamaño y forma, y están dispuestos de tal manera que cuando las capas de sustrato 16, 18, 20, 22 están debidamente ensambladas y apiladas una encima de otra, sus respectivos agujeros 26, 28, 30, 32 están alineados entre sí de tal manera que colectivamente forman un número de cavidades 12 que se extienden a través de la capa de sustrato 16 hasta la capa de sustrato 22. La capa de sustrato 16 se coloca debajo y en contacto con la capa de sustrato 14 de tal manera que una ranura 24 respectiva se coloca debajo de cada cavidad 12 formada por una fila de los agujeros 26, 28, 30, 32 alineados entre sí.

La FIGURA 4 muestra un chip de circuito integrado (IC) 34. El chip IC 34 puede ser un chip sin contacto u otros tipos de chip. En la fabricación electrónica, el embalaje de circuito integrado (IC) es la etapa final de la fabricación de dispositivos semiconductores, en la que el bloque de material semiconductor se encapsula en una caja de soporte (también conocido como un "paquete") que evita daños físicos y corrosión. Un plástico común utilizado para hacer el paquete es epoxi-cresol-novolac (también llamado "epoxi-cresol-novolac"). En el chip IC 34, dos patas eléctricamente conductoras 36 se muestran como extendiéndose y liderando desde un paquete 38 del chip IC 34.

Pasando a la FIGURA 5, esta muestra una longitud del soporte de carcasa de chip 10 con un número de cavidades 12 formadas por la alineación de los agujeros 26, 28, 30, 32 de las capas de sustrato respectivas 16, 18, 20, 22 con la capa de sustrato 14 formando un fondo. Las capas de sustrato 14, 16, 18, 20, 22 se laminan para acoplarse fijamente entre sí para formar el soporte de carcasa de chip 10, que es de una estructura en capas. El chip IC 34 se coloca dentro de una de las cavidades 12 de modo que el chip IC 34 se recibe completamente dentro de la cavidad 12 con las patas 36 en contacto con la capa de sustrato 14 para establecer la conexión eléctrica y física entre las patas 36 (y por lo tanto el chip IC 34) con la capa de sustrato 14. La profundidad de la cavidad 12 formada por la alineación de los agujeros 26, 28, 30, 32 de las capas de sustrato 16, 18, 20, 22 no es más corta que la altura total h del chip IC 34, con una parte del chip IC 34 recibida dentro de la cavidad formada por los agujeros 26, 28 y otra parte del chip IC 34 recibida dentro de la cavidad formada por los agujeros 30, 32.

Cuando se recibe el chip IC 34 dentro de la cavidad 12 (y con sus patas 36 física y eléctricamente conectadas con la capa de sustrato 14), se llena un adhesivo (pegamento) en cualquier espacio dentro de la cavidad 12 no ocupado por el chip IC 34, con el fin de mejorar el acoplamiento fijo del chip IC 34 dentro de la cavidad 12 y con el soporte de carcasa de chip 10.

Cuando los chips IC 34 se conectan y reciben fijamente dentro de las cavidades 12 del soporte de carcasa de chip 10, una pluralidad de módulos de chip 40a, 40b se cortan del soporte de carcasa de chip 10, por ejemplo, mediante troquelado. Cada uno de los módulos de chip 40a, 40b comprende un chip IC 34 recibido fijamente dentro y acoplado con las capas de sustrato 14, 16, 18, 20, 22, con la capa de sustrato 14 fijamente acoplada con las

patas 36 del chip IC 34. Los módulos de chip 40a, 40b difieren entre sí en su forma respectiva, en que el módulo de chip 40a tiene la forma de un prisma generalmente rectangular, y el módulo de chip 40b tiene la forma de un cilindro generalmente elíptico. En términos generales, los módulos de chip 40a, 40b de acuerdo con la presente invención

5 pueden tener la forma de un prisma, un cilindro o un cilindro elíptico, más particularmente, un prisma derecho, un cilindro derecho o un cilindro elíptico derecho, todos de un espesor/altura relativamente corto. Las dos superficies principales opuestas del módulo de chip 40a (de las cuales solo una, 41a, se muestra en la FIGURA 5) son planas, de la misma forma y paralelas entre sí. Del mismo modo, las dos superficies principales opuestas del

10 módulo de chip 40b (de las cuales solo una, 41b, se muestra en la FIGURA 5) son planas, de la misma forma y paralelas entre sí. Por lo tanto, los módulos de chip 40a, 40b no están en una estructura escalonada de dos niveles o formados con una carcasa superior desigual, como en el caso de los módulos de chip convencionales.

Las FIGURAS 6 a 9 muestran los pasos de formación de una incrustación de tarjeta

15 de módulo de chip, utilizando el módulo de chip 40a como ejemplo.

Como se muestra en la FIGURA 6, el módulo de chip 40a se coloca dentro de un agujero 42 de una capa de sustrato 44, que puede estar hecho de un material plástico, como policarbonato (PC), cloruro de polivinilo (PVC), o tereftalato de polietileno glicol (PETG). En el caso de los módulos de chip estructurados escalonados convencionales de dos niveles,

20 se requieren al menos dos capas de sustrato de este tipo (también llamadas "capas de compensación"), para satisfacer las diferentes formas de los dos niveles. Por otro lado, como los módulos de chip de acuerdo con la presente invención pueden tener la forma de un prisma, un cilindro o un cilindro elíptico, más particularmente, un prisma derecho, un cilindro derecho o un cilindro elíptico derecho, solo se requiere una capa de compensación.

25 Esto facilita la producción de las incrustaciones de tarjetas del módulo de chip (que se discutirá a continuación) y, posteriormente, las tarjetas inteligentes.

Como se muestra más adelante en la FIGURA 7, un alambre eléctricamente conductor 46 (por ejemplo, hecho de cobre) está incrustado en una superficie principal 48 de la capa de sustrato 44. El cable 46 puede estar incrustado en la superficie principal 48 de la

30 capa de sustrato 44 para varias rondas, por ejemplo, para formar una antena. Dos extremos libres del cable 46 están unidos con el módulo de chip 40a, por ejemplo, mediante

termounión.

La capa de sustrato 44 está intercalada entre dos capas protectoras de sustrato 50, 52. Las dos capas de sustrato 50, 52 también pueden estar hechas de PC, PVC o PETG. Las capas de sustrato 44, 50, 52 así apiladas entre sí se laminan para acoplar fijamente las
5 capas de sustrato 44, 50, 52 para formar una incrustación de tarjeta de módulo de chip 54, que está en una estructura en capas.

La FIGURA 10 muestra una vista seccional de una incrustación de tarjeta de módulo de chip 60 con un módulo de chip 62. El módulo de chip 62 tiene un chip IC 64 recibido dentro de una cavidad 66 formada de alineación de los agujeros 26, 28 de las respectivas
10 capas de sustrato 16, 18. Las patas 36 del chip IC 64 están conectadas física y eléctricamente con la capa de sustrato 14 en la parte superior de la capa de sustrato 16. La capa de sustrato 16 se intercala entonces entre las capas de sustrato 14, 18 y se acopla fijamente con las mismas.

El módulo de chip 62 se recibe dentro de un agujero 68 de una capa de sustrato
15 interior 70, y está conectado eléctricamente (por ejemplo, mediante la unión) a una antena formada por un cable eléctricamente conductor 72 (que puede estar hecho de cobre). La capa de sustrato interna 70 está intercalada entre dos capas de sustrato externas 74, 76. Las capas de sustrato 70, 74, 76 están laminadas y, por lo tanto, acopladas fijamente entre sí para formar la incrustación de tarjeta de módulo de chip 60 en una estructura en capas.
20 La profundidad de la cavidad 66 formada por la alineación de los agujeros 26, 28 de las capas de sustrato 16, 18 no es más corta que la altura total del chip IC 64.

Debe entenderse que lo anterior solo ilustra y describe ejemplos por los cuales se puede llevar a cabo la presente invención, y que se pueden hacer modificaciones y/o alteraciones a la misma sin apartarse del espíritu de la invención.

25 También debe entenderse que ciertas características de la invención, que son, para mayor claridad, descritas en el contexto de modalidades separadas, también pueden proporcionarse en combinación en una sola modalidad. Por el contrario, varias características de la invención que, por brevedad, se describen en el contexto de una sola

modalidad, también pueden proporcionarse por separado o en cualquier subcombinación adecuada.

R