

EIVINDICACIONES

1. Un módulo de chip caracterizado porque incluye:

un chip de circuito integrado (IC),

5 una primera capa de sustrato hecha al menos en parte de un material flexible y con un primer agujero,

una segunda capa de sustrato hecha al menos en parte de un material adhesivo y con un segundo agujero, y

una tercera capa de sustrato hecha al menos en parte de un material eléctricamente conductor,

10 donde dicha segunda capa de sustrato está intercalada y fijamente acoplada con dicha primera capa de sustrato y dicha tercera capa de sustrato,

donde dicho primer agujero de dicha primera capa de sustrato y dicho segundo agujero de dicha segunda capa de sustrato están alineados entre sí para formar una primera cavidad, y

15 donde al menos una primera parte de dicho chip IC se recibe dentro de dicha primera cavidad.

2. El módulo de chip de conformidad con la reivindicación 1, caracterizado porque dicha tercera capa de sustrato está hecha al menos en parte de cobre.

20 3. El módulo de chip de conformidad con la reivindicación 1 o 2, caracterizado porque dicha tercera capa de sustrato incluye al menos una ranura acoplada con una pata de dicho chip IC para conectar eléctricamente dicho chip IC con dicha tercera capa de sustrato.

4. El módulo de chip de conformidad con cualquiera de las reivindicaciones anteriores,

caracterizado porque dicho primer agujero y dicho segundo agujero son sustancialmente del mismo tamaño y forma.

5. El módulo de chip de conformidad con cualquiera de las reivindicaciones anteriores, caracterizado porque dicha primera capa de sustrato está hecha de poliimida (PI), tereftalato de polietileno (PET) y/o un material laminado epoxi reforzado con vidrio.

6. El módulo de chip de conformidad con cualquiera de las reivindicaciones anteriores, caracterizado porque incluyendo además una cuarta capa de sustrato hecha al menos en parte de un material adhesivo y con un tercer agujero y una quinta capa de sustrato con un cuarto agujero.

7. El módulo de chip de conformidad con la reivindicación 6, caracterizado porque dicho tercer agujero y dicho cuarto agujero están alineados entre sí para formar una segunda cavidad, y en el que al menos una segunda parte de dicho chip IC se recibe dentro de dicha segunda cavidad.

8. El módulo de chip de conformidad con la reivindicación 7, caracterizado porque dicho tercer agujero y dicho cuarto agujero son sustancialmente del mismo tamaño y forma.

9. El módulo de chip de conformidad con cualquiera de las reivindicaciones 6 a 8, caracterizado porque dicha quinta capa de sustrato está hecha de un material eléctricamente conductor o electrochapada con el mismo.

10. El módulo de chip de conformidad con cualquiera de las reivindicaciones anteriores, caracterizado porque dicho módulo de chip tiene la forma de un prisma, un cilindro o un cilindro elíptico.

11. Una incrustación de tarjeta de módulo de chip que incluye al menos un módulo de chip de conformidad con cualquiera de las reivindicaciones 1 a 10.

12. La incrustación de tarjeta de módulo de chip de conformidad con la reivindicación 11, caracterizada porque dicho módulo de chip se recibe dentro de un quinto agujero de una

sexta capa de sustrato.

13. La incrustación de la tarjeta de módulo de chip de conformidad con la reivindicación 12, caracterizada porque dicha sexta capa de sustrato está intercalada entre y fijamente acoplada con una séptima capa de sustrato y una octava capa de sustrato.

5 **14.** La incrustación de la tarjeta de módulo de chip de conformidad con cualquiera de las reivindicaciones 11 a 13, caracterizada porque dicho módulo de chip está conectado eléctricamente con al menos un cable conductor.

15. Un método de formación de un módulo de chip caracterizado porque incluye:

10 proporcionar una primera capa de sustrato hecha al menos en parte de un material flexible y con una pluralidad de primeros agujeros,

proporcionar una segunda capa de sustrato hecha al menos en parte de un material adhesivo y con una pluralidad de segundos agujeros,

proporcionar una tercera capa de sustrato hecha al menos en parte de un material conductor eléctricamente,

15 alineal dichos primeros agujeros de dicha primera capa de sustrato con dichos segundos agujeros de dicha segunda capa de sustrato para formar una pluralidad de primeras cavidades,

intercalar dicha segunda capa de sustrato entre dicha primera capa de sustrato y dicha tercera capa de sustrato,

20 acoplar fijamente dicha primera capa de sustrato, dicha segunda capa de sustrato y dicha tercera capa de sustrato para formar una primera estructura en capas,

acoplar fijamente al menos una primera parte de un chip de circuito integrado (IC) dentro de una de las primeras cavidades de dicha primera estructura en capas, y

cortar al menos un módulo de chip de dicha primera estructura en capas fijamente acoplada con dicho chip IC.

16. El método de conformidad con la reivindicación 15, caracterizado porque dicha tercera capa de sustrato está hecha al menos en parte de cobre.

5 **17.** El método de conformidad con la reivindicación 15 o 16, caracterizado porque incluye acoplar una pata de dicho chip IC con al menos una ranura de dicha tercera capa de sustrato para conectar eléctricamente dicho chip IC con dicha tercera capa de sustrato.

10 **18.** El método de conformidad con cualquiera de las reivindicaciones 15 a 17, caracterizado porque dichos primeros agujeros y dichos segundos agujeros son sustancialmente del mismo tamaño y forma.

19. El método de conformidad con cualquiera de las reivindicaciones 15 a 18, caracterizado porque incluye además el llenado de al menos una parte de un espacio entre dicha primera parte de dicho chip IC y dicha primera cavidad con un adhesivo.

15 **20.** El método de conformidad con cualquiera de las reivindicaciones 15 a 19, caracterizado porque dicha primera capa de sustrato está hecha de poliimida (PI), tereftalato de polietileno (PET), y/o un material laminado epoxi reforzado con vidrio.

20 **21.** El método de conformidad con cualquiera de las reivindicaciones 15 a 20, caracterizado porque incluye además proporcionar una cuarta capa de sustrato hecha al menos en parte de un material adhesivo y con una pluralidad de terceros agujeros y una quinta capa de sustrato con una pluralidad de cuartos agujeros.

25 **22.** El método de conformidad con la reivindicación 20, caracterizado porque incluye además alinear dichos terceros agujeros de dicha cuarta capa de sustrato adhesivo con dichos cuartos agujeros de dicha quinta capa de sustrato para formar una pluralidad de segundas cavidades, y colocar al menos una segunda parte de dicho chip IC dentro de una de dichas segundas cavidades.

23. El método de conformidad con la reivindicación 22, caracterizado porque dichos terceros agujeros y dichos cuartos agujeros son sustancialmente del mismo tamaño y forma.

24. El método de conformidad con cualquiera de las reivindicaciones 21 a 23, caracterizado porque dicha quinta capa de sustrato está hecha de un material eléctricamente conductor o electrochapada con el mismo.

25. El método de conformidad con cualquiera de las reivindicaciones 21 a 24, caracterizado porque incluye además enganchar fijamente dicha cuarta capa de sustrato adhesivo y dicha quinta capa de sustrato con dicha primera estructura en capas para formar una segunda estructura en capas.

26. Un método de formación de una incrustación de tarjeta de módulo de chip incluyendo la formación de al menos un módulo de chip de conformidad con un método de cualquiera de las reivindicaciones 15 a 24.

27. El método de conformidad con la reivindicación 26, caracterizado porque incluye el posicionamiento de dicho módulo de chip dentro de un quinto agujero de una sexta capa de sustrato.

28. El método de conformidad con la reivindicación 27, caracterizado porque incluye la intercalación de dicha sexta capa de sustrato entre una séptima capa de sustrato y una octava capa de sustrato, y el acoplamiento fijo de dicha sexta capa de sustrato, dicha séptima capa de sustrato y dicha octava capa de sustrato entre sí.

29. El método de conformidad con cualquiera de las reivindicaciones 26 a 28, caracterizado porque incluye conectar eléctricamente dicho módulo de chip con al menos un cable conductor.