

REIVINDICACIONES

1. Un aparato, que comprende:

un controlador de memoria de un dispositivo anfitrión configurado para acoplar el dispositivo anfitrión a un sistema de memoria a través de una interfaz de capa física (PHY), el controlador de memoria configurado para realizar operaciones que incluyen:

inicializar la PHY para que opere a una primera velocidad;

recibir información de configuración de PHY para configurar la PHY para operar a una segunda velocidad, mayor que la primera velocidad, desde un primer búfer del sistema de memoria; y

ajustar una configuración de la PHY de acuerdo con la información de configuración de PHY para operar a la segunda velocidad.

2. El aparato de la reivindicación 1, en donde el primer búfer está ubicado en una memoria flash del sistema de memoria.

3. El aparato de la reivindicación 2, en donde el controlador de memoria se configura además para completar la

inicialización de la memoria flash después de ajustar la configuración de la PHY.

4. El aparato de la reivindicación 3, en donde inicializar la PHY para operar a la primera velocidad comprende completar una etapa de inicialización de enlace de inicialización del dispositivo anfitrión.

5. El aparato de la reivindicación 1, en donde el controlador de memoria se configura además para realizar operaciones que incluyen:

transmitir, después de inicializar la PHY para operar a la primera velocidad, una solicitud de la información de configuración de PHY al sistema de memoria.

6. El aparato de la reivindicación 1, en donde la información de configuración de PHY comprende un parche de PHY asociado con la segunda velocidad, y en donde ajustar la configuración de la PHY comprende aplicar el parche de PHY.

7. El aparato de la reivindicación 6, en donde el búfer almacena una pluralidad de parches de PHY asociados con una pluralidad de velocidades.

8. El aparato de la reivindicación 1, en donde el primer búfer se configura como de solo lectura.

9. Un método, que comprende:

inicializar, mediante un controlador de memoria de un dispositivo anfitrión, una interfaz física (PHY) para conectar el dispositivo anfitrión a un sistema de memoria para operar a una primera velocidad;

recibir información de configuración de PHY para configurar la PHY para operar a una segunda velocidad, mayor que la primera velocidad, desde un primer búfer del sistema de memoria; y
ajustar, mediante el controlador de memoria, una configuración de la PHY de acuerdo con la información de configuración de PHY para operar a la segunda velocidad.

10. El método de la reivindicación 9, en donde el primer búfer está ubicado en una memoria flash del sistema de memoria.

11. El método de la reivindicación 10, en donde comprende además completar la inicialización de la memoria flash después de ajustar la configuración de la PHY.

12. El método de la reivindicación 11, en donde inicializar la PHY para operar a la primera velocidad comprende completar una etapa de inicialización de enlace de inicialización del dispositivo anfitrión.

13. El método de la reivindicación 9, que comprende además:

transmitir, después de inicializar la PHY para operar a la primera velocidad, una solicitud de la información de configuración de PHY al sistema de memoria.

14. El método de la reivindicación 9, en donde la información de configuración de PHY comprende un parche de PHY asociado con la segunda velocidad, y en donde ajustar la configuración de la PHY comprende aplicar el parche de PHY.

15. El método de la reivindicación 14, en donde el búfer almacena una pluralidad de parches de PHY asociados con una pluralidad de velocidades.

16. El método de la reivindicación 9, en donde el primer búfer se configura como de solo lectura.

17. Un aparato, que comprende:

un controlador de memoria:

acoplado a un módulo de memoria a través de un primer canal y configurado para acceder a datos almacenados en el módulo de memoria a través del primer canal; y

acoplado a un dispositivo anfitrión a través de una primera interfaz física (PHY) y configurado

para comunicarse con el dispositivo anfitrión a través de la primera PHY, el controlador de memoria configurado para realizar operaciones comprende: recibir, desde el dispositivo anfitrión, después de inicializar la PHY para operar a una primera velocidad, una solicitud de información de configuración de PHY para configurar la PHY para operar a una segunda velocidad, mayor que la primera velocidad, desde un primer búfer del módulo de memoria; y transmitir la información de configuración de PHY al dispositivo anfitrión.

18. El aparato de la reivindicación 17, en donde el primer búfer está ubicado en una memoria flash del módulo de memoria.

19. El aparato de la reivindicación 18, en donde transmitir la información de configuración de PHY se realiza antes de que se complete la inicialización de la memoria flash.

20. El aparato de la reivindicación 19, en donde la PHY se inicializa para operar a la primera velocidad durante una etapa de inicialización de enlace de inicialización del dispositivo anfitrión.

21. El aparato de la reivindicación 17, en donde la información de configuración de PHY comprende un parche de PHY asociado con la segunda velocidad.

22. El aparato de la reivindicación 21, en donde el búfer almacena una pluralidad de parches de PHY asociados con una pluralidad de velocidades.

23. El aparato de la reivindicación 17, en donde el primer búfer se configura como de solo lectura.

24. Un método, que comprende:

recibir, en un controlador de memoria desde un dispositivo anfitrión, después de inicializar una interfaz física (PHY) que conecta el controlador de memoria al dispositivo anfitrión para operar a una primera velocidad, una solicitud de información de configuración de PHY para configurar la PHY para operar a una segunda velocidad, mayor que la primera velocidad, desde un primer búfer de un módulo de memoria acoplado al controlador de memoria; y

transmitir, mediante el controlador de memoria, la información de configuración de PHY al dispositivo anfitrión.

25. El método de la reivindicación 24, en donde el primer búfer está ubicado en una memoria flash del módulo de memoria.

26. El método de la reivindicación 25, en donde transmitir la información de configuración de PHY se realiza antes de completar la inicialización de la memoria flash.

27. El método de la reivindicación 26, en donde la PHY se inicializa para operar a la primera velocidad durante una etapa de inicialización de enlace de inicialización del dispositivo anfitrión.

28. El método de la reivindicación 24, en donde la información de configuración de PHY comprende un parche de PHY asociado con la segunda velocidad.

29. El método de la reivindicación 28, en donde el búfer almacena una pluralidad de parches de PHY asociados con una pluralidad de velocidades.

30. El método de la reivindicación 24, en donde el primer búfer se configura como de solo lectura.