

REPÚBLICA DE COLOMBIA
SUPERINTENDENCIA DE INDUSTRIA Y COMERCIO

Resolución N° 71908

Ref. Expediente N° NC2021/0011673

Por la cual se otorga una Patente de Invención

LA SUPERINTENDENTE DE INDUSTRIA Y COMERCIO

en ejercicio de sus facultades legales, en especial de las conferidas en el numeral 24 del artículo 3° del Decreto 4886 de 2011, y

CONSIDERANDO:

Que mediante escrito radicado en esta Superintendencia el 3 de septiembre de 2021 con el N° NC2021/0011673, por HEWLETT-PACKARD DEVELOPMENT COMPANY, L.P., entró a fase nacional la solicitud de patente de invención titulada "CIRCUITOS INTEGRADOS QUE INCLUYEN CELDAS DE MEMORIA", que corresponde a la solicitud internacional PCT/US2019/016732 del 6 de febrero de 2019.

Que la solicitud fue publicada en la Gaceta de la Propiedad Industrial N° 939 el 20 de septiembre de 2021, sin que se hubieran presentado oposiciones por parte de terceros.

Que realizado el examen de fondo mediante Oficio No. 4289 del 31 de marzo de 2025, se requirió al solicitante en los términos del artículo 45 de la Decisión 486 de la Comisión de la Comunidad Andina para que presentara respuesta a las observaciones de carácter técnico, relacionadas con la patentabilidad o cumplimiento de los requisitos establecidos por esta Decisión para la concesión de la patente.

Que el solicitante mediante escrito radicado bajo el N° NC2021/0011673 del 24 de junio de 2025, respondió oportunamente el requerimiento formulado y presentó las reivindicaciones 1 a 19 que reemplazan las originalmente presentadas. Se acepta este último capítulo reivindicatorio presentado, comoquiera que se ajusta a las prescripciones contenidas en el artículo 34 de la Decisión 486.

Que en virtud de lo dispuesto en el artículo 14 de la Decisión 486 expedida por la Comisión de la Comunidad Andina *"Los países miembros otorgarán patentes para las invenciones, sean de producto o de procedimiento, en todos los campos de la tecnología, siempre que sean nuevas, tengan nivel inventivo y sean susceptibles de aplicación industrial."*

Que en el presente caso las reivindicaciones 1 a 19 incluidas en el radicado bajo el N° NC2021/0011673 del 24 de junio de 2025, cumplen los requisitos indicados anteriormente, toda vez que se refieren a circuitos integrados para acceder a memorias asociadas a dispositivos de accionamiento de fluido, que difiere del estado de la técnica más cercano, WO2019009904, en que incluyen una interfaz única acoplada a cada una de las celdas de memoria, la interfaz única se conecta a un único contacto de un aparato de impresión principal; y en donde los datos almacenados en las celdas de memoria pueden leerse a través de la única interfaz mediante el decodificador de direcciones y la lógica de activación han accedido a las celdas de memoria seleccionadas.

Adicionalmente, estas diferencias no se encuentran sugeridas en el estado de la técnica y, como consecuencia de ello, se evidencia el efecto de lograr transferir información desde el troquel a una impresora, como comportamiento térmico, compensaciones, información

Resolución N° 71908

Ref. Expediente N° NC2021/0011673

de la región, un mapa de color, el número de inyectores, etc. Así como también puede utilizarse para transferir información desde la impresora al troquel, como un indicador de uso de tinta, información sobre el estado de los inyectores, etc. Todo lo anterior con una única interfaz con un único contacto que reduce el tamaño y los buses de datos. Sumado a lo anterior, la materia reivindicada, es susceptible de aplicación industrial.

En consecuencia, las reivindicaciones 1 a 19 cumplen los requisitos de novedad, nivel inventivo y aplicación industrial establecidos en la normatividad citada en precedencia y esta Oficina encuentra procedente conceder para las mismas la patente solicitada.

Que el solicitante en el escrito radicado bajo el N° NC2021/0011673 el 3 de septiembre de 2021, tituló la invención como: "CIRCUITOS INTEGRADOS QUE INCLUYEN CELDAS DE MEMORIA". Sin embargo, no se acepta porque no refleja la materia reclamada, y de acuerdo con el objeto concedido, el título de la invención quedará de la siguiente manera: "CIRCUITOS INTEGRADOS QUE INCLUYEN CELDAS DE MEMORIA ASOCIADAS A DISPOSITIVOS DE ACCIONAMIENTO DE FLUIDO".

Con fundamento en las anteriores consideraciones, la Superintendente de Industria y Comercio,

RESUELVE

ARTÍCULO 1: Otorgar patente de invención a la solicitud que entró en fase nacional en virtud del Tratado de Cooperación en Materia de Patentes (PCT), para la creación titulada:

"CIRCUITOS INTEGRADOS QUE INCLUYEN CELDAS DE MEMORIA ASOCIADAS A DISPOSITIVOS DE ACCIONAMIENTO DE FLUIDO"

Clasificación IPC: B41J 2/045, B41J 2/14.

Reivindicaciones: 1 a 19 incluidas en el radicado bajo el N° NC2021/0011673 del 24 de junio de 2025, de acuerdo con el Anexo No. 1.

Titular: HEWLETT-PACKARD DEVELOPMENT COMPANY, L.P.

Dirección: 10300 ENERGY DRIVE, SPRING, TEXAS 77389, ESTADOS UNIDOS DE AMÉRICA.

Inventores: James Michael GARDNER, Scott A. LINN y Michael W. CUMBIE.

Solicitud internacional N°: PCT/US2019/016732.

Fecha: 6 de febrero de 2019.

Vigente desde: 6 de febrero de 2019.

Hasta: 6 de febrero de 2039.

ARTÍCULO 2: El titular tendrá los derechos y las obligaciones establecidos en la Decisión 486 de la Comisión de la Comunidad Andina y en las demás disposiciones legales vigentes sobre propiedad industrial, precisando que para mantener vigente la patente se deberá cancelar la tasa anual de mantenimiento, conforme lo dispone el artículo 80 de la referida norma comunitaria.

Resolución N° 71908

Ref. Expediente N° NC2021/0011673

ARTÍCULO 3: Notificar el contenido de la presente resolución a HEWLETT-PACKARD DEVELOPMENT COMPANY, L.P. advirtiéndole que contra ella procede el recurso de reposición, ante la Superintendente de Industria y Comercio, el cual podrá ser interpuesto en el momento de la notificación o dentro de los diez (10) días hábiles siguientes a ella.

NOTIFÍQUESE Y CÚMPLASE

Dada en Bogotá D.C., el 17 de septiembre de 2025

LA SUPERINTENDENTE DE INDUSTRIA Y COMERCIO,



Firmado digitalmente
por: CIELO ELAINNE
RUSINQUE URREGO
Fecha: 2025.09.17
23:01:21 COT
Razón: Validez jurídica.
Ubicación: Bogotá,
Colombia.

ANEXO No. 1

REIVINDICACIONES CONCEDIDAS

1. Un circuito integrado (100) para acceder a una memoria asociada a un dispositivo de accionamiento de fluido (102₀ - 102_N), comprendiendo el circuito integrado:

una pluralidad de celdas de memoria (104₀ - 104_N);
un decodificador de direcciones (122) para seleccionar una o más de la pluralidad de celdas de memoria en respuesta a una dirección;
lógica de activación (124) para activar una o más de la pluralidad de celdas de memoria (104₀ - 104_N) que se seleccionan en base a una señal de datos y una señal de disparo; y
lógica de configuración (110) para habilitar o deshabilitar el acceso a la pluralidad de celdas de memoria (104₀ - 104_N),
una interfaz única acoplada a cada una de las celdas de memoria (304₀ - 304_N), la interfaz única se conecta a un único contacto de un aparato de impresión principal; en donde los datos almacenados en las celdas de memoria (304₀ - 304_N) pueden leerse a través de la única interfaz mediante el decodificador de direcciones y la lógica de activación han accedido a las celdas de memoria seleccionadas (304₀ - 304_N).
2. El circuito integrado de la reivindicación 1, en el que la lógica de configuración (110) comprende un registro de configuración (136) que almacena datos para habilitar o deshabilitar el acceso a la pluralidad de celdas de memoria, y para habilitar el acceso de escritura o lectura a la pluralidad de celdas de memoria.
3. El circuito integrado de la reivindicación 2, que comprende además un sensor (132), en el que el registro de configuración almacena datos para habilitar o deshabilitar el sensor.
4. El circuito integrado de la reivindicación 1, que comprende además un circuito de escritura (130) acoplado a la interfaz única, el circuito de escritura para escribir datos en la pluralidad de celdas de memoria.
5. El circuito integrado de la reivindicación 1, en el que la interfaz única comprende una única almohadilla de contacto (241).
6. El circuito integrado de la reivindicación 1, en el que cada una de la pluralidad de celdas de memoria comprende una celda de memoria no volátil.
7. El circuito integrado de la reivindicación 1, en el que la lógica de activación (124) comprende una primera puerta lógica y un conjunto de segundas puertas lógicas.
8. El circuito integrado de la reivindicación 7, en el que una primera entrada de la primera puerta lógica es la señal de datos, una segunda entrada de la primera puerta lógica es la señal de disparo y una primera salida de la primera puerta lógica está acoplada eléctricamente a una tercera entrada de cada una de las segundas puertas lógicas.
9. El circuito integrado de la reivindicación 8, en el que el decodificador de direcciones (122) comprende un conjunto de terceras puertas lógicas, una cuarta entrada de

Ref. Expediente N° NC2021/0011673

cada una de las terceras puertas lógicas es la dirección, y una segunda salida de cada una de las terceras puertas lógicas está acoplada eléctricamente a una quinta entrada de una correspondiente del conjunto de segundas puertas lógicas.

10. El circuito integrado de la reivindicación 9, en el que una tercera salida de cada una del conjunto de segundas puertas lógicas está acoplada eléctricamente a una respectiva de la pluralidad de celdas de memoria (204₀ - 204₁₅) a través de una ruta de señal (207).
11. El circuito integrado de la reivindicación 10, en el que la tercera salida de cada una del conjunto de segundas puertas lógicas está acoplada eléctricamente a un dispositivo de accionamiento de fluido (220₀ - 220₁₅) respectivo a través de la ruta de señal (207).
12. El circuito integrado de la reivindicación 10, en el que cada una de la pluralidad de celdas de memoria (204₀ - 204₁₅) comprende un primer transistor y un segundo transistor, y en el que un terminal de compuerta de cada uno del primer transistor está acoplado eléctricamente a la ruta de señal respectiva.
13. El circuito integrado de la reivindicación 12, en el que un terminal de compuerta de cada uno del segundo transistor recibe una señal de habilitación de memoria a través de una ruta de habilitación de señal de memoria (207).
14. El circuito integrado de la reivindicación 13, en el que una lógica alta en la señal de habilitación de memoria enciende el segundo transistor respectivo para permitir el acceso a la pluralidad de celdas de memoria.
15. Un circuito integrado (100) para acceder a una memoria asociada con un dispositivo de accionamiento de fluido (102₀ - 102_N), comprendiendo el circuito integrado:

una pluralidad de celdas de memoria (104₀ - 104_N);
un circuito de selección (106) para seleccionar una o más de la pluralidad de celdas de memoria;
lógica de configuración (110) para habilitar o deshabilitar el acceso a la pluralidad de celdas de memoria;
lógica de control (103) acoplada eléctricamente al circuito de selección (106), la pluralidad de celdas de memoria (104₀ - 104_N), y la lógica de configuración (110) para controlar el acceso a la pluralidad de celdas de memoria (104₀ - 104_N);
una interfaz única acoplada a cada una de las celdas de memoria (304₀ - 304_N), la interfaz única se conecta a un único contacto de un aparato de impresión principal; en donde los datos almacenados en las celdas de memoria (304₀ - 304_N) pueden leerse a través de la única interfaz mediante el decodificador de direcciones y la lógica de activación han accedido a las celdas de memoria seleccionadas (304₀ - 304_N).

16. El circuito integrado de la reivindicación 15, en el que el circuito de selección comprende:
un decodificador de direcciones (122) para seleccionar una o más de la pluralidad de celdas de memoria en respuesta a una dirección; y
una lógica de activación (124) para activar una o más de la pluralidad de celdas de memoria que se seleccionan en base a una señal de datos y una señal de disparo.

Ref. Expediente N° NC2021/0011673

17. El circuito integrado de la reivindicación 16, en el que la lógica de activación (124) comprende:

una primera puerta lógica que comprende una primera entrada, una segunda entrada y una primera salida, recibiendo la primera entrada la señal de datos y recibiendo la segunda entrada la señal de disparo; y
un conjunto de segundas puertas lógicas, cada una de las cuales comprende una tercera entrada, una cuarta entrada y una segunda salida, recibiendo la tercera entrada la primera salida, recibiendo la cuarta entrada una tercera salida desde una puerta lógica respectiva de un conjunto de terceras puertas lógicas del decodificador de direcciones (122), en el que la segunda salida de cada una del conjunto de segundas puertas lógicas está acoplada eléctricamente a una respectiva de la pluralidad de celdas de memoria (204₀ - 204₁₅) y a una respectiva de una pluralidad de dispositivos de accionamiento de fluido (220₀ - 220₁₅) a través de una ruta de señal (207).

18. Un circuito integrado (100) para acceder a una memoria asociada con un dispositivo de accionamiento de fluido (102₀ - 102_N), comprendiendo el circuito integrado:

una pluralidad de celdas de memoria (104₀ - 104_N);
un decodificador de direcciones (122) para seleccionar una o más de la pluralidad de celdas de memoria (104₀ - 104_N) en respuesta a una dirección;
lógica de activación (124) para activar una o más de la pluralidad de celdas de memoria (104₀ - 104_N) que se seleccionan en base a una señal de datos y una señal de disparo;
lógica de control (103) acoplada eléctricamente al decodificador de direcciones (122), la lógica de activación (124) y la pluralidad de celdas de memoria (104₀ - 104_N) para controlar el acceso a la pluralidad de celdas de memoria (104₀ - 104_N);
una interfaz única acoplada a cada una de las celdas de memoria (304₀ - 304_N), la interfaz única se conecta a un único contacto de un aparato de impresión principal; en donde los datos almacenados en las celdas de memoria (304₀ - 304_N) pueden leerse a través de la única interfaz mediante el decodificador de direcciones y la lógica de activación han accedido a las celdas de memoria seleccionadas (304₀ - 304_N).

19. El circuito integrado de la reivindicación 18, en el que la lógica de activación (124) comprende:

una primera puerta lógica que comprende una primera entrada, una segunda entrada y una primera salida, recibiendo la primera entrada la señal de datos y recibiendo la segunda entrada la señal de disparo; y
un conjunto de segundas puertas lógicas, cada una de las cuales comprende una tercera entrada, una cuarta entrada y una segunda salida, recibiendo la tercera entrada la primera salida, recibiendo la cuarta entrada una tercera salida desde una puerta lógica respectiva de un conjunto de terceras puertas lógicas del decodificador de direcciones (122), en el que la segunda salida de cada una del conjunto de segundas puertas lógicas está acoplada eléctricamente a una respectiva de la pluralidad de celdas de memoria (104₀ - 104_N) y a una respectiva de una pluralidad de dispositivos de accionamiento de fluido (102₀ - 102_N) a través de una ruta de señal (107).